

UG1185 (v2015.2) 2015 年 7 月 20 日

機能のサマリ

SDSoC™ (Software Defined System on a Chip) 環境は、Zynq®-7000 All Programmable SoC プラットフォームを使用してヘテロジニアス エンベデッド システムをインプリメントするための Eclipse ベースの統合設計環境 (IDE) です。SDSoC 環境では、ソフトウェア エンジニアおよびシステム アーキテクト用に、使いやすい Eclipse ベースの IDE を使用したエンベデッド C/C++ アプリケーション開発環境と、ヘテロジニアス Zynq SoC 開発用の包括的なデザイン ツールが提供されています。

SDSoC 環境には、プログラマブル ロジックでの自動ソフトウェア アクセラレーションや、システム接続の自動生成などを実行する、フルシステム最適化 C/C++ コンパイラが含まれます。SDSoC 環境内のプログラミング モデルは、ソフトウェア エンジニアが簡単に理解できるように設計されています。SDSoC 環境では、次の作業を実行します。

- アプリケーションを C/C++ コードで記述
- ターゲット プラットフォームを識別
- ハードウェアにコンパイルするアプリケーション内の関数を指定

この後、SDSoC システム コンパイラによりアプリケーションがハードウェアとソフトウェアにコンパイルされ、ファームウェア、オペレーティング システム、アプリケーション実行ファイルを含むブート イメージを含めた完全なエンベデッド システムが Zynq デバイスにインプリメントされます。

システム コンパイラ

- データ ムーバー IP の生成および AXI DMA、2D-DMA、SGDMA、AXI FIFO、および直接メモリ アクセスの統合を含む、C/C++ アプリケーション コードからのデータ モーション ネットワークの自動生成
- キャッシュ コヒーレント (ACP) およびハイ パフォーマンス (HP) のプロセッシング システム/プログラマブル ロジック ファブリック AXI インターフェイスをサポート
- データ モーション ネットワーク用のソフトウェア ドライバーすべてのコンフィギュレーションをサポート
- IP 間の直接接続を使用したハードウェア パイプラインをサポート
- アクセラレータ IP の複数クロックをサポート
- アクセラレータ ハードウェア インターフェイスの自動推論

ユーザー インターフェイス

- システムのコンパイル、デバッグ、およびパフォーマンス予測を実行する Eclipse ベースの IDE フロー
- ハードウェア機能を指定してクロックを選択するプロジェクト ビュー
- クリックするだけで関数をハードウェアまたはソフトウェアに分割
- コマンドライン インターフェイス/makefile フロー

デバッグ

- ザイリンクス SDK デバッグのデバッグ機能すべて
- SDSoC プロジェクト用の自動デバッグ環境セットアップ

© Copyright 2015 Xilinx, Inc. Xilinx, the Xilinx logo, Artix, ISE, Kintex, Spartan, Virtex, Vivado, Zynq, and other designated brands included herein are trademarks of Xilinx in the United States and other countries. All other trademarks are the property of their respective owners.

本資料は表記のバージョンの英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。資料によっては英語版の更新に対応していないものがあります。日本語版は参考用としてご使用の上、最新情報につきましては、必ず最新英語版をご参照ください。

パフォーマンス予測および計測

- パフォーマンスを計測するための自動ソフトウェア関数呼び出しの追加
- 合成、配置、および配線を実行せずに高速にパフォーマンスを予測
- ソフトウェアのみの場合とハードウェア アクセラレーションを使用した場合の解析を高速実行
- AXI Performance Monitor (APM) を使用した HP および ACP バスのアクティビティのランタイム計測

ソフトウェア ランタイム

- Linux およびベアメタル アプリケーションをサポート
- FreeRTOS (ベータ) をサポート
- Linux V4L2 および DRM 管理バッファで Linux カーネルおよびユーザー空間をサポート

サンプル プログラム

- モーション検出
- 行列乗算および加算 (多数のバージョン)
- ファイル I/O ビデオ処理
- FIR フィルター (C 呼び出し可能 HDL IP を使用)
- arraycopy (C 呼び出し可能 HDL IP を使用)
- 動作適応型ノイズ除去および Sobel フィルター ビデオ処理

ビルトイン プラットフォーム

- ZC702
- ZC706
- ZC706_mem
- Zedboard
- Microzed
- ZYBO
- ZC702_HDMI (サンプル)
- Zedboard_OSD (サンプル)
- ZC702_OSD (サンプル)
- ZC702_ACP (教育用サンプル)

資料

- 『SDSoC 環境ユーザー ガイド : 入門』([UG1028](#))
- 『SDSoC 環境ユーザー ガイド』([UG1027](#))
- 『SDSoC 環境ユーザー ガイド : プラットフォームおよびライブラリ』([UG1146](#))

次の資料は <install>/SDSoC/2015.2/docs に含まれています。

- ZC702_HDMI : サンプル プラットフォームおよびサンプル アプリケーション
- ZC706_mem : 外部 DDR 向け MIG を含む ZC706 プラットフォーム

ホスト OS サポート

- Red Hat Enterprise Workstation 6.4、6.5、6.6、および7 (64 ビット)
- Windows 7 Professional (64 ビット)
- Ubuntu 14.04 LTS (64 ビット)

既知の問題

[アンサー 64998](#) を参照してください。

改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	改訂内容
2015 年 7 月 20 日	2015.2	初版

法的通知

The information disclosed to you hereunder (the “Materials”) is provided solely for the selection and use of Xilinx products. To the maximum extent permitted by applicable law: (1) Materials are made available "AS IS" and with all faults, Xilinx hereby DISCLAIMS ALL WARRANTIES AND CONDITIONS, EXPRESS, IMPLIED, OR STATUTORY, INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, NON-INFRINGEMENT, OR FITNESS FOR ANY PARTICULAR PURPOSE; and (2) Xilinx shall not be liable (whether in contract or tort, including negligence, or under any other theory of liability) for any loss or damage of any kind or nature related to, arising under, or in connection with, the Materials (including your use of the Materials), including for any direct, indirect, special, incidental, or consequential loss or damage (including loss of data, profits, goodwill, or any type of loss or damage suffered as a result of any action brought by a third party) even if such damage or loss was reasonably foreseeable or Xilinx had been advised of the possibility of the same. Xilinx assumes no obligation to correct any errors contained in the Materials or to notify you of updates to the Materials or to product specifications. You may not reproduce, modify, distribute, or publicly display the Materials without prior written consent. Certain products are subject to the terms and conditions of Xilinx’s limited warranty, please refer to Xilinx’s Terms of Sale which can be viewed at www.xilinx.com/legal.htm#tos; IP cores may be subject to warranty and support terms contained in a license issued to you by Xilinx. Xilinx products are not designed or intended to be fail-safe or for use in any application requiring fail-safe performance; you assume sole risk and liability for use of Xilinx products in such critical applications, please refer to Xilinx’s Terms of Sale which can be viewed at www.xilinx.com/legal.htm#tos.

この資料に関するフィードバックおよびリンクなどの問題につきましては、jpn_trans_feedback@xilinx.com まで、または各ページの右下にある [フィードバック送信] ボタンをクリックすると表示されるフォームからお知らせください。いただきましたご意見を参考に早急に対応させていただきます。なお、このメール アドレスへのお問い合わせは受け付けておりません。あらかじめご了承ください。