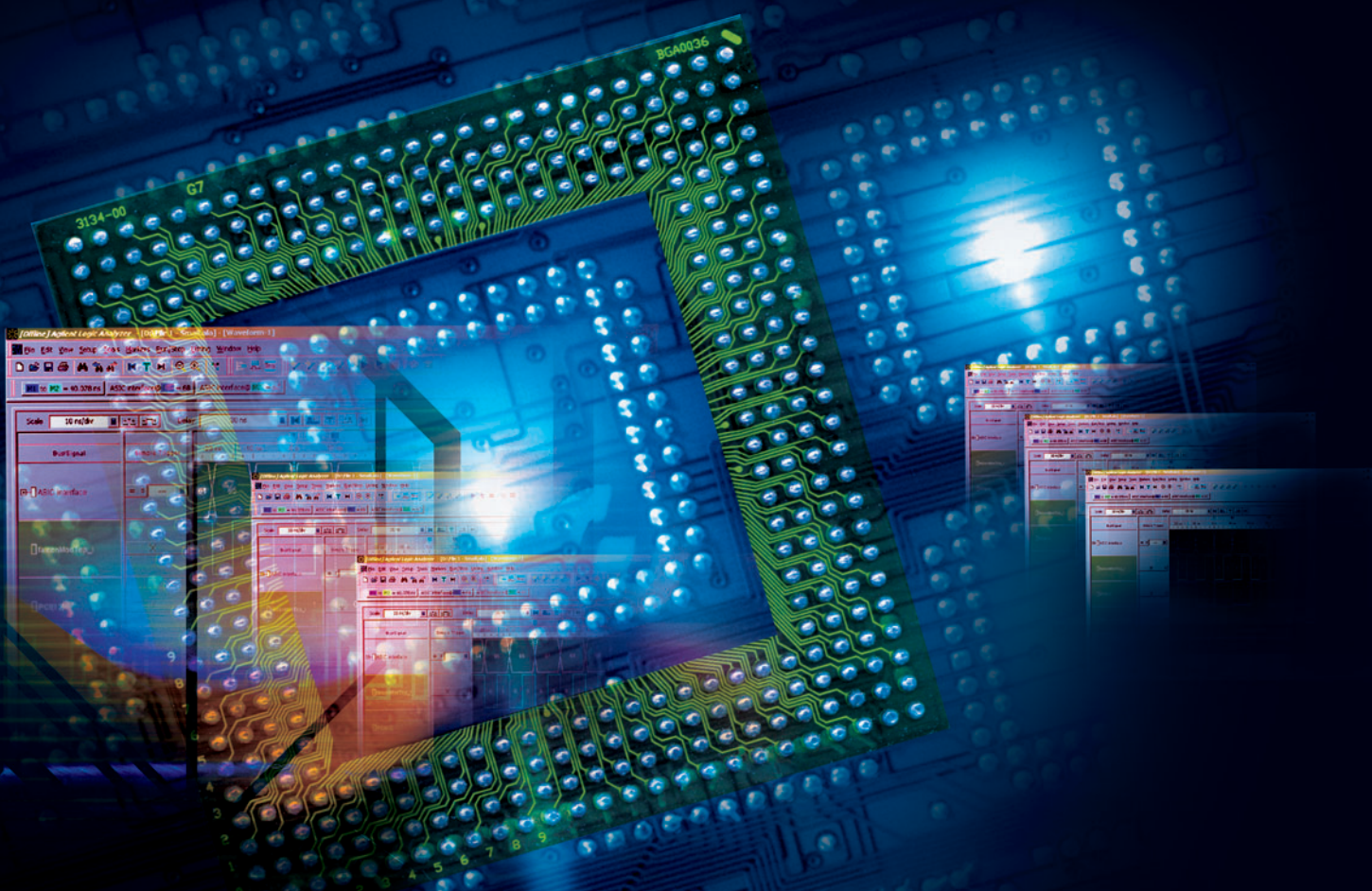


FPGAのダイナミック プローブ

革新的な技術がインサーキット デバッグの生産性を大幅に向上。



Joel Woodward / Logic Analysis Project Manager,
Agilent Technologies. joel_woodward@agilent.com

FPGAはプロジェクト開発において、ますます重要な役割を担うようになってきました。ここでは、柔軟性のあるアーキテクチャを持つ高性能設計への要求が、エンジニアリング チーム不足、緊縮予算、および厳しい開発スケジュール等の理由で困難に直面しています。現在も、従来のインサーキット デバッグ手法では、設計者が迅速にデザイン上の問題を発見するには制限があります。

ますます複雑化するシステムでのデザイン上の欠陥は、しばしば、複数のサブシステムとソフトウェアが相互作用するときに、リアルタイムで発生することが多いのです。FPGAを使用することで、設計チームは迅速にシステムの統合に移行することができますので、効率の良いデバッグと検証の重要性が増してきています。十分な可視性を有するFPGAのインサーキット デバッグを行えば、従来、問題点をシミュレーションするのに、数時間、数日、あるいは数週間必要としたものを、ほんの数分で検出することができます。

ロジック アナライザによる測定は、FPGAとその周辺システムをデバッグするのに特に効率の良いものです。代表的な測定アプローチは、内部信号を少数のピンに配線できるというFPGAのプロ

グラマビリティを利用するものです。これは非常に有効なアプローチではありますが、生産性を抑えるという制約があります。

FPGAのピンは通常高価なリソースなので、比較的少数のピンしかデバッグには利用できません。各内部信号をプローブするには1本のピンが必要になります。従って、内部ノードの可視性（見ることのできる内部ノード数）を、同じ数の少ない信号に制限することになってしまうのです。設計チームは、多くの場合、この可視性の幅では不十分であると考えています。

別の内部信号を測定するときには、新しい信号をピンに配線する必要があり、デザインの再コンパイルが必要になる場合もあります。どちらの場合でも、この変更には貴重なエンジニアリング リソースを消費し、FPGAのタイミングを変えてしまうこともあります。その測定が意味のあるものにするためには、新しい信号がピンに配線されるごとに、エンジニアは手動でロジック アナライザのラベル名とプローブする位置をアップデートして、測定の新しいコンフィギュレーション合わせなければならないのです。

Agilent Technologies社とザイリンクスからの新しい技術は、ChipScope™ Pro技術とAgilent社のFPGAダイナミック プローブ ロジック解析アプリケーションを組み合わせたもので、これにより上述の問題が緩和されます。図1は、このアプリケーションの

重要なコンポーネントを示しています。

Agilent Trace Core 2 (ATC2) をFPGAに挿入するには、ザイリンクスのCore InserterかCORE Generator™を使用することができます。これにより、より生産的なデバッグ処理が可能となります。このコアは、Agilent社のFPGAダイナミックプローブ ロジック解析アプリケーションソフトウェアで制御されます。このアプリケーションは、Agilent社の1680、1690、あるいは16900シリーズ ロジックアナライザ上で実行されます。

Time-to-Marketの利点

FPGAダイナミックプローブは、4個の主要なメリットを提供しています。

1. ATC2コアを使用すれば、ロジック解析する内部信号を選択するとき、ダイナミックなアプローチが行えます。従来の「信号をピンに配線して引き出す」アプローチの持つ制限（再コンパイルの可能性と関連したタイミングへの影響、など）に陥ることはありません。

Core Inserterを使用すれば、測定が必要となる内部FPGA信号のグループを指定することができます。各信号グループは、ATC2コアへの1つの入力として表されます。コアにより、入力信号の1つのグループをピンに配線することが可能です。ロジック解析アプリケーションソフトウェアでマウスをクリックするだけで、アナライザは、コアを介して配線する内部FPGA信号のグループを変更します。この機能により、プローブする信号を変更するのに再コンパイルの必要はなくなり、FPGA設計あたり数日の開発時間が節約されます。さらに、この方法ではタイミングを一定に保つことができます。

2. デバッグでの内部信号対ピンの比は通常は

1 : 1ですが、FPGAダイナミックプローブはこの可視性比を64 : 1に増大しています。32個の入力グループをATC2コアに割り当てることができるので、1本のピンで32個の内部信号にシークエンシャルにアクセスすることができます。2X圧縮モードのオプションを使うと、各ピンは32個入力グループのそれぞれに対して2個の信号にアクセスすることになるので、トータル可視性は1ピンあたり64信号となります。

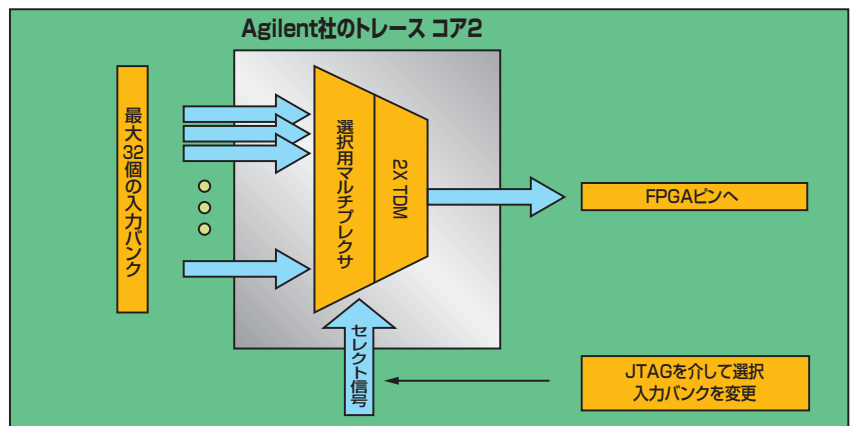
これは、デバッグ専用で割り当てられた1ピンごとに最大64個の内部信号にアクセスできることを意味しています（図2）。ある種の検証要件に対してこの広げられた可視性幅を使用すれば、テストベンチを生成するような時間を消費するプロセスを避けて通れるので、検証作業をインサーキットでもっと迅速に行うことができます。

3. FPGAダイナミックプローブは、新しい内部信号セットが選択されると、ラベル名変更プロセスを自動的に実行します。このアプリケーションでのロジックアナライザは、Core Inserterが生成する.cdcファイルからの1個のファイルを読み込みます。このファイルには、最終的に選択可能な信号のす

図1 FPGAダイナミックプローブアプリケーションソフトウェアは、ザイリンクスFPGA内部の仮想プローブ点を1秒以下で変更することができます。ロジック解析アプリケーションは、JTAGを介してデバッグコアと通信します。



図2 Agilent社の第2世代コンフィギュラブルトレースコアは、デバッグ専用で割り当てられた各ピンあたり、最大64個の内部FPGA信号の可視性を提供します。



べてのノード名が含まれています。

ツールは、現在ATC2コアを介して配線されている信号を追跡して知っているため、ロジックアナライザ上で実行されているソフトウェアアプリケーションは、新しい内部信号セットがプローブされるごとに、ロジック解析セットアップメニュー上に信号名とチャンネル位置を自動的に入力します。これでさらに時間が節約され、エラーも取り除かれます。

4. FPGAダイナミックプローブは、さらに精度の高いステート（状態）測定の助けとなります。コアは、ロジックアナライザで取り込まれたテストステミュラスを呼び出します。ロジックアナライザは、テストパターンをサンプリングして、クロックを基準にどの時点で各信号をサンプリングするのが一番良いかを自動的に決定します。このカリブレーション（微調整）機能はパス長の変化を補償してくれますので、精度の高いステート測定を保証してくれます。データバリッド（有効）ウィンドウが狭い高速回路に対しては、これには特別なメリットがあります。

デバッグ要件に合うようにコアをコンフィギュレーション

ATC2コアは、ユーザの設計要件に合わせてコンフィギュレーションすることが可能です。ピン数、入力バンク数、およびサンプリングモード（タイミングやステート）は、コンフィギュレーション可能なパラメータの幾つかです。ATC2コアは、FPGA内で最小の空間しか使わないように巧みに作られています。

1つの例として、各32入力バンクのそれぞれで8ビットの可視性を持つATC2コアは、XC2V3000デバイスの全スライスの約2%しか消費しません。このコアはちょうど8ピンを使うだけで、256個の信号へのアクセスを提供します。

入力バンク数が少なく、コアに許すピン数が少なければ、消費するFPGAのリソースも少なくなります。入力バンク数を大きくし、ピン数が多くなれば、可視性が増えることになります。デバイスの種類や可視性要件によって、トレードオフを行うことができます。

ATC2コアの実行速度はデバイスの実行速度と同じですので、測定速度はロジックアナライザの取得機能だけで制限されます。ステートスピードが200 MHzを十分に超え、タイミングスピードが4 GHzであれば、今後数年間にでてくる殆どの新しいロジックアナライザには、正確なFPGA測定を行うだけの十分な余裕があると思われます。

多くのデバッグ上の問題を抱えているときには、1個のデバイス内に平和的に共存できる複数のATC2コアを生成することができます。FPGAダイナミックプロープアプリケーションソフトウェアは、FPGAが同一のスキャンチェーン上にあるという条件で、複数のATC2コアを複数のFPGA内で制御することもできます。

この新しい技術では、内部FPGAと外部イベントとの相関をずっと容易に取れるので、問題点を迅速に分離することができます。ATC2コアがFPGA内部で測定を行っているあいだ、ロジックアナライザは、これらの測定値とターゲットシステムの他のどこかで得られた測定値との時間的相関を取ることができます。この機能により、ユーザシステム設計への洞察をもっと迅速に得ることができます。

FPGAダイナミックプロープの仮想プロービング技術をロジックアナライザと組み合わせて使用すると、内部FPGA測定と外部測定の境界がぼけてきます。

結論

無償ロイヤリティATC2コアとFPGAダイナミックプロープを製造する目的のザイリンクスとAgilent社の協業により、より生産的なインサーキットデバッグを可能にしましょう。Agilent社は、複数のザイリンクスFPGAを使用している重要なプロジェクトの開発時間を数週間短縮する目的で、すでにこの技術を社内で使用しています。指導的立場のハードウェアエンジニアは、このソリューションを使うことで、従来は問題点を発見する数時間あるいは数日必要としたであろうものを数分で発見することができました。

FPGAの規模が大きくなり、より大きなデザインが増え集積度の利点を利用するにつれ、成功する設計チームは革新的なデバッグ手法を採用し、これに対応するでしょう。FPGAダイナミックプロープとATC2コアは、効率の良いデバッグのために重要な機能を提供しています。これらの新しいツールを使用すれば、開発過程の初期の段階でデバッグを計画することができます。デバッグのためのデザイン手法を採用すれば、常に洗練され続けるデザインに、ついて行くことが可能です。

ChipScope Proソフトウェアは、ザイリンクスのFPGAユーザに、デザインの容易なデバッグを可能にしています。ChipScope ProコアをFPGA内に統合すれば、標準JTAGポートを介したリアルタイムデバッグと検証機能が得られます。ザイリンクスから入手可能なChipScope Proの価格は\$695です。30日間の評価バージョンは、無償でダウンロード可能です。詳細情報に付いては、www.xilinx.co.jp/chipscopepro/をご覧ください。

Agilent社のFPGAダイナミックプロープ・ロジック解析アプリケーションは、2004年の末までは、導入価格\$995で購入できます。Agilent社のFPGAダイナミックプロープ、ATC2コア、およびサポートされているロジックアナライザに関する詳細情報については、www.agilent.com/find/FPGA/をご覧ください。

図3 FPGAダイナミックプロープは、新しいプローブ点が選択される度毎に、自動的に内部信号名を抽出し、ロジックアナライザをアップデートします。

