Xcell journal

92 号 2015

★ SPECIAL ISSUE ★

ザイリンクスの顧客が形作る輝かしい未来

5G ワイヤレスでユビキタス コネクティビティを実現

車両テクノロジの来るべき革命とその大きな影響

機械学習をクラウドで：FPGA 上のディープ ニューラル ネットワーク

Zynq SoC を使用したパワー フィンガープリンティング サイバーセキュリティ

ザイリンクスの FPGA を活用して世界初のプログラマブル シティを実現

ページ 16

XILINX
ALL PROGRAMMABLE™

japan.xilinx.com/xcell

Xcell journal

発行人 Mike Santarini
mike.santarini@xilinx.com
+1-408-626-5981

編集 Jacqueline Damian

アートディレクター Scott Blair

デザイン/制作 Teie, Gelwicks & Associates

日本語版統括 神保 直弘
naohiro.jinbo@xilinx.com

制作進行 周藤 智子
tomoko.suto@xilinx.com

日本語版 制作・広告 有限会社エイ・シー・シー

Xcell PUBLICATIONS

japan.xilinx.com/xcell/

Xcell Journal 日本語版 92 号

2015 年 8 月 28 日発行

Xilinx, Inc
2100 Logic Drive
San Jose, CA 95124-3400

ザイリンクス株式会社
〒 141-0032
東京都品川区大崎 1-2-2
アートヴィレッジ大崎セントラルタワー 4F

© 2015 Xilinx, Inc. All Right Reserved.

XILINX や、Xcell のロゴ、その他本書に記載の商標は、米国およびその他各国の Xilinx 社の登録商標です。ほかすべての名前は、各社の登録商標または商標です。

本書は、米国 Xilinx, Inc. が発行する英文季刊誌を、ザイリンクス株式会社が日本語に翻訳して発行したものです。

米国 Xilinx, Inc. およびザイリンクス株式会社は、本書に記載されたデータの使用に起因する第三者の特許権、他の権利、損害における一切の責任を負いません。

本書の一部または全部の無断転載、複写は、著作権法に基づき固く禁じます。

ザイリンクスの顧客が取り組む新たな市場と、季刊誌『Xcell Software Journal』の創刊

Xcell Journal 特集号へようこそ。本号では、ザイリンクスの顧客が 6 つの新しい主要市場（ビジョン / ビデオ、ADAS/ 自動運転車、インダストリアル IoT、5G、SDN/NFV、クラウド コンピューティング）で新時代のイノベーションを創出している様子を紹介します。これらの市場は、私たちの社会の在り方を根本的に変えるような新製品を生み出しています。今後数年間の技術の進歩とともに、これらの 6 つの市場は融合して「ネットワークのネットワーク」を形成し、私たちの日々の生活に大きな変化をもたらすでしょう。

初期のニッチ的な市場から発展してきたビジョンシステムは、セキュリティ、デジタルカメラ、モバイルデバイスにとどまらず、今や急速に社会全域に浸透しています。同じように注目すべき急速な成長を続けているのが、先進運転支援システム (ADAS) です。ADAS がよりスマートになり、機能が拡張されることで、自動運転用の車両間通信（V2V）や、車両インフラストラクチャ間通信（V2I）を実現しています。V2I は、車両とスマート輸送インフラストラクチャを同期させることで交通量を調整し、高速道路および市街地での最適な流れを実現します。

これらのスマート ビジョン システム、ADAS、インフラストラクチャ テクノロジは、スマート ファクトリー、スマート グリッド、スマート シティなどの新しいインダストリアル IoT (IIoT : Industrial Internet of Things) 市場の基本的な構築ブロックになります。これらが機能するには、有線および無線ネットワークの膨大な処理能力が必要です。この処理能力の大半を提供するのが、クラウド コンピューティング、5G ワイヤレス、そして対になるソフトウェア定義ネットワーク (SDN)/ ネットワーク機能仮想化 (NFV) テクノロジです。

これらの新しいテクノロジが融合されれば、個々のテクノロジを合わせたよりもはるかに大きな効果をもたらします。個々のテクノロジの融合によって、最終的には、スマート シティおよびスマート グリッド、生産性と収益性の高いスマート ファクトリー、自動運転による安全な走行が可能となります。

ザイリンクスの顧客各社は、ザイリンクスの 28nm All Programmable FPGA、SoC、3D IC を使用して、これらの市場で注目すべきシステムを既に開発し始めています。今後 2 年間で、ザイリンクスの 20nm UltraScale™ テクノロジおよび 16nm FinFET UltraScale+™ テクノロジ デバイスの市場展開に伴い、これらのテクノロジをベースにしたさらに独創的なテクノロジが開発されていく見通しです。

ザイリンクスでは、デバイスの高度な設計とシステム機能をさらに向上させるイノベーションに取り組んでいく一方で、ユーザー基盤を拡大して新たなイノベーションの既存市場への提供や新規市場の開拓を促進する手段を常に模索しています。

この目的に向けて、過去 8 カ月でザイリンクスは大きく前進し、3 種類の新しい SDx™ シリーズ開発環境をリリースしました (Xcell Journal 日本語版 91 号のカバー ストーリーを参照)。新しい SDSoC ™、SDAccel ™、SDNet ™ 開発環境では、ソフトウェア技術者、システム設計者、数学者など、HDL やハードウェア デザインの専門家ではないユーザーが、ザイリンクス All Programmable FPGA および SoC の（組込みプロセッサだけでなく）ロジックをプログラムできます。その結果、ソフトウェア性能が飛躍的に向上し、他のどの半導体製品も再現できない 1 ワット当たりのシステム性能を全体に対して発揮できる、高度に最適化されたデザインを作成できます。

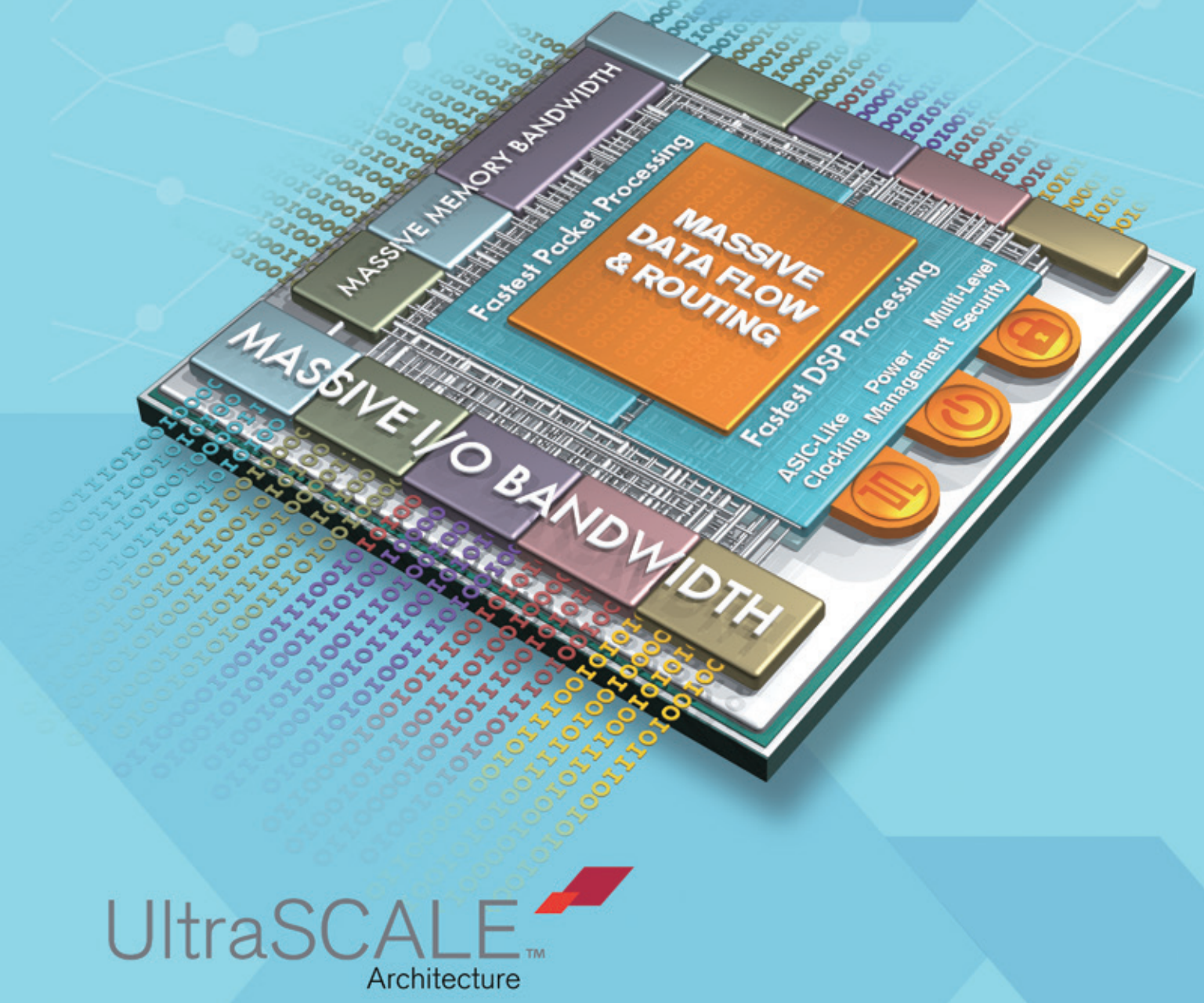
喜ばしいことに、少人数ながら優秀な筆者らの編集チームは、このたびその活動範囲を広げて、Xcell Journal の姉妹誌である Xcell Software Journal を創刊する運びとなりました。2015 年夏後半に発行される新しい季刊誌の創刊号では、ソフトウェア技術者、システム エンジニアに加えて、ザイリンクスの SDx 環境とザイリンクス アライアンス プログラムのメンバーから提供されるハイレベル デザイン ツールの使用に関心のあるすべてのユーザーを対象とする、ハイレベル デザイン入力手法を特集しています。

本特集号では、これらのエキサイティングな新しい市場におけるザイリンクスの顧客の活動を紹介します。本号をお楽しみいただけたら幸いです。また編集部では、ザイリンクス デバイスの使用経験をテーマとする皆様の記事を引き続き募集しています。今後皆様には、Xcell Journal と Xcell Software Journal という 2 つの発表の場が提供されることになります。

Mike Santarini
発行人

A Generation Ahead

業界初、ASIC クラスのプログラマブル アーキテクチャ



UltraSCALE™ Architecture

詳細はこちら

XILINX®
ALL PROGRAMMABLE

ザイリンクス株式会社
製品のお問い合わせは下記の販売代理店へどうぞ
■アヴネット(株) TEL (03) 5792-8210 EVAL-KITS-JP@avnet.co.jp ■(株)PALTEK TEL (045) 477-2001 info_pal@paltek.co.jp
©Copyright 2015 Xilinx, Inc. All rights reserved. ザイリンクスの名称およびロゴは、米国およびその他各国のザイリンクス社の登録商標および商標です。
ARMは、EUおよびその他の国におけるARM Limitedの登録商標です。他のすべての商標はそれぞれの所有者の財産です。

VIEWPOINTS

Letter From the Publisher
ザイリンクスの顧客が
取り組む新たな市場と、季刊誌
『Xcell Software Journal』
の創刊… **2**

Special Issue

ザイリンクスの顧客が
形作る輝かしい未来

6

XCELLENCE BY DESIGN APPLICATION FEATURES

Xcellence in Smart Cities
ザイリンクスの FPGA を活用して
世界初のプログラマブル シティを実現…**16**

Xcellence in 5G Wireless Communications
5G ワイヤレスでユビキタス コネクティビティを実現…**24**

Xcellence in Industrial IoT
インダストリアル IoT 用、革新的なプラットフォームベース デザイン…**30**

Xcellence in ADAS/Autonomous Vehicles
車両テクノロジの来るべき革命とその大きな影響…**36**

Xcellence in Data Center Cloud Computing
機械学習をクラウドで：FPGA 上のディープ ニューラル ネットワーク…**44**

Xcellence in SDN/NFV
All Programmable SDN スイッチによる
ネットワーク機能仮想化のアクセラレーション…**50**

Xcellence in Software-Defined Networking
ザイリンクスの FPGA で高性能 SDN を実現…**56**

Xcellence in Cybersecurity
Zynq SoC を使用したパワー フィンガープリンティング
サイバーセキュリティのインプリメンテーション…**62**

APEX® AWARDS FOR PUBLICATION EXCELLENCE
Excellence in Magazine & Journal Writing
2010, 2011

APEX® AWARDS FOR PUBLICATION EXCELLENCE
Excellence in Magazine & Journal Design
2010, 2011, 2012

Xilinx Customers Shape a Brilliant Future

ザイリンクスの顧客が形作る輝かしい未来

Mike Santarini
Publisher, *Xcell Journal*
Xilinx, Inc.
mike.santarini@xilinx.com

ザイリンクスの顧客は、今日の主要な新しい市場動向の発展に主導的な役割を果たしています。ザイリンクスは、ソフトウェアのインテリジェンスとハードウェアの最適化を実現する All Programmable テクノロジにより、このような取り組みを支援しています。

トーマス エジソンによる電灯の発明以来、エレクトロニクス産業の技術革新は加速し続けています。私たちの日常生活には、注目すべき電子機器のイノベーションが非常に増えているため、エレクトロニクスの真のマイルストーンに到達する瞬間は見過ごされがちです。今私たちは、このようなマイルストーンの 1 つに急速に近づいています。

6 つの重要な新しい市場 (ビデオ / ビジョン、ADAS/ 自動運転車、インダストリアル IoT、5G ワイヤレス、SDN/NFV、クラウド コンピューティング) は、まもなく融合して、すべてが相互接続される「ネットワークのネットワーク」を形成し、私たちの生活世界に広範囲にわたり影響を与えるようになります。このようにインテリジェント システムが融合すると、スマート ファクトリーで製造されたスマートな製品が、スマート車両によってスマート シティの道路を通って安全に配送され、私たちの生活を豊かにしていきます。すべての要素は、クラウドからのサービスを提供するスマートな有線 / 無線ネットワークによって相互接続されます。

非常に多様で優れたザイリンクスの顧客は、ザイリンクス All Programmable デバイスとソフトウェア定義ソリューションを利用して、これらの新しい市場とそれらの融合を現実にしようとしています。

この記事では、これらの新しい市場と、各市場が融合して私たちの世界を豊かにしていく様子を説明します。次に、ザイリンクスの顧客が、どのようにザイリンクスのデバイスとソフトウェア定義ソリューションを利用して、これらの新しい市場でほかと差別化された、よりスマートな、ネット接続型のシステムを開発し、私たちすべてにとって素晴らしい未来を形作ろうとしているかについて詳しく説明します (図 1)。

スマートなビジョン システム

今日、ビジョン システムは社会のあらゆるところで利用されています。低価格帯の携帯電話から、先進の手術ロボット、軍用および商用ドローン、無人宇宙探査機に至るまで、ビデオ機能付きカメラを搭載した電子システムの数はますます増えています。同時に、これらのシステムをサポートする通信 / ストレージ インフラストラクチャは、音声およびデータ転送から高速ビデオ転送へと急速に重点を移しています。

今日の尺度で測れば、30 年前のビジョン / ビデオ システムは非常に低い精度でした。たとえば、当時の高精度な監視 / セキュリティ システムの大半は、同軸ケーブルでモニターに接続された低解像度ビデオ カメラで主に構成され、警備員や店員がそのモニターを監視することもありました。カメラは録画装置に接続されているとは限らず、接続されていても撮影した画像の録画時間は限られていました。

それに比べて、今日の先進的な監視システムは高度なインテリジェンスを備えています。これらのシステムは、温度センサー、暗視センサー、レーダー センサーとカメラを組み合わせた、高度な処理ドリブン型フュージョン センサー ユニットで構成されます。これらのフュージョン センサーは、あらゆる天候条件下で、顔認識と物体認識、異常な行動や疑わしい行動の特定と追跡、さらには個人の特定と追跡を、ほぼリアルタイムで自律的に実行できます。これらの監視システムの各ユニットは、視覚画像や温度画像を自律的に取り込み、取り込んだ画像を画像補正アルゴリズムの演算によって修正し、ローカライズされた処理を実行して視界内のすべての対象物を即座に分析できます。

その上、個々のユニットは多くの場合メインフレーム システムに有線または無線でネットワーク接続されているため、監視システムのすべてのポイントが連携して動作し、システムの視界内の個人を継続的に追跡すると同時に彼らの動きを録画し、警備員、家主、または警察に疑わしい行動を通報することができます。

また、メインフレーム システムに収集されたメタデータは、後日、統合型セキュリティ センターで保管、分析、相互参照ができます。監視テクノロジから収集されたデータは、セキュリティを超えた目的にも利用できます。たとえば、小売業者は、収集したメタデータから、顧客が店内を見て回って商品を購入する際の習慣を分析し、顧客サービスの向上に生かすことができます。また、収集したメタデータの使用を関連会社や製品メーカーに許可し、製品のマーケティングや販売向上のために活用することもできます。

Xcell Journal 日本語版 83 号のカバーストーリーで詳しく説明したように、このスマート ビジョン / ビデオ テクノロジは広く普及しており、ますます多くのアプリケーションで利用されています。自動車業界におけるその 1 つの例が先進運転支援システム (ADAS) であり、ADAS はプロセッシングによる自動運転車の実現に向けて開発が進んでいます。先進のビジョン テクノロジは、スマート ファクトリー、スマート医療機器、輸送インフラストラクチャ、スマート シティなど、インダストリアル IoT (IIoT : Industrial Internet of Things) 市場のあらゆる新しい領域で利用されています。

ADAS から自動運転車への進化

最近 10 年間に製造された自動車を所有するか、運転したことがある方は、既に ADAS テクノロジの価値を実感しているかもしれません。実際に、読者の中には、ADAS がこれほど急速に進化していなければ、この記事に興味を持たなかった方もいるでしょう。ADAS の目的は、運転者の周囲環境の認知を向上させて、より安全な運転を実現することです。

最初の ADAS テクノロジは、リアビュー

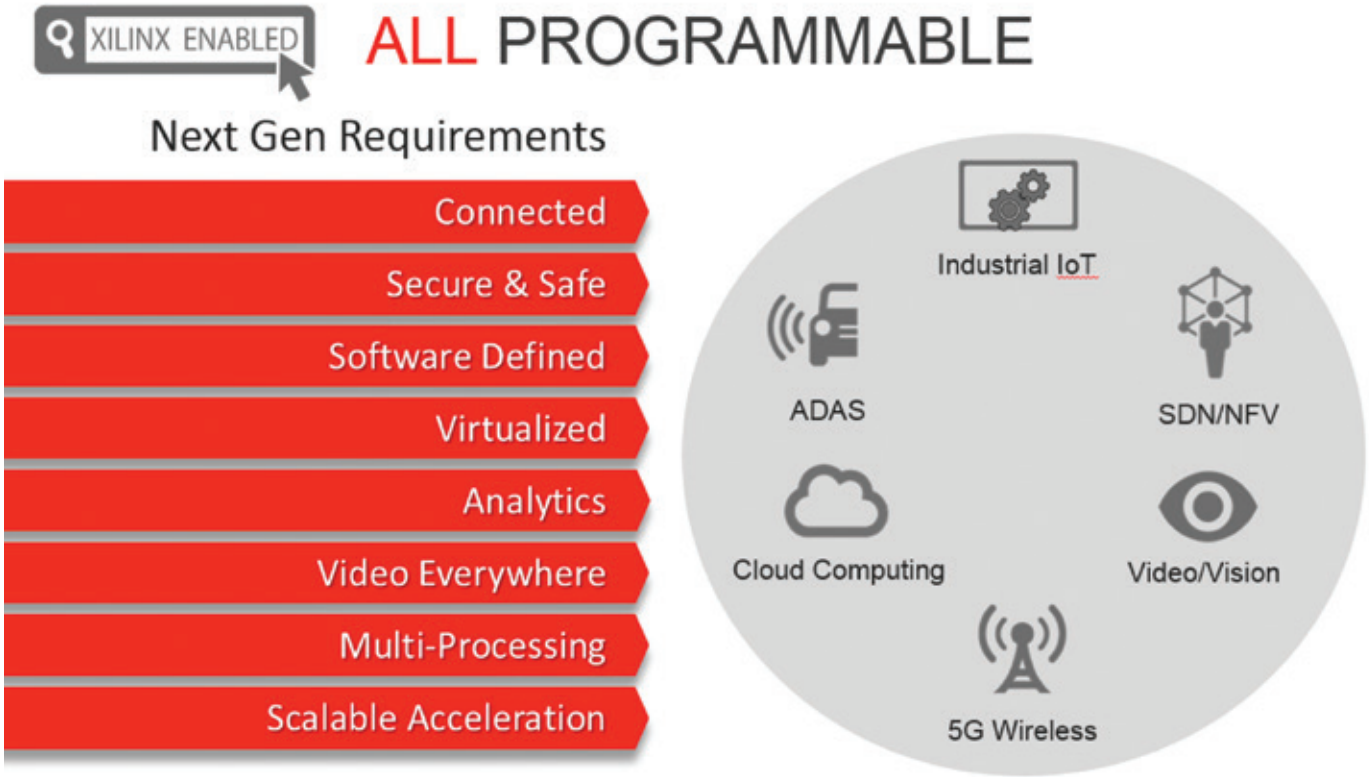


図 1 – 顧客各社は、ザイリンクスの All Programmable ソリューションを利用して、ADAS、インダストリアル IoT、ビデオ/ビジョン、5G ワイヤレス、SDN/VFV ネットワーク、クラウド コンピューティングの新しい市場のイノベーションを創造しています。

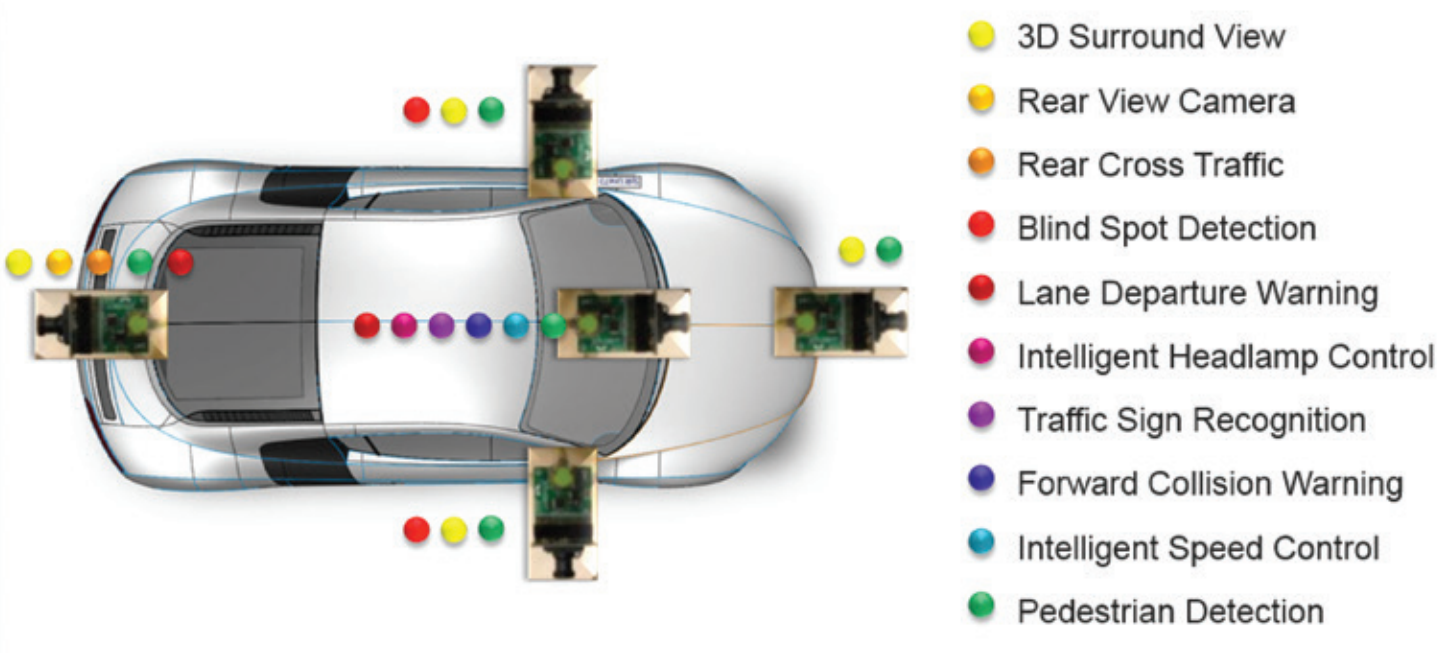


図 2 – 先進運転支援システムの高度化は急速に進んでいます。それは主に、顧客各社がザイリンクスの Zynq-7000 All Programmable SoC デバイスを使用してフュージョン センサー ADAS プラットフォームを開発しているからです。

警告システムでした。初期のバージョンには、自動車の中央電子制御ユニット (ECU) に接続されたレーダー センサーが使用されていました。運転者が自動車をバックさせて停車するとき、センサーが車両の後方にある物体を検出すると、このシステムが警告音を鳴らします。それ以来、自動車業界は、レーダー センサーとリアビュー カメラを融合し、センサーの視界が広がるようにアルゴリズムを改善することで、このテクノロジを大幅に強化してきました。現在、これらのリアビュー センサー システムは、センサー アレイの視界内の物体をより正確に追跡し、危険な状況を特定できます。最高級クラスの車両は、センサー システムと車両の中央制御ユニットを接続して両者を融合し、運転者の注意が散漫なときは自動的にブレーキをかけるシステムを装備しています。

現在自動車メーカーは、簡素ではあるが効果的であった初期のリアビュー カメラから大きく進化した、車両の周囲および内部の全 360° ビューを備えた ADAS システムを提供しています。図 2 は、今日の自動車に搭載されている各種の ADAS システムを示しています。この図は、先進の処理アルゴリズムおよび専用アルゴリズムによって、比較的安価な少数のセンサーで複数のタスクを実行している様子を示しています。

ADAS システムの高い有効性と信頼性が実証されたため、次の大胆な一歩を踏み出して ADAS テクノロジから得られた教訓を応用し、車両間 (V2V) 通信、車両インフラストラクチャ間 (V2I) 通信、準自動運転車、そして最終的には、完全な自動運転車 (運転者が自動運転を補助するだけで済む車両) の実現を目指す競争が始まっています。これらのテクノロジの確立は、交通事故を減少させると予想されています。さらに、高速道路での車線変更を容易にし、交通の流れを効率化できるため、燃料消費の削減につながります。このことで、化石燃料による大気汚染が軽減される可能性があります。

現在、自動車メーカー各社は自動運転車の開発に積極的に取り組み、その成果を公表し始めています。たとえば、ダイムラー社の子会社であるフレイトライナー社は、ネバダ州で同社の自動運転式 Inspiration Super Truck の運行許可を取得しました。他方、メルセデスベンツ、Google、アウディ、テスラを含む多くの企業が、自動運転車の大衆市場への普及に積極的に取り組んでいます。これは本格的な競争であり、成功すれば非常に大きな利益をもたらします。

完全な自動運転車を普及させるには、車両が自分の位置と周囲環境を確実に認識できることが課題となります。自動運転車は、刻々と変化する道路状態に応じてリアルタイムで動作し、車両の内部および外部で安全を確保する必要があります。道路上のすべての車両が自動運転機能を備えているわけではないため、業界と政府は、どのような方法で自動運転車の安全を確保するのが最も良いかを議論しています。その回答は、疑いなく、車両間のスマートな通信と、より先進的な、車両と都市インフラストラクチャ間の通信の安全規格を確立することです。インダストリアル IoT の新たな領域の進化は、このようなインフラストラクチャの構築を支援します。

IIOT から第 4 次産業革命への進化

過去 20 年にわたり、モノのインターネット (IoT) については、大げさに人目を引くような言葉がたくさん語られてきました。その結果、多くの人々は、「IoT」という用語を目にすると、牛乳のストックが足りないときに

そのことを通知するスマート冷蔵庫と、テキストの転送、心拍数のチェック、時刻の通知を行いながら、冷蔵庫から「牛乳不足」の通知を受信するウェアラブル デバイスのイメージを思い浮かべます。これらはすべてが必須ではないものの、あれば便利なテクノロジと言えます。

しかし、ますます多くの人々にとって、IoT はもっと大きな意味を持っています。過去 2、3 年の間に、IT 業界では、IoT をコンシューマー IoT とインダストリアル IoT の 2 つのカテゴリに分類するようになりました。コンシューマー IoT は、一般消費者向けの便利なテクノロジ (おしゃれなウェアラブル デバイスやスマート冷蔵庫など) です。インダストリアル IoT (IIoT) は、社会における真に重要で実質的な進歩に取り組み、それを実現するものであり、その市場機会は急成長しています。

ドイツでは、製造業のインダストリアル IoT が非常に重要な市場と考えられており、政府が IIoT の発展を積極的に後援しています。インダストリー 4.0 と呼ばれるドイツ政府の取り組みでは、各企業がプロセッシング、センサー フュージョン、コネクティビティを組み合わせて、工場、病院、都市インフラストラクチャ用サイバー フィジカル システム (CPS) のマシン インテリジェンスを開発しています。その結果、第 4 次産業革命が実現される見通しです (図 3)。ドイツ企業だけで、CPS の設備更新の予算は年間 440 億ドルに上ると予想されます。中国、台湾、インドなどの製造に力を入れる国々も、競争力維持のために同様の政策をとるでしょう。

CPS のデザインには、ADAS と同じようなフュージョン センサーを装備したスマート アーキテクチャが利用されます。今日の先進的な工場に配備されるフュージョン センサー ベースのスマート制御ユニットは、組み立てラインを流れる製品の不良を素早く検出し、不良品を除去できます。また、工場のスマート制御システムを使用して、従業員にとって危険な状態を検出する仮想バリアを作成できます。これらのセンサーと工場内の機械をネットワーク接続して、作業員が装置の危険な部品に近づきすぎた場合、ただちに機械を停止できます。

最新のスマート センサー システムは、工場のモーターと部品の摩耗も監視します。センサーを工場の制御センターおよびエンタープライズ システムにネットワーク接続すれば、装置のメンテナンスの最適なスケジューリングと実施や、交換が必要な部品の事前発注に役立ちます。また、複数の修理を一度に実施できるように工場の稼働停止期間を計画して実施することで、工場の効率と生産性が向上し、最終的には収益の最大化につながります。

しかし、ファクトリー 4.0 のサイバー フィジカル システムは、単なるスマート センサーよりもはるかに印象的であり、さまざまなレベルの人工知能を既存のスマート システムに組み込んで、工場装置の自律的な運用による自己修正と自己障害回復を実現します。たとえば、工場ラインのロボットは、最適な動作でないことを自分自身で検出できます。ロボットは自己診断を実行して部品の摩耗の有無を判断し、再起動するか、またはモーター性能を調整して、システムの故障発生時期を遅らせることができます。この情報は工場のメインフレーム システムにネットワークで送信され、新しい部品が発注されます。その間はほかのロボットの動作速度が引き上げられ、工場全体の効率は一定に保たれます。

インダストリアル IoT 市場には、スマート グリッドとスマート輸送も含まれます。これらのテクノロジは、スマート ファクトリーと同じ any-to-any コネクティビティの概念をより大規模に活用して、オートメーションとネットワーク接続を、電力グリッドまたは航空機、列車、自動車、船舶に拡張します。たとえば、巨大企業である General Electric (GE) 社では、電力グリッド、輸送、石油 / ガス、鉱山、水道など、同社がサービスを提供している多くの業種で、ネット接続型のインテリジェント システムを導入しています。鉄道輸送の分野では、GE 社製機関車には事故防止およびシステム疲労監視用のスマート テクノロジが搭載され、より正確な予防的 / 予測的保守作業を実現しています。同時に GE 社は、同社製の機関車にネットワーク接続される、スマート鉄道インフラストラクチャ機器の開発にも取り組んでいます。これにより、鉄道会社は効率的な路線運行と保守作業のスケジューリングが可能となり、貨物および乗客輸送の効率性を維持し、収益の最大化を実現できます。

これらのスマート インフラストラクチャ テクノロジは、さらに壮大な規模で、スマート シティと呼ばれる IIoT 市場への統合が進められています。スマート シティは、2020 年までに世界全体で 4,000 億ドル産業に成長すると予測されています。本号掲載の記事で説明するように、現在ブリストル市 (英国) では、明日の都市を垣間見させるプロジェクトに取り組んでいます。このプロジェクトは、都市の公衆衛生およびメンテナンス、交通管制および電力網管理、救急サービス用の多様なネットワークに、企業および個人の通信を統合し、本格的なネット接続型のインテリジェント シティを創造するものです。これを実現するために、「Bristol Is Open」プロジェクトは、オープンでセキュアな最新のネットワーク トポロジを存分に活用し、スマート シティ向けソリューションの開発を希望する企業が自社のネットワークを「Bristol Is Open」のマスター ネットワークに接続することを可能にします。ハンブルク市、シカゴ市、東京都を含む世界の多くの自治体が、スマート シティの開発に積極的に関わっています。

今後数年間でネットワーク トラフィックが急激に増加するにつれて、有線通信のソフトウェア定義ネットワーク (SDN) とネットワーク機能仮想化 (NFV) に向けた新たな動向は、5G ワイヤレス テクノロジの登場とともに、大量の電子システムが融合していく中でスマート シティやほかのインダストリアル IoT 市場のさらなる成長を促す鍵と考えられています。

あらゆるものを他のあらゆるものへ相互接続

現在、電子商取引およびオンライン エンターテインメントや多くの新しい IIoT アプリケーションに必要とされる、データを基盤とするサービスが爆発的に増加しています。通信業界では、この状況に効率的かつ低コストで対処できる、より経済的な優れたネットワーク トポロジへのニーズに応えて、ソフトウェア定義ネットワーク (SDN) とネットワーク機能仮想化 (NFV) という互いに関連する 2 種類のネットワーク トポロジを推進しています。

従来の有線ネットワークは、限られたプログラマビリティと汎用性しか持たない、独自規格に基づく柔軟性に乏しいハードウェアをベースとしていました。SDN は、データの送信先を決定する上位レベルの制御プレーン

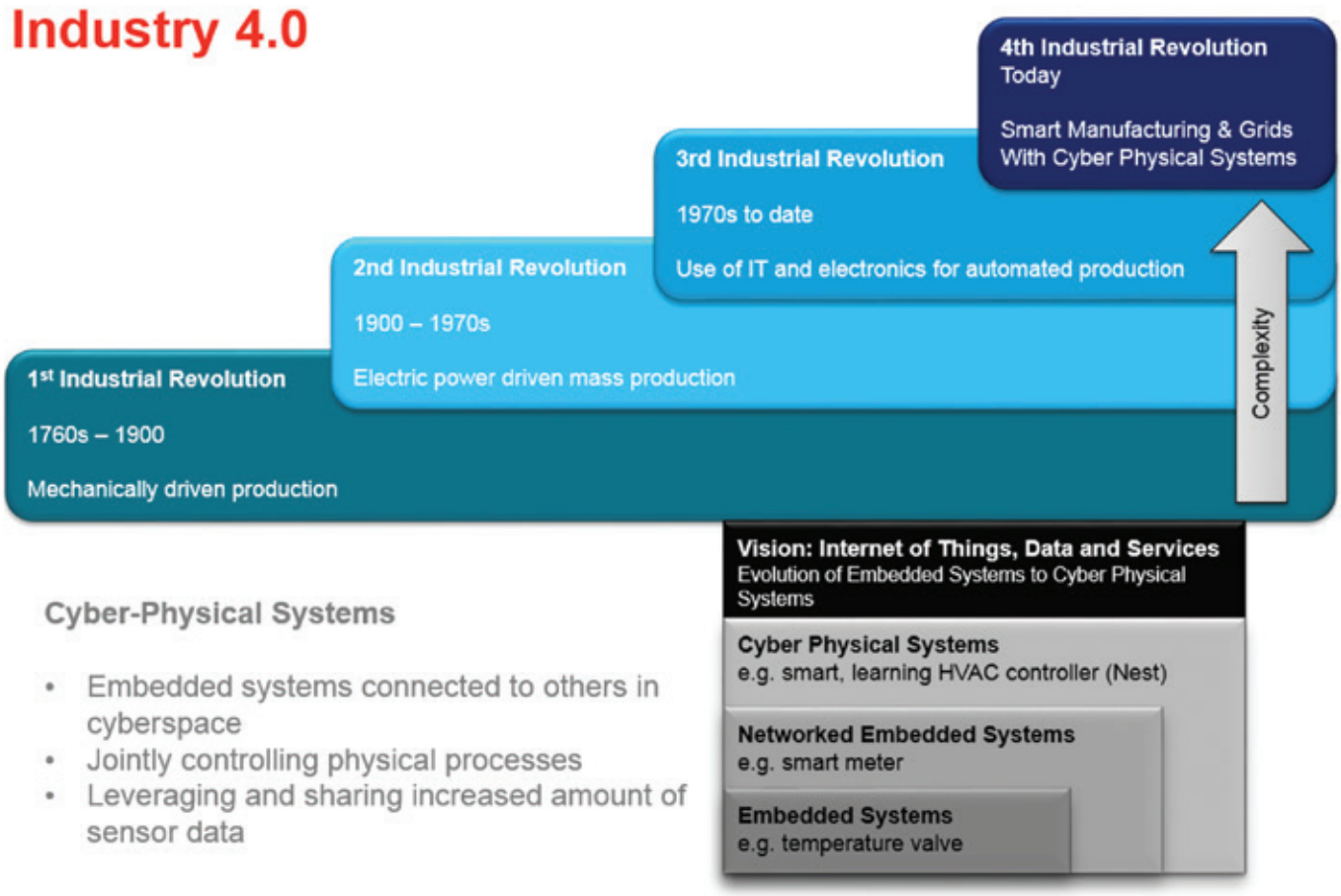


図 3 – インダストリー 4.0 とは、エンベデッド システムからサイバー フィジカル システムへの進化です。サイバー フィジカル システムは、先進のプロセッシングによって、スマートな製造業、スマート インフラストラクチャ、スマート シティを実現します。その結果、世界各地で第 4 次産業革命が起こりそうです。

機能を、ルーターやスイッチなどの下位レベルのデータ プレーン機能（選択された宛先に実際にデータを転送するデバイス）から切り離すことで、ネットワーク管理の柔軟性を向上させます。制御プレーンとデータ プレーンの間にソフトウェアでプログラム可能な抽象化レイヤーを置くことにより、通信事業者は、ソフトウェア内で新しいアプリケーションをプロビジョニングし、制御プレーン内でデータの送信先の優先順位の指定と最適化を行い、通信事業者がサービス要件の変化に応じて拡張できる独自規格に基づく既存ハードウェア上で（あるいは NFV を追加した場合はベンダー中立的なハードウェアによって）そのデータを送信できます。

NFV 手法により、データ プレーン機能をさらに最適化できます。NFV は、通常なら非常に高価な専用ハードウェア（ルーターおよびスイッチ）で実行されるジョブをソフトウェア内で仮想化することにより、ソフトウェアに基づく仮想化された機能を、より低価格で汎用性の高いハードウェア（パーソナル サーバーおよび商用データ センター）で実行できるようにします。NFV により、ネットワーク ハードウェア リソースを低コストで拡張し、SDN と組み合わせた場合は、世界のトラフィック負荷の増減に応じてオンデマンドでスケーリングできます。

ワイヤレス通信の分野では、5G 規格によるデータ レートの大幅な向上が期待されています。これにより、スマートフォン ユーザーのデータ ダウンロードとストリーミング ビデオの高速化だけでなく、IIoT およびスマート シティ アプリケーションの融合を容易にする帯域幅の向上が実現されます。無線通信業界では、2020 年までに、全世界で 500 億台以上のデバイスがワイヤレス ネットワークでつながると予想しています。エンドユーザーのデータ レートが 10 倍 ～ 100 倍に向上し、ダウンロードの時間が 5 分の 1 に短縮されるなど、5G には 4G と比べて多くの利点があります。さらに、これらの帯域幅の向上により、より多くのユーザーと企業がクラウド ベースのサービスとストレージを利用できるようになります。より多くの企業が仮想店舗を作成して世界中の新規顧客を獲得できるようになり、消費者はいつでもどこでもデータを保存してアクセスできるようになります。

他方、クラウド ベースのビジネス需要とストレージ需要をサポートするデータ センター

は、5G ワイヤレス ネットワークと SDN/NFV 有線トポロジによって促進されるトラフィックの増大に対応するために、大規模な拡張が必要とされます。今日のデータ センターは、需要の増大とともに、消費電力の急激な増加に直面しています。現在のデータ センターの消費電力は世界の総消費電力の 3% を超え、2 億トンの CO2 排出量に相当します。このような膨大な消費電力のため、データ センターの電力コストは年間 600 億ドル以上に達します。データ センターのトラフィックは 2017 年までに 7.7 ゼタバイトに達すると予想され、データ センター事業者が消費電力の抑制とパフォーマンスの向上を両立できる新しいハードウェア アーキテクチャを探しているのも当然と言えます。

全域的なセキュリティの確保

これらの新しいスマート市場のシステムがすべて融合し、大量に相互接続され、機能が互いに結び付くにつれて、悪意ある個人が侵入する入口点が増え、より多くの有害な行動が行われて、広範囲にわたるインフラストラクチャと多数の人々に影響を与えるおそれがあります。これらの融合するスマート テクノロジの市場投入に積極的に参加している多くの企業は、自社製品のすべてのアクセス ポイントにセキュリティを確保することの重大さを認識しています。100 ドルのコンシューマー IoT デバイスのバックドア ハッキングによってアクセス可能なスマート原子炉の存在は、大きな懸念となります。したがって、かつてはセキュリティを必要としないと思われたシステムでも、融合するネットワーク内のすべてのアクセス ポイントでのセキュリティを確保することが最優先課題になります。

顧客のイノベーションに貢献するザイリンクス製品

過去 30 年にわたって、ザイリンクスの顧客は、これらのすべての市場のリーダーや主要なイノベーターになってきました。ビジョン / ビデオ、ADAS、インダストリアル IoT、有線 / 無線通信市場に新しい世代の製品が登場するたびに、ザイリンクスが果たす役割は拡大してきました。現在ザイリンクスの顧客は、これらの新しい市場で各社が開発を進めている、よりスマートなテクノロジの中核を担う部分に、ザイリンクスの All Programmable FPGA、SoC、3D IC を採用しています。

Smarter Vision/Video 用のザイリンクス製品

宇宙探査、航空 / 防衛、セキュリティの各システムの豊かな歴史とともに、ザイリンクスは長きにわたり、高度なビジョン / ビデオ プラットフォームと、顧客のスマート ビデオ / ビジョン システム開発を支援する IP (知的設計資産) コアおよび設計手法を市場に提供してきました。

顧客各社は、ザイリンクスの All Programmable FPGA および SoC をリアルタイム分析用のビジョン プラットフォームに使用して、高速物体検出 / 認識機能を備えた ADAS システム、極めて高精度な手術支援ロボット装置をサポートする臨床的に正確な画像処理システム、敵と味方の即時認識 / 追跡機能を持つ UAV および監視システムを開発しています。

まもなく登場する、合計 7 個のオンボード プロセッシング コア (クワッドコア ARM® Cortex®-A53、デュアルコア Cortex-R5、Mali GPU コア) を誇る 16nm Zynq® UltraScale+ ™ MPSoC により、ザイリンクスの顧客はさらにインテリジェントで高度に集積されたビデオ システムを開発できるようになり、ADAS から自動運転車への進化、インダストリアル IoT からインダストリー 4.0 工場とスマート シティ インフラストラクチャへの進化が加速されます。

ADAS から自動運転車へ

2000 年代初頭に、ザイリンクスは FPGA 製品ラインにオートモーティブグレードのモデルを追加しました。それ以来、自動車業界の顧客がエレクトロニクスを通じて運転体験向上に取り組む中で、ザイリンクスのデバイスが果たす役割は拡大しています。

自動車業界は、エレクトロニクス化によって、注目すべき品質、安全性、信頼性のルネッサンスを経験してきました。数十年もの間、自動車用エレクトロニクスは、主にライトとラジオをバッテリとオルタネータに接続するワイヤ ハーネスで構成されていました。やがて 2000 年代初頭から、自動車メーカーは、信頼性の高い機械式アクチュエーターの代わりに電子制御ユニットを使い始めました。それ以来毎年のように、自動車メーカーは先進のエレクトロニクスを各社の車両ラインに追加してきました。さらに、主にザイリンクスの All Programmable デバイスを幅広く使用することで、これらのイノベーションが消費者に提供されるまでの開発サイクルの短縮が進みました。ザイリンクスのデバイスは、まず車載インフォテインメント システムに採用され、現在では ADAS の必要不可欠な要素となっています。

現在、ザイリンクスの Zynq-7000 All Programmable SoC は、ADAS システムの事実上の標準プラットフォームを急速に形成しつつあります。アウディ、メルセデスベンツ、BMW、フォード、クライスラー、ホンダ、マツダ、日産、トヨタ、アキュラ、フォルクスワーゲンを含む自動車メーカーが、Zynq SoC やほかのザイリンクスの All Programmable デバイスを自社の ADAS システムに採用しています。Zynq SoC は、マルチカメラ多機能型運転支援プラットフォーム、高解像度ビデオ / グラフィックス プラットフォーム、車両ネットワーク / コネクティビティ プラットフォーム、画像処理 / 認識プラットフォームとして機能します。顧客各社は、デザインの中で最も複雑で演算量の多い機能のアルゴリズムを Zynq SoC のロジック部分にインプリメントし、シリアル プロセッシングはオンボードの ARM プロセッシング システムで実行しています。

7 個のプロセッサを搭載したザイリンクスの新しい Zynq Ultrascale+ MPSoC は、自動車メーカーが準自動運転車と完全自動運転車の開発を進めるにつれて、イノベーションをさらに加速する見通しです。64 ビット アプリケーション プロセッサ、リアルタイム プロセッサ、グラフィックス プロセッサ、オンチップ メモリ、FPGA ロジックをすべてワンチップに搭載した Zynq Ultrascale+ MPSoC を利用して、自動車メーカーは、V2V 通信などのさらに高度なフュージョン システムを開発できます。さらに、IIoT スマート インフラストラクチャとスマート シティには、同じ Zynq MPSoC プラットフォームを V2X 用に利用できます。Zynq MPSoC プラットフォーム本来のプログラマビリティは、V2V および V2I 規格の進化と路上の自動運転車の増加に応じた、V2V および V2I ネットワークの拡張を可能にします。

IIoT 用サイバー フィジカル システムの実現

産業用機器市場の顧客は、過去 20 年にわたり、ザイリンクスのデバイスを使用して

工場の効率性と安全性を大幅に向上させてきました。現在、すべての主要な IIoT 市場の顧客は、ザイリンクスの All Programmable FPGA や SoC を使用して、センサー フュージョン、スマート モーション / モーター制御、よりスマートで高速なエンタープライズ コネクティビティの機能を備えた、標準規格に準拠したセキュアで安全なスマート プラットフォームを構築しています。これらの All Programmable プラットフォームは、多数のタービンで構成されるスマート風力発電所の基盤となるテクノロジでもあります。それぞれのスマート風力タービンは、刻々と変化する天候条件に適応して、最大の効率が得られるように動作します。タービンは制御システムとエンタープライズ システムに接続され、これらのシステムは、摩耗の監視と予防的メンテナンスのスケジューリングによってシステム全体の誤動作を回避します。

Ultra-Scale™ および UltraScale+ デバイスの拡張された容量、機能、処理能力により、IIoT 市場の顧客は、これらのスマート プラットフォームをさらに進化させて、次世代サイバー フィジカル システム用の高度なインテリジェンスを追加できます。Zynq MPSoC の 7 個のプロセッサを利用して、たとえば、より多くのセンサー機能とモーター / モーション制御機能をワンチップに統合し、ほかのいかなる ASSP + FPGA 構成でも達成できない、リアルタイムの応答性を実現できます。Zynq MPSoC のオンチップ プロセッシングおよびロジックは、自己監視および自己診断機能の強化を可能にします。自己障害回復アルゴリズムまたはパーシャル リコンフィギュレーションを装置に組み込めば、機械の状態の変化や需要の増減に応じてパフォーマンスを最適化できます。さらに、Zynq Ultrascale+ MPSoC は、Zynq SoC ベースのシステムと連携した動作が可能です。

スマート シティ アプリケーションでは、スマート シティの監視ネットワークの境界に Zynq SoC ベースのスマート センサー システムを配置し、カメラの解像度を上げて物体検出とリアルタイム脅威分析を実行できます。次に、Zynq Ultra-Scale+ MPSoC を使用して、Zynq SoC ベースの各スマート センサーから受信したデータを同期化し、脅威、異常な行動、事故、または混雑が検出されたときは、交通管制システム / センターとの間でそのデータをやり取りできます。

工場内と同様に、Zynq Ultrascale+ MPSoC は、サイバー フィジカル システムの中核を担う以外に、Zynq SoC ベースのモーター制御システム、モーション制御システム、フュージョン工場ライン品質 / 安全管理システムで構成される工場ネットワークのマクロコントローラーとしても機能します。Zynq Ultrascale+ MPSoC の 7 個のプロセッサを利用して、Zynq SoC 制御システムから受信したリアルタイムの応答と分析を協調させることができます。同時に、メタデータ分析を実行し、(安全性および信頼性の基準に完全に準拠した) 独自規格に基づくネットワークと、新しい高速 5G ワイヤレス ネットワークおよび SDN/NFV 有線ネットワークを通じて、エンタープライズ システムとの間で分析結果をやり取りできます。

5G、SDN/NFV、クラウド コンピューティング用のザイリンクス製品

1980 年代以来、無線および有線ネットワーク インフラストラクチャが拡張されるたびに、ザイリンクスのデバイスは大きな役割を果たしてきました。ムーアの法則の各サイクルで容量と機能を拡張してきたザイリンクスのデバイスは、現在の All Programmable デバイスでは、システムのプログラマビリティと差別化を最高レベルにまで引き上げて、設計チームによるネットワーキング システムの刷新を可能にします。

ザイリンクスの 7 シリーズ デバイス、20nm UltraScale デバイス、および近い将来の 16nm UltraScale+ デバイスにより、顧客各社は、最高レベルのプログラマビリティを備えた 5G および SDN/NFV インフラストラクチャ機器を迅速に市場に提供できます。ザイリンクスの All Programmable FPGA、SoC、3D IC は、5G および SDN/NFV のソフトウェアおよびハードウェア要件の進化に対応できる、非常に柔軟性の高いプラットフォームです。さらに、これらのデバイスは、クラウド コンピューティング ビジネスの中核を担うデータ センター システムの高い 1 ワット当たり性能の要求に応える理想的なプログラマブル ソリューションであり、5G および SDN/NFV ネットワーキングに対応した迅速な拡張が可能です。

SDN/NFV では、ザイリンクスの All Programmable テクノロジにより、侵入検出、負荷分散、トラフィック管理機能を備えた機器を開発できます。ザイリンクスは、データフローの効率的な管理と転送、広範囲にわたる通信プロトコル、オンデマンドでのプログラマブル データ プレーンのアクセラレーションをサポートします。

5G では、ザイリンクスの All Programmable デバイスを利用して、分散型スモール セル、数百本のアンテナを備えたマッシブ MIMO システム、クラウド RAN によって集中化されたベースバンド処理を実行するプラットフォームを開発できます。

クラウド コンピューティングの中核を担うデータ センターについては、ザイリンクスのデバイスを利用して、機械学習、ビデオ トランスコーディング、画像認識 / 音声認識、ビッグデータ分析、クラウド RAN、データ センター インターコネクトなどの広範囲にわたるアプリケーションの刻々と変化するスループット、レイテンシ、電力の要件に応じて迅速に最適化される、最大限のプログラマビリティと非常に高い 1 ワット当たり性能を備えた機器を開発できます。

スマート セキュリティ用のザイリンクス製品

非常に多くのエキサイティングなテクノロジの開発が進められ、すべての要素が相互に接続され、これまでにないレベルの高度化、自律性、インテリジェンスが実現されそうです。この状況に対応して、セキュリティ対策も進化する必要があります。

数十年にわたって航空 / 防衛とセキュリティの分野に貢献してきたザイリンクスは、ザイリンクスのデバイス上にインプリメントされる IP コアと機密データを物理的攻撃から保護する改ざん防止テクノロジにより、物理的セキュリティを提供します。またザイリンクスは、フォルト耐性デザイン (デザインがフォルトを修正して伝搬を防ぐことを可能にするインプリメンテーション手法) によって、アプリケーションのセキュリティを提供します。ザイリンクスのデバイスと IP コアを使用して、リアルタイムのシステム監視、モジュールの冗長化、ウォッチドッグ アラーム、安全性レベルまたは分類で分離、テスト ロジックを分離して安全に削除など、各種のフォルト耐性手法をインプリメントできます。

ユーザー基盤の拡大とイノベーションの促進

これらの多くの市場で差し迫ったイノベーションの製品化を加速する取り組みの中で、先頃ザイリンクスは、プログラミング作業を容易化する SDx™ 開発環境を発表しました。この新しい製品は、ザイリンクスのデバイスの優れたパフォーマンスとプログラマビリティを、従来よりもはるかに幅広いユーザーに提供するものです。SDx 環境は、高級言語を使用したデザイン エントリを用意することで、ソフトウェア技術者やシステム設計者が使い慣れた言語でザイリンクスのデバイスをプログラムできるようにします (Xcell Journal 日本語版 91 号のカバー ストーリーを参照)。世界のソフトウェア技術者の数は、ハードウェア技術者の 10 倍にも上ります。

SDN のさらなるイノベーションを実現するために、ザイリンクスの新しい SDNet™ ソフトウェア定義環境は、システム技術者が高級言語を使用してプログラマブル データ プレーン ソリューションを作成し、ネットワーク独自のパフォーマンスとレイテンシの要件を満たせるようにします。また、NFV やほかのネットワーク アーキテクチャ / トポロジのさらなるイノベーションを促進するために、開発者はザイリンクスの SDAccel™ 環境を使用できます。SDAccel 環境では、システム技術者やソフトウェア技術者が C、C++、OpenCL™ を使用してザイリンクス FPGA のロジックをプログラムし、仮想ネットワーク機能 (VNF) のパフォーマンスを加速できます。

ビデオ / ビジョン、ADAS/ 自動運転車、そしてエンベデッド プロセッシングを要求する IIoT アプリケーションのさらなるイノベーションを実現するために、ザイリンクスの SDSoC™ 開発環境は、ソフトウェア技術者やシステム技術者がシステム全体を C++ で開発できるようにします。処理に時間のかかる機能を Zynq SoC または MPSoC のロジック ブロックにインプリメントするように SDSoC 環境のコンパイラに指示することで、システム パフォーマンスを最適化できます。この方法で、システム設計者やソフトウェア技術者は、2 チップ プラットフォームでは実現不可能な、最適なパフォーマンスと機能を備えたシステムを開発できます。

私たちは、ビデオ / ビジョン、ADAS/ 自動運転車、IIoT、5G ワイヤレス、SDN/NFV、クラウド コンピューティングが融合するマイルストーンに急速に近づいています。そのときに目にするイノベーションの数々は、私たちが生きる社会を (願わくは良い方向に) 劇的に変えていくでしょう。現在、これらのすべてのイノベーションは早期段階にあります。ザイリンクスは、先進のテクノロジによって、お客様が優れた製品を市場に提供できるように支援します。本特集号では、これらの新しい市場でザイリンクスの顧客が創造している多くのエキサイティングなイノベーションの一部を紹介します。顧客各社は、ザイリンクスの All Programmable ソリューションを利用して、私たちすべてに貢献するイノベーションをまもなく現実にしようとしています。本号ではその様子を垣間見ることができます。

GET PUBLISHED

記事投稿のお願い

みなさんも Xcell Publications の記事を書いてみませんか？　執筆は思ったより簡単です。

Xcell 編集チームは、プランニング、コピー編集、グラフィックス開発、ページ レイアウトなどの編集プロセスを通じて、アイデアの展開から記事の出版まで、新しい執筆者の方や経験豊富な方々を日頃からお手伝いしています。このエキサイティングで実りの多いチャンスの詳細は、下記までお問い合わせください。

Xcell Publication 発行人　Mike Santarini (xcell@xilinx.com)

Xcell PUBLICATIONS

japan.xilinx.com/xcell/

XILINX

XILINX® ウェブセミナー

All Programmable FPGA、SoC、3D IC の世界的なリーディング プロバイダーの
ザイリンクスが提供するプログラマブル ロジックからプログラマブル システム
インテグレーションのさまざまな機能と活用方法をご紹介します。
コストを抑え、最大のパフォーマンスを実現するための最新情報を手に入れてください。

ニーズに合わせたプログラムを各種取り揃えて好評配信中!!

注目のセミナー
UltraScale アーキテクチャ概要

FPGA入門編

FPGA の基本を理解したい方へ FPGA の全体概要を解説した入門編と、ものづくりにチャレンジする経営者、技術管理者の方へ FPGA を採用する利点をご説明します。

- ▶ 30分で判る! FPGA入門
- ▶ 15分で判る! FPGA採用理由

FPGA/SoC 活用編

ザイリンクス FPGA/SoC を使った最先端デザインの設計手法や、さまざまなアプリケーション設計に求められるデザイン チャレンジに対するソリューションをご紹介・解説します。

- ▶ All Programmableで実現するハイエンド組込みヒューマン マシン インターフェイス
- ▶ ザイリンクス All Programmable ソリューションで実現する機能安全
- ▶ Zynq SoC を使用したマルチチャンネル リアルタイム ビデオ プロセッサの設計
- ▶ Zynq SoC を使用した最先端 エンベデッド システムの設計 ～アクセレータでのソフトウェア ボトルネックの解消方法～
- ▶ 7 シリーズ ターゲット デザイン プラットフォーム

開発ツール編

プログラマブルデバイスである FPGA の設計には開発ツールがキーになります。ザイリンクスが提供するユーザー フレンドリーな開発ツールの特徴や使い方、先端設計メソドロジについて解説します。

- ▶ 次世代FPGA設計手法セミナー PlanAhead デザイン解析ツール ～ 第1部、第2部、第3部、デモ ～
- ▶ AMBA AXI4 テクニカルセミナー

FPGA/SoC 概要編

FPGA の世界トップシェアを誇るザイリンクスが提案するソリューションや、ザイリンクスの最先端 FPGA の詳細を解説します。

- ▶ UltraScale アーキテクチャ概要
- ▶ Zynq-7000 SoC アーキテクチャとエコシステム
- ▶ 28nm ザイリンクス 7 シリーズ FPGA のアジャイル ミックスド シグナル テクノロジ

セミナー内容の詳細／ご視聴は今すぐこちらから ▶▶▶ **http://japan.xilinx.com/webseminar/**

World's First Programmable City Arises, Built on Xilinx FPGAs

ザイリンクスの FPGA を活用して世界初のプログラマブル シティを実現

Bijan R. Rofoee
Senior Network Engineer
Bristol Is Open
Bijan.Rofoee@bristol.ac.uk

Mayur Channegowda
Chief Scientist, SDN
Zeetta Networks
www.zeetta.com

Shuping Peng
Research Fellow
University of Bristol
Chief Scientist, Virtualization
Zeetta Networks

George Zervas
Professor of High-Performance Networks
University of Bristol

Dimitra Simeonidou
CTO, Bristol Is Open
Professor of High-Performance Networks
University of Bristol

英国ブリストル市はスマート シティ テクノロジのテストベットになりました。Bristol Is Open は、モノのインターネット（IoT）の進化を追求する現在進行形の実験プロジェクトです。

世界の人口は 2050 年までに 90 億人に達し、その 75% は都市で生活すると予想されます。英国の人口のおよそ 80% は既に都市部で生活しているため、英国では各都市の運営をデジタル時代の目的に適合させる必要があります。スマート シティは、効率性、持続可能性、きれいな環境、生活の質の向上、活気ある経済の実現を支援します。

この目的のため、ブリストル大学とブリストル市の共同事業である Bristol Is Open (BIO) (www.bristolisopen.com) が、業界、大学、地域コミュニティ、地方自治体および英国政府の協力を得て発足しました。Bristol Is Open は、南西イングランドで 50 万人の住民を擁するブリストル市が世界初のプログラマブル シティとして独自の地位を確立することを推進するプロジェクトです。

ブリストルは、急成長している新しいインダストリアル IoT (Industrial Internet of Things) 市場（すなわち、スマート シティ インフラストラクチャのコンポーネント）の開かれた実験場になります。Bristol Is Open プロジェクトは、開発と導入の多くの領域にザイリンクスの All Programmable FPGA デバイスを利用しています。

スマート シティのビジョン

スマート シティは、都市の住みやすさと資源の持続可能性の飛躍的な向上を目的として、情報通信ネットワークとインターネット テクノロジを利用して都市部のさまざまな課題に対応する手法です。スマート シティ産業の売上は世界全体で 2020 年までに 4,000 億ドルを超え、英国は少なくともその 10%（400 億ドル）を占めると予想されます [1]。英国政府は、スマート シティへの投資として、Research Councils U.K. の出資によるスマート シティの研究に約 1 億 5,000 万ドル、ロンドンの Technology Strategy Board が設立する新しい Future Cities Catapult センターに 5 年間で 7,900 万ドル、2015 年前半に Future City Demonstrator プロジェクトに 5,200 万ドル、最近では Internet of Things (IoT) Research and Demonstrator プロジェクトに 6,300 万ドルの予算を配分しています。

Bristol Is Open は、都市規模の研究 / イノベーション用テストベッドの構築を主導するプロジェクトです。その目的は、未来のスマート シティ、すなわち 21 世紀後半の標準となるオープンでプログラマブルなコミュニティに向けたデジタル イノベーションを促進することです。

BIO テストベッドは、スマート シティ アプリケーションと都市インフラストラクチャの相互作用を可能にする、(NetOS と呼ばれる都市全体規模のオペレーティング システムによって実現される）最先端のプログラマブル ネットワーキング テクノロジを装備し、ネットワーク機能のプログラミング、仮想化、調整によって最適なパフォーマンスを提供できます。ザイリンクスのデバイスは、高性能な汎用プラットフォームとして、有線 / 無線 /IoT ネットワーキング インフラストラクチャからエミュレーションファシリティに至るまで、市内の多くのポイントで利用されています。

この記事では、このようなタイプの新たな都市コミュニティについて説明します。最初に、プログラマブル シティの全体的なビジョンを説明します。次に、ブリストルのプロジェクトでどのようにザイリンクスのデバイスを使用して都市の「ホワイト ボックス」を構築し、各種のネットワーキング機能を提供しているかを詳しく説明します。

未来のスマート シティ

今後 10 年の間に世界の 100 以上の都市で人口が 100 万人に達し [2]、同じ 10 年で都市部への継続的な人口流入によって都市住民の数は年間 6,000 万人規模で増加していきます [2]。その結果、2050 年までに世界人口の 70% 以上が都市で生活することになります。都市が占める面積は世界のわずか 2% にもかかわらず、都市で消費される資源は全体のおよそ 4 分の 3 に上ることを考えると、都市化の進行によって経済的および社会的な課題が増大し、都市インフラストラクチャへの圧力となることは明らかです。成長を続ける各都市は、経済的発展、環境の持続可能性、社会的回復力を維持するために、さまざまな課題に対応する必要があります。

その解決策となるのは、よりスマートな都市の実現です。スマート シティに完全な定義はありませんが、スマート シティの運営については、広く認められた複数のカギとなる局面があります [3]。それには次のようなものが挙げられます。

- 市民のニーズを前景に据えた、市民中心型のサービスの提供
- 成果 / 業績の透明性を確保し、市民が施設ごと、行政区ごとに業績を比較し、批判できるようにすること
- インテリジェントな物理的インフラストラクチャを確立し、サービス提供者が効果的にデータの収集、データの分析をしてサービス提供を管理できるようにすること
- 近代的なデジタル、セキュア、オープン ソフトウェア インフラストラクチャを通して、市民が必要なときに必要な情報にアクセスできるようにすること

スマート シティを実現する技術的なカギは、モノのインターネット (IoT) の普及にあります。IoT 市場は、Gartner 社によると [4]、2020 年の時点で 260 億ユニットにまで成長する見通しです。その総数は 2009 年時点の 9 億ユニットのほぼ 30 倍に相当し、テクノロジとサービスから得られる収益は 3,000 億ドルを超えそうです。スマート シティは、IoT テクノロジを広範な規模で導入することで、エコシステム内のセンサーなどからデータを収集し、そのデータを分析用に転送し、都市機能を制御するアクチュエーターにコマンドをフィードバックします。

センサーおよび分析から得られた情報は、都市インフラストラクチャ内のアクチュエーターに戻され、動作が動的に制御されます。

この構成は、スマート輸送システムを利用した自動運転車、電力効率を向上させるスマート照明、時期 (日ごとおよび季節ごとの変動) に応じたネットワーク リソースの管理、高品質のブロードキャストおよびカバレッジを必要とするスポーツ イベントなどの状況に応じたリソースの移動、緊急事態 (都市避難) の効率的な処理を実現するカギとなります。

プログラマブル シティと スマート シティ

スマート シティの目的は、ネットワーク、IT、そして (今後ますます) クラウド テクノロジを活用することで、より効率的で費用対効果に優れた方法で、市民への公的および私的サービスを改善し、充実させることです。この目的を達成するために、スマート シティは、市民、環境、車両、および基本的には市内に存在するすべての「モノ」から収集される、広範囲にわたるデータを利用します。利用可能なデータが増えるほど、都市運営の分析精度が向上し、これによってスマート シティ サービスの設計と利用可能性が向上します。

市内全域のデータ検索と処理を行うには、ネットワーク・インフラストラクチャは、大量のセンサー データを収集し、集約し、保管および 、場合によっては処理の目的でコンピュータ施設 (データセンター) に転送する必要があります。シナリオやアプリケーションが非常に多岐にわたるため、スマート シティのネットワーキング / コンピューティング インフラストラクチャは、その要件に関して大きな課題に直面します。将来を見越した拡張性の高い新しいスマート シティ アプリケーションには大量のリソースが必要ですが、従来の情報通信技術 (ICT) を基礎とする都市インフラストラクチャは、望ましい容量、柔軟性、拡張性を提供できないため、スマート シティの運営の大きなボトルネックになる可能性があります。

プログラマブル ネットワーキング テクノロジは、スマート シティの運用パフォーマンスを向上させる独自の機能を提供します。これらのテクノロジは、オープンなソフトウェア プラットフォームとハードウェア プラットフォームを利用しており、ユーザーはさまざまなユース ケースの要件に応じてこれらのプラットフォームをプログラムし、ネットワークの機能を調整できます。プログラマブル ネットワーク導入の明らかな利点として、ネットワーク内の制御、監視、リソース割り当て機能が向上します。さらに重要なことは、プログラマブル テクノロジが IT 施設とネットワークの統合を促進し、結果としてアプリケーションの可視性が向上することです。

ソフトウェア定義ネットワーク (SDN) は、プログラマブル ネットワークを実現する重要なカギの 1 つです。SDN の基盤は、インフラストラクチャ制御とデータ プレーンを切り離すことにあります。これにより、ネットワーク管理とアプリケーション開発が大幅に簡略化されるとともに、ネットワークに汎用ハードウェアを導入してネットワーキング機能を提供できるようになります。

スケーラブルで簡単になった SDN ベースのネットワーク管理により、ネットワークの仮想化も大きく進展します。ネットワーク仮想化により、基本的には、互いに分離された複数のユーザーが共有の物理リソースを利用できるようになり、補助的な物理ハードウェアを設置する必要性が低下します。また、ネットワーク機能仮想化 (NFV) は、仮想化技術におけるより最近の技術革新であり、ネットワーク機能を一般的なハードウェア内にソフトウェア的に実装する手法です。ファイアウォール、ディープ パケット検査、負荷分散などのネットワーク機能は、プラグイン型のソフトウェア コンテナとして汎用マシン内に導入されるため、費用対効果の高いネットワーク サービスを導入できます。

ソフトウェア主導のネットワーキングに加えて、ハードウェアおよびインフラストラクチャのプログラマビリティが、固定機能のハードウェア データ プレーンを超える形で進化していきます。標準的なソフトウェア API を介してアクセスされる、高レベルのプログラマビリティとより高度な機能をデータ プレーンに追加することにより、ネットワーキング リソースをより高いインテリジェントでしかも高効率的に管理することが可能になり、イノベーションが加速されます。

Bristol Is Open : ビジョンと アーキテクチャ

Bristol Is Open (BIO) は、2013 年に立ち上げられて、ブリストル市、英国政府、EU 政府と民間セクターの出資によるプログラムです。BIO は、既にスマート シティとモノのインターネット (IoT) の進歩に貢献する研究開発イニシアチブを実施しています。

BIO の目的は、現在進行形のラボとして、すなわち、都市主導のデジタル イノベーションを対象とする研究開発用テストベッドとして機能することです。BIO は、情報 / 通信インフラストラクチャの新しいソリューションの開発 / テスト用のマネージド マルチテナント プラットフォームを提供し、Future Cities 計画の中心となる ICT 実現化プラットフォームを構成します。インフラストラクチャ レベルでは、図 1 に示すように、BIO は次の 5 種類の SDN 対応インフラストラクチャで構成されます。

- FPGA プログラマブル プラットフォームと光伝送およびレイヤー 2/3 のヘテロジニアス ネットワーキング インフラストラクチャを使用する、オプトエレクトロニクス ネットワークのホワイト ボックスとしてのアクティブ ノード
- Wi-Fi、LTE、LTE-A、および 60GHz ミリメートル波テクノロジで構成される、ヘテロジニアス ワイヤレス インフラストラクチャ
- IoT センサー メッシュ インフラストラクチャ
- サーバー ファームと FPGA-SoC ネットワーク プロセッサ ファームで構成される、ネットワーク エミュレーター
- Blue Crystal 高性能コンピューティング (HPC) ファシリティ

このインフラストラクチャは、メトロポリタン ネットワーク上で、マルチテラビット / 秒のデータ ストリーム、マルチレート レイヤー 2 スイッチング (1 ～ 100GbE) およびレイヤー 3 ルーティングをサポートする、動的光スイッチングへのアクセスを提供します。メトロポリタン ネットワークには、このインフラストラクチャへのオープンなアクセスを可能にするプログラマブル ハードウェア プラットフォームと高性能サーバーが装備されており、新しいハードウェアおよびソフトウェア ソリューションの開発と実験用の機能を利用できます。このインフラストラクチャの有線部分は、先進のクラウド インフラストラクチャの実験をサポートするために、ブリストルの Blue Crystal HPC ファシリティにも接続されます。

このアクセス ネットワーク インフラストラクチャには、ミリメートル波バックホールと光ネットワークへの直接接続によって強化されたセルラー テクノロジおよび Wi-Fi テクノロジを組み合わせて使用する、オーバーラップするシームレスなワイヤレス コネクティビティ ソリューション (マクロおよびスモールセル無線テクノロジ) が組み込まれています。この施設は、ビーム トラッキング機能を備えたミリメートル波ベースのアクセス ソリューションや、2GHz 帯の超高密度ネットワーク用のマッシブ MIMO などの新技術といった、5G およびそれ以降の新しいアクセス テクノロジの実験プラットフォームもサポートします。

さらに、BIO は、適切なデータ アグリゲータ、コンピューティング リソース、ストレージ リソースによってサポートされるセンサー ノードを地域に追加設置できるように、インフラストラクチャ (たとえば、街灯柱) への優先アクセスを提供します。オプションにより、これらのリソースは、有線および無線ネットワークに直接インターフェイスできます。また BIO は、低消費電力のワイヤレス センサー メッシュ ネットワークを設置しています。このネットワークは IoT ベースの研究をサポートするもので、最初のセンサーは環境モニタリング (温度、大気品質、汚染レベル、照明、騒音、湿度) とスマート街灯をサポートします。

また BIO は、適切なセキュア インターフェイスを介して、パーキング センサー、交通信号、交通量センサー、監視 (安全) カメラ、公共車両センサーなど、市内のほかの場所に既に設置されている IoT 資産へのアクセスを提供します。自発的な参加者のスマートフォンや GPS デバイスを含む小型センサーは、エネルギー、大気品質、交通の流れなど、都市生活の多くの局面に関する情報を提供します。生成されるデータはすべて匿名化され、「オープン データ」ポータルを介して公開されます。

このプラットフォーム全体が SDN の制御原理を使用しているため、実験者とエンドユーザーによって完全にプログラムが可能です。国際的に見て、BIO 実験ネットワークはこのタイプのネットワークとして世界初であり、将来の通信テクノロジおよびクラウド コンピューティング用のハードウェアとソフトウェアを先駆的に開発できる、エキサイティングな新しい機会を創出します。

都市インフラストラクチャ用のソフトウェア定義ネットワーク

近年、通信業界は、従来のハードウェア主導の通信の世界に進化した IT を導入する、SDN の概念に基づいた革新的なソリューションの開花を経験しました。SDN の制御プレーンとデータ プレーンの分離により、すべてのネットワーキング要素に共通する基本的なデータ転送操作を利用しながら、ネットワーク制御の革新的な手法を実現できます。この手法で、情報中心型ネットワーキング (ICN) などの新しいアーキテクチャの概念を、このようなソフトウェア主導のネットワークに統合できます。また SDN は、物理的コンポーネントのコスト削減を促進し、ネットワーク運用の多くの局面をソフトウェアに移行するため、ICT システムの最下位層におけるスマート インフラストラクチャへの継続的な投資が可能になります。

SDN は、今や ICT インフラストラクチャを超えて IoT プラットフォームへと達し、センサーの情報と現実世界の情報がネットワークの運用を向上させる、コンピューティング インフラストラクチャと通信インフラストラクチャの適応性の完全な円環を実現する機会を作り出しています。ネットワーク インフラストラクチャは、時宜を得た有意義な方法でアプリケーションとサービスにセンサー情報を提供するために利用されます。システム全体のさまざまな層にわたるこうしたプログラマビリティと適応性に関する BIO のビジョンとは、インターネットとモノが、統一的な方法で管理および運用されるコンピューティング / 通信環境と真に融合する、リビング ネットワークと呼ばれる概念を最終的に実現することです。

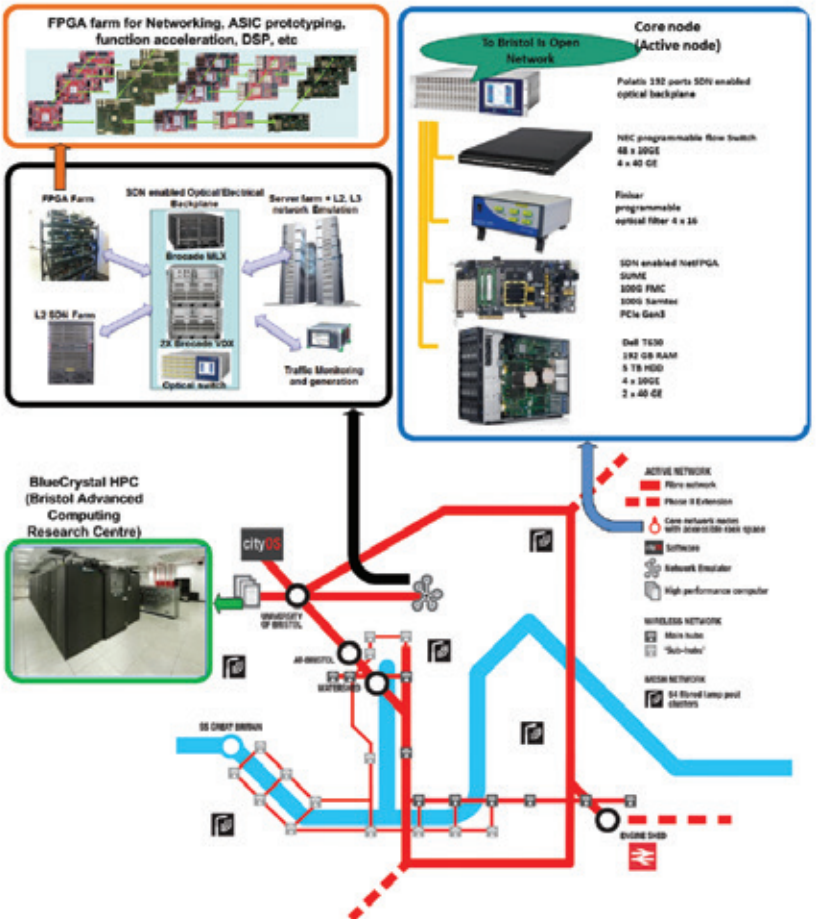


図 1 – Bristol Is Open の光ファイバー ネットワークは、市内 4 箇所にアクティブ コア ノードを配置します。HPCファシリティおよびエミュレーションファシリティには、ネットワーク コアを介してアクセスできます。ワイヤレス テクノロジ (802.11ac、802.11ad、LTE、LTE-A) はセンターから全体に展開されています。

SDN ベースのプラットフォームを都市全体の規模で実証することは非常に重要です。BIO テストベッド内には、特に現代的な最新の無線アクセス テクノロジ (すなわち、Wi-Fi、LTE、ミリメートル波) を使用した SDN 対応光バックボーン インフラストラクチャなど、将来のインターネットおよび 5G テクノロジが存在します。BIO テストベッド全体を通して、イノベーションを刺激するメディアと起業家精神にあふれたコミュニティが存在します (図 1 の Engine Shed には新興企業インキュベーターが置かれ、Watershed にはブリストルのメディア コミュニティが置かれます)。これらのコミュニティのメンバーは、ユース ケースの研究では優れた早期ユーザー グループとして機能します。彼らが BIO に関与しているおかげで、地域コミュニティが提示する知見や要求を取り入れることができます。

有線、無線、および RF メッシュ ネットワークは、ネットワーク機能仮想化を可能にする SDN テクノロジを利用したオープン ネットワークの原則に基づいており、特定のテクノロジに依存していません。SDN の原理に基づいた NetOS と呼ばれる都市オペレーティング システム (図 2) が、スマート シティに必要なプログラマビリティと適応性を提供します。NetOS は、端末 (モバイル ロボットやドローンなどの先進的な端末を含む)、ネットワーク エレメント、クラウド /IT リソースにわたる包括的な分散型のオペレーティング システムです。都市全体にわたるこの OS は、分散型のソフトウェア アーキテクチャをベースとして、基盤となるリソースの多様な構成に対処します。NetOS は、分散型のソフトウェアを使用して階層的に実装される論理的エンティティとして機能し、インフラストラクチャ上の多様なサービスのマッピングが可能です。

都市インフラストラクチャ用の仮想化機能

都市インフラストラクチャの上では、多様な性質を持つ多数の都市アプリケーションをサポートする必要があります。たとえば、アプリケーションには、大きな容量と非常に小さいレイテンシを必要とするもの、帯域幅をほとんど消費しないが非常に多くのエンドポイントをサポートする必要があるもの、耐障害性やセキュリティ、プライバシーなどの厳しい要件が課されるものなどがあります。

特定のアプリケーションをサポートする専用のインフラストラクチャを構築することは、費用対効果が低く、現実的ではありません。したがって、都市インフラストラクチャの運営者の重要な課題の 1 つは、共通の ICT インフラストラクチャ上で、アプリケーション固有のネットワーク ソリューションをカスタマイズして提供することです。仮想化は、SDN に対応した制御プラットフォームと統合した場合、この課題を技術的に解決するカギになります。仮想化を使用して、複数の共存する仮想インフラストラクチャを互いに分離し、並行して動作させて、各テナントのアプリケーション要件に対応させることができます。

社会政策、セキュリティ、リソースの観点から各テナントの要件を徹底的に分析することで、仮想ノードと仮想リンクをどのように相互接続するかを指定する特定のネットワーク トポロジに基づいて、仮想インフラストラクチャを構築することが可能になります。パフォーマンス パラメーター (レイテンシなど) とリソースの要件 (ネットワーク帯域幅、コンピュータの CPU/ メモリ) は、仮想ノードおよび仮想リンク内で指定されます。一般的に、仮想リソース (ノードおよびリンク) は、物理リソースを分割または集約することによって取得されます。したがって、高い

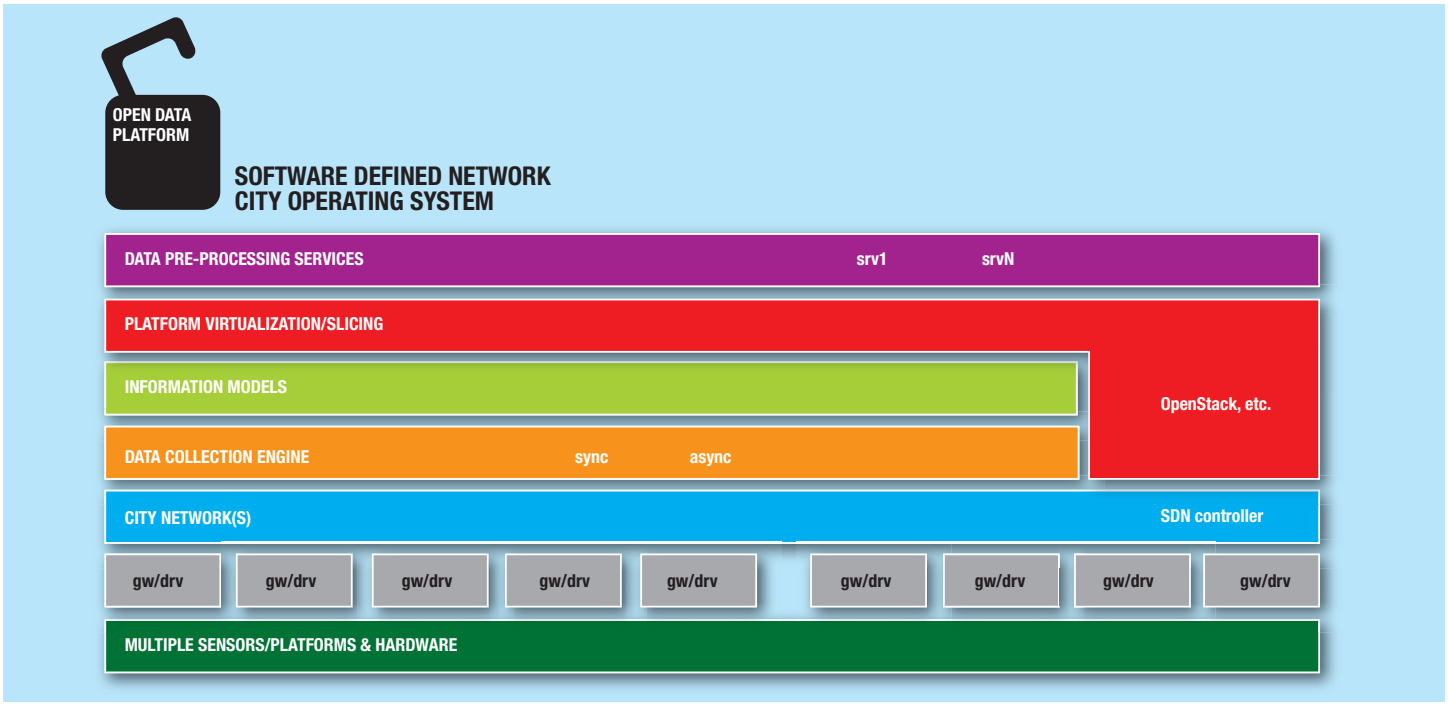


図 2 – NetOS は、ネットワーキング、IT、IoT の各テクノロジと通信できる、マルチレイヤー構造を持つ SDN ベースのプラットフォームです。このプラットフォームは、データ収集、仮想化、情報モデリング、サードパーティ製アプリケーションとのインターフェイスをネイティブでサポートします。

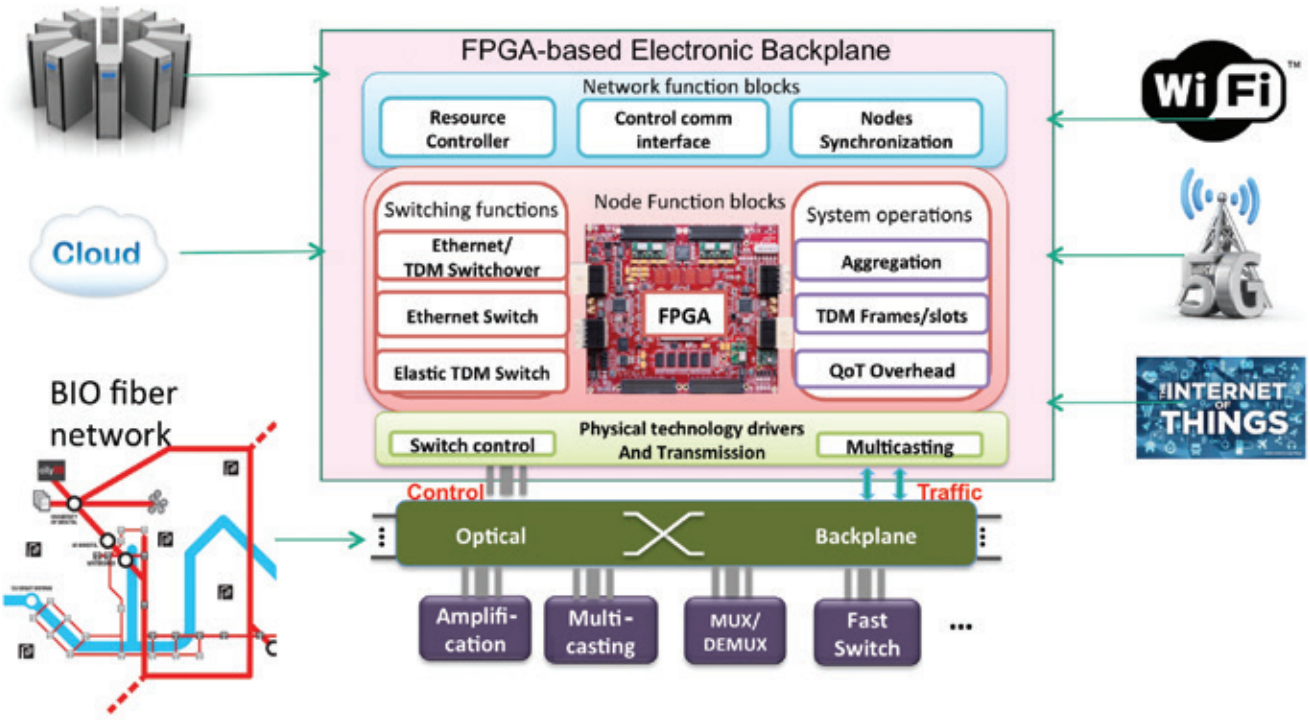


図 3 – Bristol Is Open のネットワーク ホワイト ボックスは、ザイリンクス FPGA をベースとして構築されます。

細粒度と拡張性を備えた仮想インフラストラクチャの構成をサポートするには、プログラマブルなハードウェア インフラストラクチャが必要不可欠です。

都市環境において、都市インフラストラクチャに導入されるデバイスは、ワイヤレス / モバイル、有線、光ネットワーク、データ センター / クラウド、機能アプライアンスなど、多様な要素で構成されます。シームレスなサービスを提供するには、マルチテクノロジ、マルチドメインの都市インフラストラクチャ全体にわたる仮想ネットワーク機能によって強化された、コンバージド仮想インフラストラクチャをサポートし、各テナントがそれぞれに都市インフラストラクチャの一部を取得できるようにする必要があります。しかし現在のところ、これらのテクノロジ ドメインは、互いに独立した縦割り型で制御、管理されています。SDN 機能を備えた BIO の NetOS は、縦割り型の管理を打破し、異なるテクノロジ分野を結び付ける、論理的に集中化された制御プラットフォームを提供します。このオペレーティング システムは、ヘテロジニアスな都市デバイスを抽象化して、各デバイスの複雑な技術的詳細を隠蔽し、各デバイスに対して共通の方法でインフラストラクチャを公開します。

ホワイト ボックスのビジョン

オープン ネットワーク デバイス (ネットワーク ホワイト ボックス) は、ノーブランドのプログラム可能なモジュラー型汎用ハードウェア プラットフォームです。このタイプの機器は、カスタマイズされたオペレーティング システムのロードが可能であり、特定のベンダーに縛られるデバイスのような制約を受けずに、オンデマンドでネットワーク機能を再定義できます。ネットワーク プロセッサは、ソフトウェア API によって容易に機能を定義できることを利用して、基盤となるネットワークのハードウェア プログラマビリティを実現するために、最初に利用された手段です。ネットワーク プロセッサは、(拡張されたハードウェア リソースを使用して) 汎用 CPU によく似た汎用プログラマブル機能を提供する周知のハードウェア プラットフォームであり、各種のネットワーク機能を実行するようにプログラムできます。プロセッサ ベースのアーキテクチャの主な利点は、C などの高級言語を使用してネットワーキング機能を迅速に実装できることであり、迅速なプロトタイピングにはこのことが非常に効果的です。しかし、高データレート伝送をサポートする高性能データ プレーン テクノロジを構築するには、プロセッサの並列処理が必要不可欠ですが、ネットワーク プロセッサは並列処理用に最適化されていません。

フィールド プログラマブル ゲート アレイ (FPGA) は、トランジスタ レベルから IP ベースの機能レベルまでのプログラマビリティを利用した、高性能な汎用プロセッシング プラットフォームです。この理由で、FPGA は、高度な柔軟性とプログラマビリティを実証する必要があるネットワーク テクノロジの設計と試作には理想的なプラットフォームと言えます。

筆者らは、システム オン チップ (SoC) デバイスへと進化したザイリンクス FPGA を、BIO インフラストラクチャの複数のポイントで、アクティブ ノード (図 2 を参照) 内でオプトエレクトロニクス ホワイト ボックスとして、またエミュレーションファシリティ、ワイヤレス LTE-A 実験装置および IoT プラットフォームとして使用しています。BIO は、プログラム可能な電気部品 (FPGA) および光部品 (スイッチング、プロセッシングなど) で構成される、プログラム可能でカスタマイズ可能なネットワーク ホワイト ボックスを

使用します。これらのボックスは、大容量データの処理および伝送、機能のプログラマビリティおよび仮想化を実現するもので、SDN インターフェイスを介して詳細に制御可能です。図 3 に示す FPGA ベースのプラットフォームは、プログラム可能な方法で複数の機能をホスティングでき、プログラム可能なフォトニック部品にインターフェイスします。[5]

FPGA には、機能の再プログラム可能性を利用したハードウェア リパーパシングや、特定用途向け標準製品 (ASSP) に比べてアップグレードが容易で、設計から導入までのサイクルが短いことなど、さまざまな利点があります。

ネットワーク ホワイト ボックスのフォトニック部品は、光バックプレーンを使用して、バックプレーン上で多数のフォトニック機能ブロックを、増幅、マルチキャスティング、波長 / スペクトラムの選択、信号の追加 / 削除などの光機能に接続します。重要なことに、入力および出力リンクは、このノードが提供するすべての機能から分離されているため、柔軟性、効率性、拡張性の制限が解消され、オンサービスのヒットレス リパーパシングによって破壊的導入サイクルが最小限に抑えられます。

Zynq SoC ベースのエミュレーション プラットフォーム

より大規模で現実的なシナリオに基づいた実験で BIO ファシリティの機能を拡張するため、筆者らは BIO 内にネットワーク エミュレーター機能を導入しました。このプラットフォームは、ネットワーク エミュレーションと、先進のネットワーク / クラウド / コンピュータ研究用のリソース仮想化および仮想インフラストラクチャ構成手法を可能にします。また、このエミュレーション プラットフォームは、ローカルおよびリモート ラボ ベースのファシリティと、分散型の研究インフラストラクチャ (ネットワークおよびコンピューティング) を利用します。図 4 に、Bristol Is Open インフラストラクチャの中核を担う、マルチレイヤー、マルチプラットフォームのエミュレーションファシリティを示します。

このエミュレーションファシリティは、BIO 市内ネットワークや相互接続されるほかのリモート ラボと連携して、高度なネットワーク研究に役立つ、次のような多くの機能を提供します。

1. **ノードとリンクのエミュレーション**：このプラットフォームは、有線 / 無線ドメインのルーターやスイッチなどのネットワーク エレメントと、各種の物理的属性を持つ相互接続リンクをエミュレートできます。
2. **プロトコルのエミュレーション**：集中型であれ分散型であれ、すべてのネットワーク ノードは通信プロトコルに依存します。ネットワーク テクノロジを正確にモデリングできるエミュレーションファシリティでは、ユーザーおよび研究者が通信プロトコルの大規模なテストを実行し、その動作を研究できます。
3. **トラフィックのエミュレーション**：エミュレーションのシナリオ (ワイヤレス ネットワーク、データ センター ネットワークなど) に応じて、1 秒当たり 2、3 メガビットから数テラビットのトラフィック パターンを任意の間隔で生成し、ターゲットとなるエミュレーション ネットワークまたは物理ネットワークに適用できます。
4. **トポロジのエミュレーション**：BIO エミュレーションファシリティを使用して、希望のノードとリンクをあらゆるトポロジで構成できます。これにより、実際の導入と設置の前に、現実的なネットワーク トポロジ上で希望のテクノロジのさまざまな要素を十分に検討する機会が得られます。

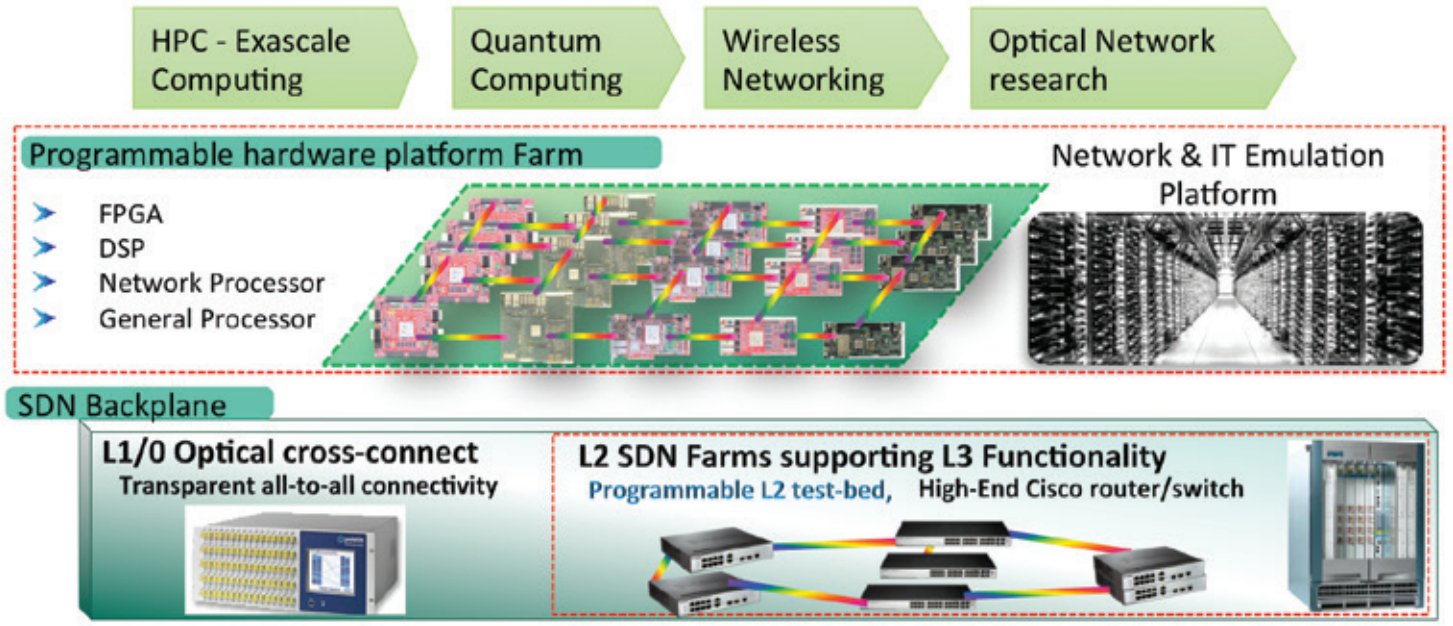


図 4 – Bristol Is Open のエミュレーションファシリティは、FPGA およびネットワーク プロセッサとしてプログラムできるハードウェアが含まれています。

コンピュータ ホスト ベースのエミュレーション環境を提供するほかの既存のファシリティとは異なり、BIO は、独自のプログラマブル ハードウェア (FPGA、ネットワーク プロセッサ) と、マルチテクノロジ テストベッドへの動的かつ柔軟なコネクティビティ、充実した専用のコネクティビティ インフラストラクチャを提供します。ユーザーは、プログラマブル ハードウェアと外部の相互接続性を使用して、ネットワーク / コンピューティング テクノロジの機能と性能を正確にエミュレートし、それを利用して代表的な複合システムを合成できます。BIO は、FPGA の並列処理機能と高速 I/O を活用して、有線か無線かを問わず、最新の (または実験段階の) ネットワーク テクノロジおよびトポロジを、正確かつ大規模にエミュレートする機能を提供します。

BIO のネットワーク エミュレーターは、大量の先進ネットワーキング テクノロジおよび IT テクノロジを使用します。FPGA ファーム、サーバー ファーム、L2/L3 プログラマブル ネットワーキング機器は、このファシリティの主要な構築ブロックであり、仮想化、SDN および NFV、リソース / ワークロード割り当てツールおよびアルゴリズムなど、データ プレーンおよび制御プレーンのさまざまなネットワーキング テクノロジの構築、実験、使用を可能にします。

このエミュレーターは、10/40/100Gbps ポートを介して BIO 市内ネットワークに接続されます。エミュレーション ネットワークは、イーサネット、OTN、Infiniband などの標準データ プレーン プロトコル、または独自規格に基づくカスタム プロトコルを使用して、ほかのネットワーク ドメインと相互接続できます。

このエミュレーターは、プロセッシング テクノロジと FPGA テクノロジをワンチップに実装した、ARM® プロセッサ ベースのザイリンクス Zynq®-7000 All Programmable SoC プラットフォームを使用しています。アルゴリズムのアクセラレーションは、Zynq SoC をターゲットとするユース ケースの 1 つであり、リソースの割り当て、パスの計算、負荷分散などの演算量の多いタスクが、FPGA ベースの並列処理に振り分けられます。ハードウェアで支援されるネットワーク機能仮想化は、BIO ではどのように Zynq SoC ベースのプラットフォームを使用して、ディープ パケット検査、サービス制御、セキュリティなどの性能重視の仮想ネットワーク機能 (VNF) を実行しているかを示すもう 1 つの例です。ARM コアを Xen ベースで仮想化することで、同じ SoC チップ上で複数のオペレーティング システムを実行することをさらに容易にします。この方法で、BIO では、複数の事業者が同じデバイス上で各社の VNF をホスティングし、並列ハードウェア コンピューティング リソースへの共有アクセスまたは専用アクセス、あるいはその両方を利用して、パフォーマンスを向上させることができます。

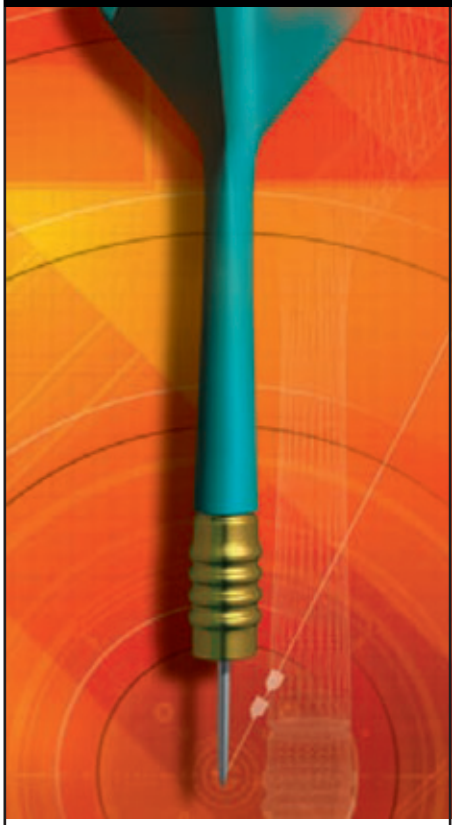
サービスとしての実験

都市運営の手法は変化しています。BIO は、デジタル テクノロジを利用して、市民がより多くの方法で市の運営に参加し、それに貢献できる、オープンなプログラマブル シティを創造します。筆者らはこれを「サービスとしての都市実験」と呼んでいます。オープンであることが、BIO の調達、データ管理、使用されるハードウェアとソフトウェアの指針となります。オープンであることは、BIO の関係者が、BIO で学んだ教訓を、ほかの都市、テクノロジ企業、大学、市民と積極的に共有することを意味します。

参考資料

1. https://www.gov.uk/government/news/uk-set-to-lead-the-way-for-smart-cities
2. UN State of World Cities report, 2012/13, http://www.unhabitat.org/pmss/ listItemDetails.aspx?publication-ID=3387
3. https://www.gov.uk/government/uploads/system/uploads/attachment_data/file/246019/bis-13-1209-smart-cities-background-paper-digital.pdf
4. http://www.gartner.com/newsroom/id/2636073
5. Bijan Rahimzadeh Rofoee, George Zervas, Yan Yan, Norberto Amaya and Dimitra Simeonidou, "All Programmable and Synthetic Optical Network: Architecture and Implementation," *Journal of Optical Communications and Networking* 5, 1096-1110 (2013)

GET ON TARGET



パートナーの皆様
貴社の製品・サービスを
Xcell journal 誌上で
PR してみませんか?

Xcell Journal は
プログラマブル デジタル システム開発者へ
ザイリンクスおよびエコシステム製品の最新情報を
はじめ、システム／アプリケーションの解説、
サービス／サポート情報、サードパーティー各社の
製品情報などをお届けしています。
現在では日本各地の 9,000 名を超える幅広い
分野のエンジニアの皆様に愛読いただいており
ザイリンクスの Webサイトから、無償でダウンロード
または iPad 対応デジタル版が購読できます。
貴社製品／ソリューションのプロモーションに
非常に効果的なメディアです。

広告掲載に関するお問い合わせ先
Xcell Journal 日本語版への広告出向に関するお問い合せは
E-mail にてご連絡下さい。
有限会社 エイ・シー・シー
sohyama@acc-j.com

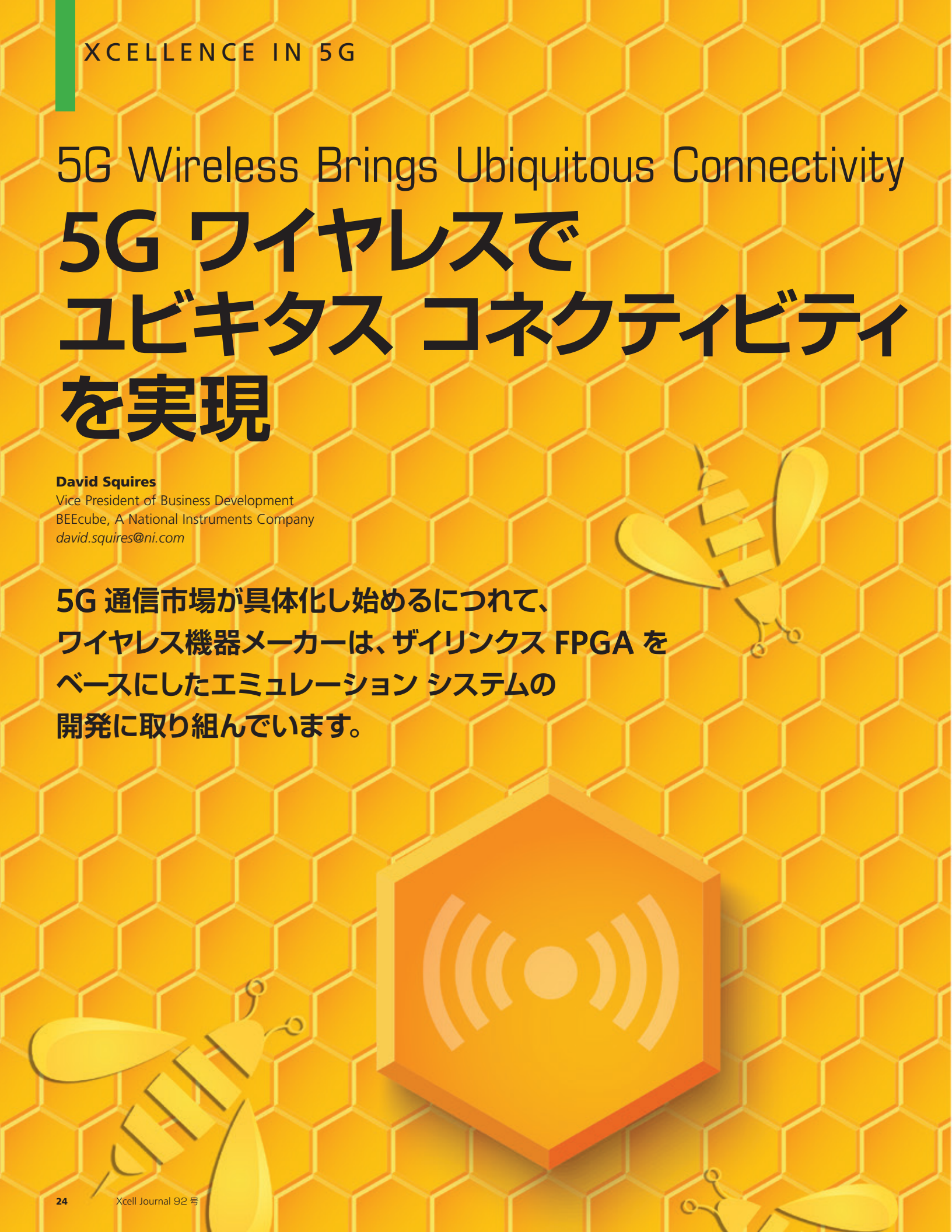
Xcell PUBLICATIONS

5G Wireless Brings Ubiquitous Connectivity

5G ワイヤレスで ユビキタス コネクティビティを実現

David Squires
Vice President of Business Development
BEEcube, A National Instruments Company
david.squires@ni.com

5G 通信市場が具体化し始めるにつれて、ワイヤレス機器メーカーは、ザイリンクス FPGA をベースにしたエミュレーション システムの開発に取り組んでいます。



無線通信事業者が、新しいサービスやデバイス、拡張された帯域幅、収益増大につながるサービス プランをいち早く消費者に提供しようと激しい競争を繰り広げている現在、インフラストラクチャ機器メーカーは、次世代ワイヤレス通信の基盤を形成する 5G 機器の開発を急いでいます。この 5G ワイヤレス インフラストラクチャの実現に向けて、(先頃 National Instruments 社に買収された) BEEcube 社は、ザイリンクスの FPGA および Zynq®-7000 All Programmable SoC を活用して、新しいエミュレーション システム (BEE7) とモバイル ハンドセット エミュレーター (nanoBEE) を 5G 機器メーカーに提供します。BEE7 と nanoBEE は、設計チームのイノベーションと生産性を向上し、他社に先駆けて 5G テクノロジの市場投入を可能にします。

BEEcube 社の FPGA ベースの新製品について詳しく説明する前に、ワイヤレス通信業界の 5G 市場のビジョンと、直面している技術的課題について簡単に説明します。

5G のビジョン

未来のワイヤレス通信のカギとなる構成要素は、5G ワイヤレス ネットワークの広範囲にわたる展開です。5G の主な目標は、現状の 1,000 倍の容量、少なくとも 1,000 億台のデバイスの接続、個々のユーザーへの 10Gbps データ レートの配信をサポートすることです。さらに、新しい 5G ネットワークは、人、マシン、デバイス間に大量の低レイテンシのコネクティビティを提供します。5G ネットワークの配備は 2020 年から始まる見通しです。5G 無線アクセスは、LTE および Wi-Fi などの既存のワイヤレス ラジオ アクセス テクノロジの次の進化に、全く新しいテクノロジを組み合わせて構築されます。

通信業界は 5G の最終目標を定義していますが、これらの目標をどのように実際に達成するかは、数十億ドルの価値を賭けた問いです。世界中の多くの企業が、5G インフラストラクチャ機器と、それを介して通信する多くの注目すべきデバイスの開発に取り組んでいます。

5G の詳しい技術的手法はまだ確立されていませんが、次のいくつかのことが明らかになっています。将来のワイヤレス システムは、Massive MIMO、ビーム フォーミングおよび関連する手法を使用して空間ダイバーシティを活用し、既存の帯域幅をより効率的に利用します。セルラー通信専用のスペクトラムが新たに割り当てられ、全体的なチャネル容量は増加します。主にキャリア アグリゲーションおよび新しい周波数帯によって、ユーザー スループットが向上します。都市部の基地局の密度が上がり、同時に所要電力が削減され、特定エリア内のスペクトル再利用率ははるかに高くなります。コア ネットワークでは、データ目的と制御目的の両方でクラウドの利用が増えます。

5G 規格はまだ完成していないため、大量の I/O および演算機能を備えた FPGA ベースのプラットフォームを使用して実際に稼働する「Over-The-Air」システムをデモンストレーションできる企業は、自社の構想や仕様が国際標準規格団体に採用されるように、有利な立場で働きかけることができます。これらのプラットフォームにより、現場の実際のデータを使用してアルゴリズムをテストし、数日間または数週間稼働させることが容易になり、迅速なプロトタイピングが可能となります。

ワイヤレス インフラストラクチャのプロトタイピングに理想的なプラットフォーム

1 つのプラットフォームで 5G のプロトタイピングのすべての要件を満たすことはできませんが、主な要件を見極めることは既に可能です。

データ スループットが 1,000 倍に増えれば、5G 通信ハードウェアにストレスがかかります。すべてのプロトタイプ プラットフォームは、数十テラビット / 秒までスケールアップを可能にして、数百本の光ファイバーと数十ギガサンプルの RF アナログデータに対応する必要があります。

Massive MIMO のような多数のアンテナと多数のセクターにわたる高次変調方式を実装するには、非常に大きな DSP 処理能力が必要です。数万個の積和演算 (MAC) ユニットが必要になるでしょう。

近代的な通信システムの複雑さが増すにつれて、非常に大きなメーカーでなければ、独自の知的設計資産のすべてを維持することは不可能になります。Massive MIMO、CPRI、複数波形、LTE-Advanced プロトコル スタックなど、充実した IP コアのセットがあれば、開発作業を飛躍的に加速できます (サイドバーを参照)。

世界のすべての通信事業者は、できるだけ多くの処理をクラウドに移行しようと努めています。この取り組みは、データ センターの規模を活用し、その過程で必要とされる処理コストを削減します。クラウドへの効率的な接続には、10GE、40GE、または PCIe® インターフェイスが必要です。

プログラミング モデルは、C、C-to-Gates、VHDL、Verilog、および高レベル モデリング環境 (Lab-VIEW と MATLAB®/Simulink® の 2 つが最も一般的) といった、主要な既存のデザイン フローをサポートする必要があります。

クロックについては、プラットフォーム ハードウェアは、情報密度の高いブロードバンド ワイヤレス信号のインテグリティを維持するために、CPRI またはシンクロナス イーサネットからエンベデッド クロックを抽出し、クロックをクリーンアップして、最大 6GHz の ADC サンプリング周波数で信号波形のクロック ジッターを 300fs 未満に維持する必要があります。

これらの課題に対処するために、BEEcube 社は、ザイリンクスの Virtex®-7 FPGA のクラス最高の機能を活用した、BEE7 と呼ばれる強力な新しいエミュレーション プラットフォームを開発しました。

BEE7 プラットフォームのアーキテクチャ

BEE7 プラットフォームは、上記の次世代通信システムの要件を満たすために BEEcube 社がゼロから設計した最先端のアーキテクチャです。ここでは BEE7 について詳しく説明し、このプラットフォームがどのように 5G プロトタイピングの課題を解決するかを検討します。

先進のワイヤレス プロトタイピング アーキ

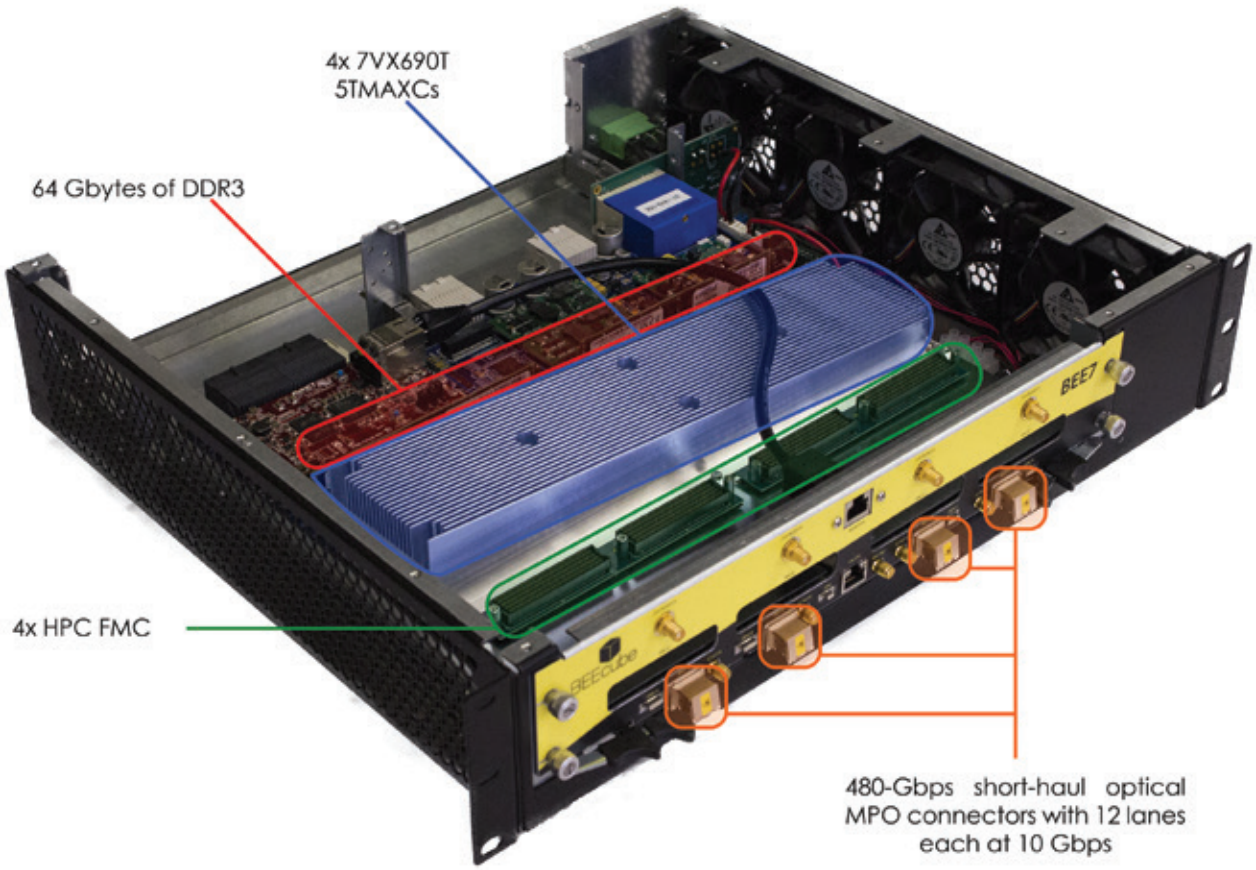


図 1 – ATCA シャーシを採用した BEE7 ブレードは、C-RAN、Massive MIMO、ミリメートル波など、
非常に要求の厳しい 5G ワイヤレス アプリケーションのプロトタイピングとフィールド テストに使用されます。

テクチャの開発者が直面する最大の課題は、コネクティビティです。このアーキテクチャは、膨大な量のデータを迅速かつ効率的に転送しなければなりません。BEE7 プロトタイピング システムの中核を担うのは、ザイリンクス XC7VX690T です。このデバイスは、80 個のシリアル トランシーバーと 3,600 個の DSP スライスを組み合わせた、先進のワイヤレス アプリケーションのプロトタイピングと早期フィールド テストのいずれにも最適なワールドクラスのエンジンです。

図 1 に BEE7 ブレードを示します。通信業界で広く使用されている ATCA フォーム ファクタを採用した BEE7 は、フィールド テスト用として既存の基地局キャビネットに導入できます。図 2 に示すように、4 個の 690T FPGA が接続されています。4 個の FMC サイトが、各 FPGA を、最大 5.6Gsps のサンプル レートをサポートする高性能アナログ カードに接続します。合計 64GB の DDR3 メモリを、データのキャプチャ用またはブロードキャスト データのバッファ用に利用できます。プロトタイピングの初期段階ではこのメモリが非常に便利です。設計チームは、National Instruments 社の LabVIEW または Mathworks 社の MATLAB を使用してシミュレーション ベクターを作成し、再生できるようにシステム メモリにダウンロードするか、キャプチャしたデータに対して豊富な分析機能を実行できます。

690T デバイス内のシリアル トランシーバーの定格レートは 13.1Gbps です。10 ギガビット イーサネットや CPRI (レート 8) など、通信業界で使用されている規格の多くは 10Gbps に集中しているため、筆者らは BEE7 でこのパフォーマンス定格を使用しました。これにより、FPGA 1 個当たり 800Gbps のコネクティビティが得られ、図 2 に示すように割り当てられます。

次に、BEE7 プロトタイピング環境の具体的な要素と、筆者らが経験した若干のトレードオフおよびデザイン上の決定について説明します。

ポイント ツー ポイント コネクティビティ

BEE7 アーキテクチャの目標の 1 つは、データフローのレイテンシをできる限り小さく抑えて、保証されたストリーミング スループットを提供することです。共有バス アーキテクチャを使用した場合、バス上の各クライアントが任意の瞬間にバスを占有したためにレイテンシが大きくなり、ほかのクライアントの真のストリーミング環境が中断される可能性があるため、この目的の達成は事実上不可能になります。このため、BEE7 は、

共有バス モデルではなく、ポイント ツー ポイント コネクティビティ モデルを使用しています。

高速 SERDES は、BEE7 環境内のデータ転送のバックボーンです。PCB のトレース幅、誘電体の厚さ、ビアの配置とサイズはすべて、ポイント ツー ポイントの 100 Ω 伝送ラインを提供し、最適なパフォーマンスとシングル インテグリティを確保するように調整されます。多くの場合、高性能トレースはボードの内側の層に埋め込まれるため、電磁波干渉 (EMI) が軽減され、CE 認証や FCC 認証を容易に取得できます。

BEE7 ブレードからほかの機器 (ほかの BEE7 ブレードを含む) へのコネクティビティは、3m 以内、3m ～ 300m、300m 以上の 3 つのカテゴリに分類されます。

3m 以内のリンクは、銅線を介した電気接続が可能です。これは確実に最も低コストの手法です。BEE7 環境では、銅線接続は SFP+ または QSFP コネクタとショートパッチ ケーブルを使用して可能となり、1 つの機器ラック内のブレード間通信に推奨されます。より長距離の接続 (最大 300m まで) には、ショートホール光伝送が最も費用対効果に優れた代替手段となります。BEE7 にはショートホール光モジュールが内蔵されています。図 2 は、それぞれの FPGA がインターモジュール光トランシーバー (iMOT) に接続される 12 レーンの SERDES を備えた構成を示しています。これらのポートは BEE7 ブレードの前面に露出していて、CPRI (Common Packet Radio Interface) を使用した近くのリモート ラジオ ヘッド (RRH) への直接接続に使用できます。

さらに長距離の接続には、リピーターを使用せずに最大 40km までの送信が可能な、特殊なロングホール光トランシーバーが必要です。これらのトランシーバーは、リア トランジション モジュール (RTM) 内の SFP+ および QSFP コネクタに簡単に接続され、BEE7 から 300m 以上離れた RRH への接続に使用されます。

BEE7 ATCA ブレードの総コネクティビティは、RTM から 640Gbps、前面 iMOT コネクタから 480Gbps です。アナログ I/O が不要な場合は、適切な FMC カードの使用によって追加の 320Gbps を利用できます。

SERDES を使用したデザインで一般的に考えられる課題としては、遅延、キャリブレーション、クロッキングをどのように扱うかです。BEEcube の BPS ソフトウェアは、ブートアップ時に自動キャリブレーションを実行し、SERDES 動作上の特性でレベルの低い部分の詳細は大半が抽象化されます。その結果、SERDES デザインは、BEEcube 環境内にあることで比較的簡単になり、各マルチギガビット トランシーバー (MGT) の遅延特性は FIFO によく似た挙動を示します。

クロッキングの問題

分散型システムでは、セパレート クロックおよびデータを使用した長距離伝送は極めて困難になります。CPRI などの規格は、ワイヤレス業界におけるリモート ラジオ ヘッドからベースバンド プロセッシング ユニットへのデータ転送の基準となっています。(CPRI 内のように) データから抽出されたエンベデッド クロックは、通常は位相ノイズ特性が悪化しています。BEE7 の特殊な PLL ベース回路は、この位相ノイズを 300 フェムト秒未満に削減します。これらのクロックを乗算して、位相ノイズを 300fs 未満に抑えながら、GHz レンジのサンプリング

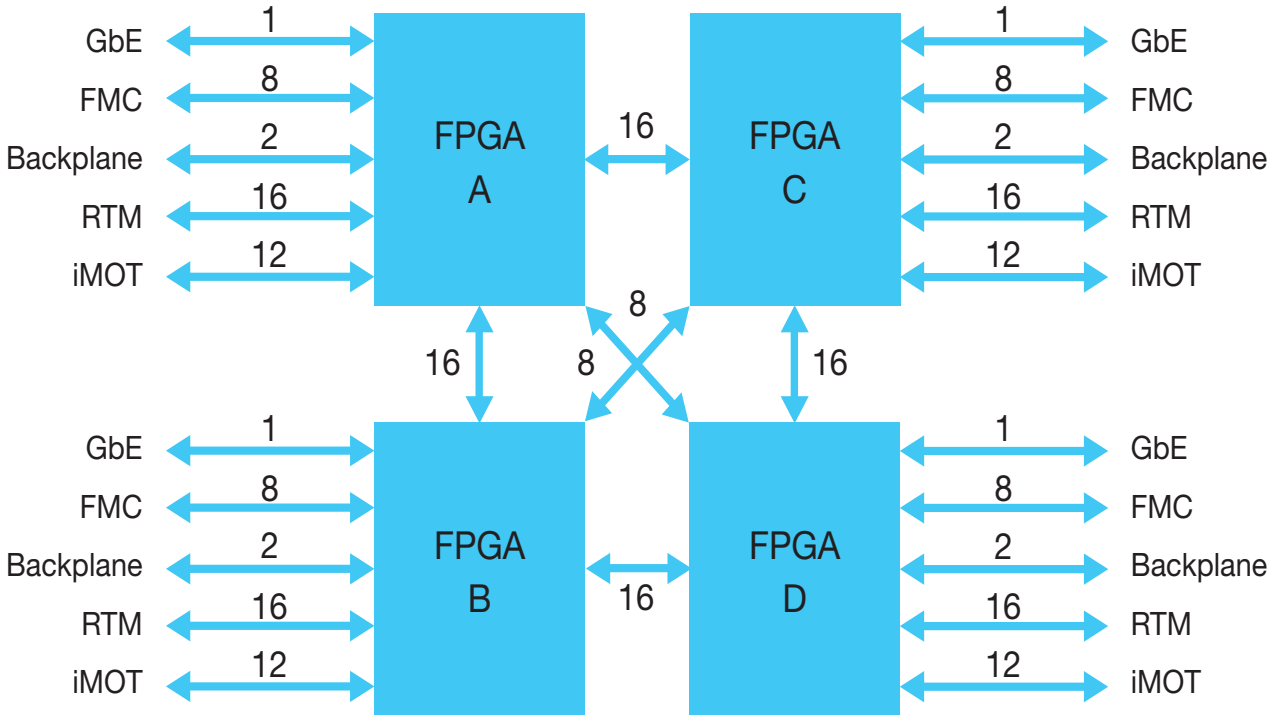


図 2 – この BEE7 インターコネクト アーキテクチャの図は、10Gbps チャネル数を示しています。FPGA 1 個当たりのシリアル トランシーバーの総コネクティビティは 800Gbps になります。

クロックを生成できます。

柔軟なクロックは、アナログ FMC カード (サンプリング クロックには最も重要) と FPGA に分配できます。

RF に関する考慮事項

長きにわたりソフトウェア無線の目標とされていた最大 6GHz までの直接 RF サンプリングおよび合成は、高速 DAC および ADC の登場により、最近になって実用化されました。BEEcube 社が開発したモジュラー アーキテクチャは、マザーボードに接続される FMC カードによって高性能アナログ インターフェイスをサポートします。

現在のところ、サンプル レートが最大 5.6Gsps のモジュールが利用可能であり、2GHz のスペクトラムを直接合成または デジタル化して FPGA マザーボードとの間で転送し、変調 / 復調やほかの必要な処理を実行できます。アナログ FMC カードは第 1 および第 2 ナイキスト ゾーンをサポートしているため、2GHz 以下ではスペクトラム全体の検査、2GHz を超える周波数帯では 2GHz スペクトラムのブロックの検査が可能です。

高速 DAC および ADC は、実際のシステムには効果的に組み込むのが難しいことで知られています。これらのコンバーターは、最高の性能が得られるように交互に配置され、クロック ジッターの要件が 500fs 未満という極めて安定性の高いクロックを必要とします。BEE7 プラットフォームは、307.2MHz の基準クロック、位相ノイズ オフセット 100Hz および 10MHz で測定した場合、代表値 300fs 未満のクロック ジッターを提供します。また、これらの DAC および ADC には、高速デバイスとのデータ送受信の際にデータ インテグリティが最大限に確保されるようにデータ ストローブの位相を設定する、特殊なトレーニング シーケンスが必要です。BEEcube 社のプラットフォームは、ボードのブートアップ時にすべてのトレーニング シーケンスを実行します。その結果、開発者がこのような特性に対して調査して詳細に対処する必要はなくなり、「すぐに使える」形での運用が可能となります。

デザイン フローと IP コア

C/C++、MATLAB、VHDL、Verilog、Lab-VIEW、Simulink は、すべて次世代 5G デザインの開発に重要な役割を果たします。

IPコア : 5G の実現を加速する手段

5G ワイヤレスの標準化の過程で開発されるアルゴリズムは精緻であり、ゼロから開発しようとすれば膨大な投資が必要となります。ワイヤレス機器メーカーは、必要な知的設計資産 (IP コア) を保有する企業と協力することで、開発作業を加速できます。

どのような IP コア がこれらの作業をスピードアップするのでしょうか。最も基本的なレベルでは、高性能ワイヤレス システムには 10GE、CPRI、DDR3 などの IP コア が必要不可欠です。より上位レベルでは、5G システムは従来の LTE-A ネットワークをサポートする必要があるため、基本的な LTE-A の積み重ねも必要です。さらに、エア インターフェイス波形、Massive MIMO、ミリメートル波、C-RAN など、5G のさまざまな研究分野をターゲットにした IP コア が必要になります。

新しいエア インターフェイス波形には、GFDM、UFDM、FBMC などが含まれます。これらの波形の目的は、スペクトル効率の向上と電力特性の改善です。LTE-A に使用されている OFDMA は、ピーク対平均電力比が高いため、高価な回路を使用してパワーアンプの線形的な動作を維持し、帯域外干渉と相互変調歪みを軽減する必要があります。

ミリメートル波の周波数帯にはさまざまな伝搬特性があるため、さまざまなチャネル モデルの推定が必要になります。IP コア は、非常に広い帯域幅 (最大 5GHz) と、高帯域幅に伴う高いピーク データ レートをターゲットとする必要もあります。

利用可能な IP コア があるだけでは、まだ十分ではありません。IP コア を簡単に相互接続できなければなりません。National Instruments (NI) 社は、5G プロトタイピングに焦点を絞ったライブラリなど、FPGA とプロセッサの組み合わせにより動作する優れた IP コア のラインナップを用意しています。これらの IP コアは、NI 社の LabVIEW Communication System Design Suite 内で簡単に接続できます。LabVIEW は、デザインをスティミュレートと解析に必要なすべての波形ソースと解析ツールを提供します。

LabVIEW と各種の IP コア ライブラリを使用すれば、開発期間を数カ月短縮できます。さらに、これらの IP コア は動作が確認されています。LabVIEW は使いやすく、ザイリンクスのツール チェーンとシームレスに相互作用し、迅速な検討と実験を可能にします。NI 社が提供する多数のハードウェア プラットフォームと組み合わせた場合、これはほぼ確実に、あらゆる 5G 通信デザインの実際に稼働するプロトタイプを最も迅速に実装できる手法です。National Instruments 社の子会社となった BEEcube 社が、近い将来 同社のハードウェア用に LabVIEW のサポートを提供する予定であることにご注目ください。

– David Squires

図 3 – nanoBEE は、次世代ワイヤレス製品の開発を加速するために設計された端末エミュレーション システムです。

BEEcube 社のプラットフォームは特定のツールに依存しないため、設計者はどのデザイン フローも望みどおりに使用できます。ツール フローについてはすべての設計基盤がカバーされているので、次に知的設計資産が焦点となります。

BEEcube 社は、高性能な通信用デザインの構築に必要な低レベル インターフェイスの多くを提供します。BEEcube 社は 10 ギガビットおよび 1 ギガビット イーサネット コアを提供し、ザイリンクスは CPRI および PCIe と、FPGA 間の内部通信用にザイリンクス Aurora コアのシンクロナス版を供給します。さらに、オンボード DDR3 メモリへのインターフェイスと、標準 FIFO およびブロック RAM インターフェイスも提供されます。

高レベル IP ブロックは、デザイン プロセスを加速する優れた手段です。サイドバーではこれらの IP コア について詳しく説明しています。

ユーザー機器用ソリューションとしての nanoBEE

BEE7 は、インフラストラクチャ ソリューションに必要な大量のコネクティビティや DSP 処理能力へのニーズに応えるプラットフォームです。それでは、ハンドセット (業界用語ではユーザー機器 (UE)) のエミュレーション ツールに必要な条件は何でしょうか。ハンドセットは、適度な DSP 処理およびインターコネクトを必要とし、モバイル テスト用にバッテリで駆動される可能性が高く、高度に集積された MAC とプロトコル処理の上位層を内蔵しています。BEEcube 社は、Zynq XC7Z100 SoC デバイスを使用して、洗練された UE エミュレーターを開発できました。

5G UE の物理層には高い柔軟性が要求されるため、これを一般的なプロセッサ アーキテクチャで実装するのは簡単ではありません。しかし、Zynq 7100 デバイスの 2,020 個の DSP スライスを使用すれば、5G UE の PHY を簡単にインプリメントできます。UE の要件である 10Gbps のコネクティビティも、Zynq 7100 SoC 内で簡単に実現できます。

Zynq ファミリは、2 個の A9 ARM® コアに MAC 層とより上位のプロトコル層をインプリメントできる、UE エミュレーターに理想的なデバイスです。既存の携帯電話はかなりの割合で ARM プロセッサを使用しているため、メーカー各社は既存のコード ベースの大半を上位層の処理に再利用できます。ARM コアとプログラマブル ファブリック間の緊密なインターフェイスにより、レイテンシが低く抑えられ、パフォーマンスが向上します。Zynq SoC およびほかの nanoBEE ハードウェアの消費電力は 5W 以下に抑えられているため、バッテリ パックによる電力供給が可能であり、UE のテスト用エミュレーターとして確かに理想的です。

nanoBEE は、同じパワーアンプ、ダイプレクサー、入力フィルターおよびほかの信号チェーン エレメントを使用して、LTE-A バンドの大部分と 2.4GHz および 5GHz のライセンス不要バンドで動作する 3GPP 互換 UE エミュレーター (出力電力 +23dBm、入力感度 -94dBm) を提供します。

nanoBEE (図 3 を参照) は、概念設計から製品リリースまでの作業を 18 カ月以内に完了しました。

5 年先を見据えて

5G テクノロジの多くの技術的課題の解決にむけ、競争は既に始まっています。5G の商用展開はまだ 5 年先のことですが、5G 規格の策定が始まった今、多くの企業は、新しい 5G アルゴリズムおよびアプリケーションをプロトタイプ化する必要に迫られています。ザイリンクスの FPGA および Zynq SoC デバイスと、BEEcube 社の製品のような市販の 5G プロトタイピング プラットフォームを組み合わせれば、カスタム プロトタイピング プラットフォームを開発する場合に比べて、大幅に開発期間を短縮できます。これらのツールにより、システム設計者は、プロトタイピングに使用されるプラットフォームを自分で設計する必要がなくなり、最善のアーキテクチャやアルゴリズムを見つける作業を迅速に進めることができます。また通信事業者は、早期テストを短期間で完了し、新しいシステム、アルゴリズム、ネットワーク アーキテクチャの経験を蓄積できます。

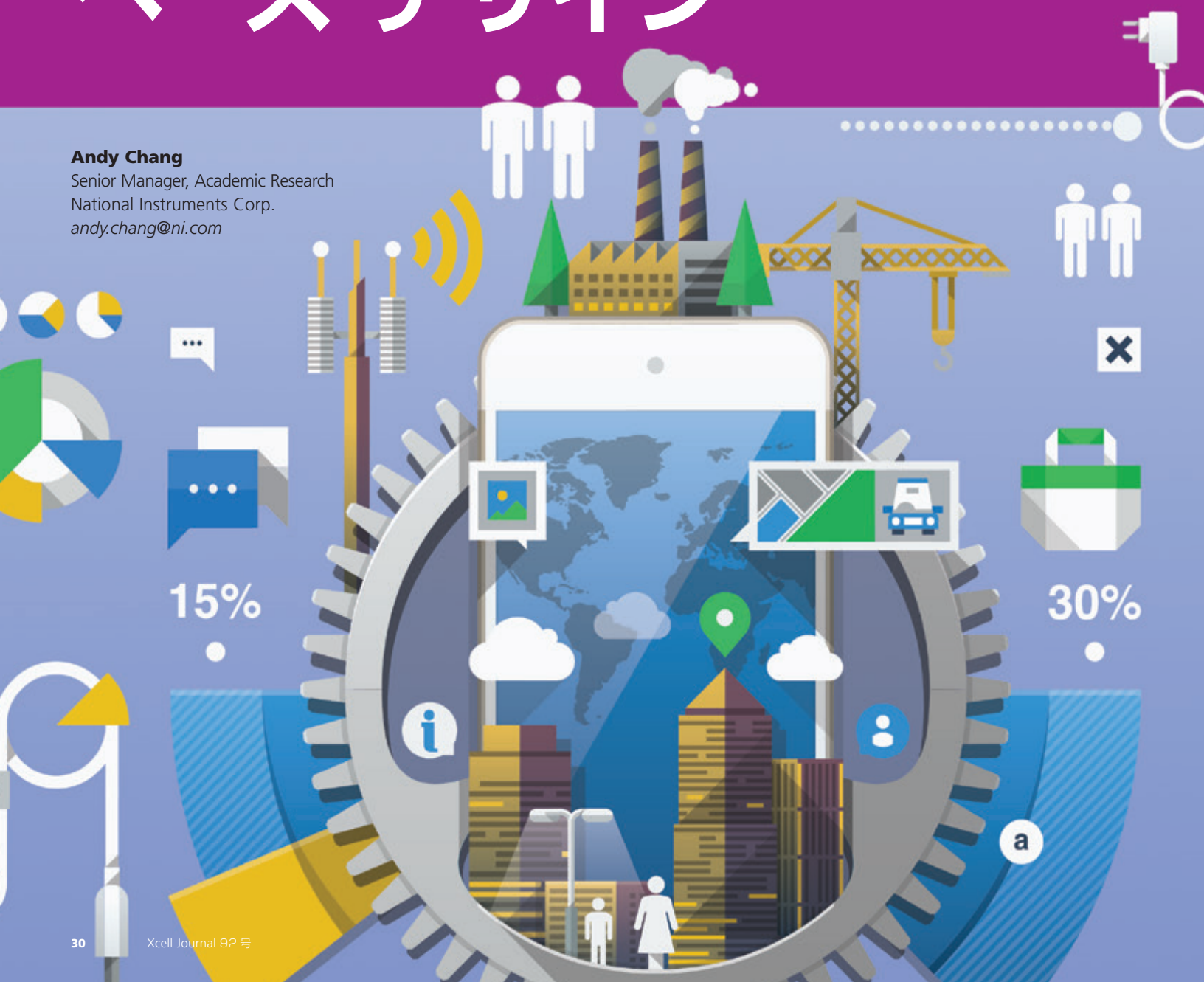
2020 年の 5G の幅広い展開に目を向けると、多くのメーカーがザイリンクスの FPGA および All Programmable SoC ベースの量産機器を発売することが予想されます。5G の物理層のハードウェアは非常に複雑であり、ASIC インプリメンテーションによってハードウェア バグを解消し、発展途上の規格に対応する柔軟性を確保することは、非常に困難と言わざるをえません。優れたメーカーが賢明な手法を選べば、ハードウェアを「ソフト」に保つ (つまり、プログラマビリティを確保する) ことになるでしょう。

BEEcube 社のソリューション についての詳細は、次の URL (英文) をご覧ください。
http://www.beecube.com/

Innovative Platform-Based Design for the Industrial Internet of Things

インダストリアル IoT 用、革新的なプラットフォーム ベース デザイン

Andy Chang
Senior Manager, Academic Research
National Instruments Corp.
andy.chang@ni.com



すべてのものをすべてのものに接続する柔軟な IIoT システムは、プラットフォーム アプローチによって適応性と進化を実現します。

この 10 年で、私たちの社会は、モバイル デバイスからインテリジェント車両、ホーム オートメーションに至るまで、ますますエレクトロニクスと通信の最新テクノロジに依存するようになっています。これらの物理的対象、すなわち「モノ」が、エレクトロニクス、ソフトウェア、センサー、コネクティビティと一緒に組み込まれて、モノのインターネット (IoT) を構成しています。1999 年にテクノロジの先駆者であるケビン・アシュトン (Kevin Ashton) 氏が提唱した IoT の概念は、人、マシン、インフラストラクチャ間のコネクティビティの進化が、インテリジェンス、ビジネス上の知見、効率、イノベーションを促進することを示しています。

IoT は、私たちの生活に大きな影響を及ぼす可能性があります。National Instruments (NI) 社の顧客は、IoT の中核となる消費者向けおよび産業用の製品 / システムと、これらの製品 / システムを相互に接続する有線および無線インフラストラクチャの開発、導入、改良に重要な役割を果たしています。

NI 社とザイリンクスは 10 年以上にわたる技術的協力関係を結び、世界を変えていくイノベーションを生み出すためのツールを技術者や科学者に提供してきました。NI 社は、NI FlexRIO モジュール、CompactRIO コントローラー、NI System on Module (SOM) および myRIO デバイスなど、数世代にわたる先進的な製品に、最新世代のザイリンクス デバイスを採用してきました。NI 社の統合型ソフトウェア / ハードウェア プラットフォームは、革新的なインテリジェント デバイスの設計、構築、テストに大きく貢献しており、これは NI 社が誇りとするところです。

IoT の課題

Gartner 社によると、2015 年に使用されているネットワーク接続機器の数は 49 億個と推定され、2020 年には 250 億個に達すると予想しています。これらのコネクテッド システムは、スマート工場の機械、自動車の先進運転支援システム (ADAS)、スマート シティのエネルギー グリッド、ユーザーの健康増進を支援するウェルネス ウェアラブル機器など多岐にわたります。インダストリアル IoT (IIoT : Industrial Internet of Things) の特徴とは、ネットワークに接続された膨大な数の産業用システムが相互に通信し、データ分析と動作調整によって産業パフォーマンスを改善し、全体として社会に利益をもたらすことです。

センサーおよびアクチュエーターを介してデジタル世界と物理的世界のインターフェイスとなり、複雑な制御問題を解決する産業用システムは、サイバー フィジカル システムとして一般に知られています。これらのシステムは Big Analog Data ソリューションと組み合わされ、データと分析を通じてより深い洞察をもたらします。周囲の環境またはそれ自身の状態に対して自律的に適応できる産業用システムを想像してください。マシンは故障するまで動き続けるのではなく、それ自身のメンテナンスをスケジューリングできます。さらに高度なマシンは、制御アルゴリズムを動的に調整して消耗した部品を保護し、そのデータをほかのマシンおよびマシン利用者に伝達できます。

したがって、図 1 に示す IoT の構成は、インテリジェント エッジ (センサー / アクチュエーター)、システムのシステム、エンドツー エンド分析の 3 つの部分に分けられます。これらのシステムは、レイテンシ、同期化、信頼性の要件を満たすと同時に、すべてのコネクティビティとデータ分析をサポートします。多くの場合、これらのインテリジェントな製品はさまざまなベンダーによって製造され、各種のエンベデッド プロセッサ、プロトコル、ソフトウェアが使用されています。最終的な導入までのデザイン サイクル全体を通して、これらの製品の統合が主要な課題となります。完全にネットワーク接続された世界を実現するには、プラットフォーム ベースのアプローチが必要とされます。

プラットフォーム ベース デザイン

プラットフォーム ベース デザインの概念は、効果的なデザイン プロセスを促進するための定型的なモデリング手法、明確に定義された抽象化レベル、問題点の切り分けに由来しています。IoT システムの設計と構築においては、これらの要因のすべてが重要です。プラットフォーム ベース デザインの意図は、適切なレベルの抽象化を技術者に提供する一方で、異なるソフトウェア言語またはフレームワークと異なるハードウェア プロトコルで動作しているほかのエレメントやサブシステムへのコネクティビティを提供することです。NI 社は過去 40 年にわたり、生産性、イノベーション、発見を加速する柔軟かつ高性能なテクノロジ ソリューションを技術者や科学者に提供してきました。NI 社は、統合型ハードウェア / ソフトウェア プラットフォームの開発に多額の投資を行い、医療、自動車、家電から素粒子物理学に至るまでの幅広い顧客が複雑な問題を解決できるように支援しています。

特に、NI LabVIEW リコンフィギャラブル I/O (RIO) アーキテクチャ (図 2 を参照) は、LabVIEW ソフトウェアと民生品 (COTS) ハードウェア双方のオープンな性質を利用して、IoT システムの設計および構築用の共通アーキテクチャを提供します。先頃 LabVIEW RIO は、ザイリンクス Zynq®-7000 All Programmable SoC プラットフォームのサポートを始めました。その結果、Linux リアルタイム オペレーティング システム (RTOS) が導入され、同じチップ セットで学界と業界の両方に対応するプラットフォームが実現されることで、オープンな環境と拡張性はさらに向上します。LabVIEW RIO アーキテクチャと、NI DIAdem および NI InsightCM といったデータ管理 / データ集約用テクノロジを組み合わせることにより、NI 社の顧客は、共通のプラットフォームおよびアーキテクチャを使用して、製品設計サイクル全体にわたる IoT デバイスの設計、構築、テストを行い、予防的メンテナンスを実施できます。

医療用のインテリジェント エッジ センサー

モノのインターネットは、私たちの生活に既に大きな影響を及ぼしています。私たちは、スマートフォンやタブレットなどのパーソナル機器や、Nest 社のサーモスタットや Philips 社の Hue LED 照明などのホーム

デバイスにますます依存しています。他方、診断および予後予測のためにスマートなネットワーク接続センサーを使用して患者から医療インフラストラクチャにデータをストリーミングする、医療用のモノのインターネット市場は、2020 年までに 1,170 億ドルまで拡大する見通しです。フィットネス ウェアラブル機器やスマート ウォッチなどのデバイスは市場に登場したばかりであり、研究者は在宅リハビリテーションやインテリジェント義肢などのテクノロジの開発に積極的に取り組んでいます。

この市場の Cyberlegs は、イタリアのピサ聖アンナ大学院大学バイオロボティクス研究所のパオロ ダリオ (Paolo Dario) 教授をリーダーとする欧州 FP-7 プロジェクトです。このプロジェクトの目的は、大腿切断者の下肢の機能的代用のための人工認知システムを開発することです。開発目標となるのは、下肢の代用として患者を支援する機能を備えた多自由度システムです。

Cyberlegs システムの開発および統合責任者であるニコラ ビティエロ (Nicola Vitiello) 博士は、CompactRIO を広く使用して初期プロトタイプを作成し、さまざまな患者の正確な歩き方を予測するサブシステムと制御アルゴリズムを検証しました (図 3 を参照)。NI SOM 内の Zynq SoC のスケーラビリティを利用して、必要なフットプリントと消費電力を大幅に削減できました。ビティエロ博士は、義肢をフルアクティブ制御でアップグレードするために、このプラットフォームの高い適応性を利用して、センサーとアクチュエーターの近くにインテリジェンスを配置できました。このシステムの開発により、階段の昇降や坂道の歩行など、患者が行える動作の幅が広がります。

M2M (Machine-to-Machine) 通信

Gartner 社の見通しでは、ネットワーク接続機器の数は地球上の人口をまもなく超えそうです。2022 年までに、各世帯に 500 個以上のネットワーク接続機器が導入され、35 ゼタバイトのデータを生成すると予想されています。通信インフラストラクチャは、このような大量のデータを処理しなければなりません。新しいインテリジェント デバイスが次々と市場に登場し、新しい通信規格やプロトコルが増えていく状況の中にあり、競合他社の先を行くには、これらの M2M 通信の設計、試作、試験のための拡張性の高いフレームワークを確保する必要があります。

従来の自動テスト装置 (ATE) は、ムーアの法則を利用したテスト技術に最適化され、優れた成果を上げています。しかし過去 20 ～ 30 年の間に、より多くのアナログ テクノロジが IC に統合されるようになったため、テストに課せられる課題はムーアの法則をはるかに超えるものとなりました。IoT のイノベーションにより、テスト技術者は、センサーや RF アンテナなどからのデジタル信号とアナログ信号の両方を含むミックスド シグナル システムを (できる限り低価格な消費者向けの量産品を使用して) 検証する必要に迫られています。将来のテストの課題に応えるには、従来の ATE では不十分です。テスト技術者は、IoT のスマート デバイスに対応するスマートな ATE を必要とします。ST-Ericsson 社はその代表的な例です。

ST-Ericsson 社は、スマートフォンおよびタブレット用半導体の開発で業界をリードする企業です。ST-Ericsson 社は世界各地に開発およびテスト センターを擁し、同社の製品に使用される RF コンポーネントおよびプラットフォームのテストと検証を行う複数の特性評価ラボを展開しています。これらのプラットフォームは、通常は GPS、Bluetooth、3G および 4G などの複数の無線規格をサポートしています。1 つのテスト セットについて、テスト プラットフォームはおよそ 80 万回の測定を行う必要があります。ST-Ericsson が開発しているチップは複雑性が高いため、各種の RF 規格に対応する順応性と、非常に厳密なテストを実行できる高性能を兼ね備えた検証ラボが必要になります。これらのチップとのインターフェイスには、複数の規格およびカスタム デジタル プロトコルが必要です。RF アナライザー、ジェネレーター、デジタル パターン ジェネレーターなどの従来のボックス型計測器は、

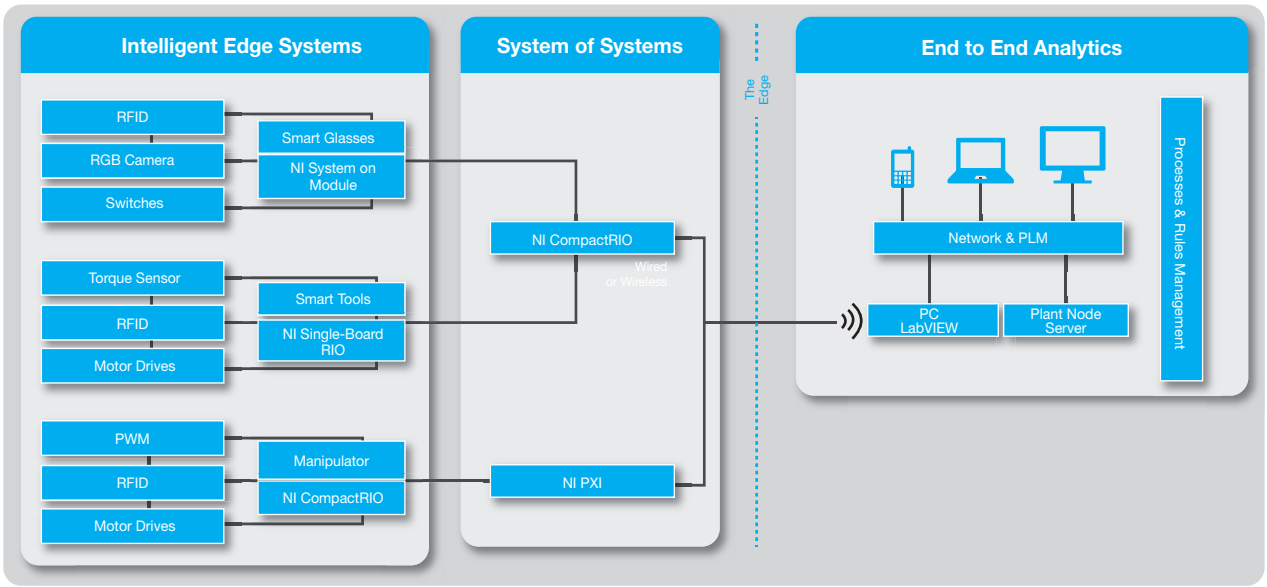


図 1 – スマート システムとモノのインターネットの 3 本の基本的な柱は、インテリジェント エッジ システム、システムのシステム、エンド ツー エンド分析です。デバイスはますますインテリジェント化し、ソフトウェアによって定義されるようになります。

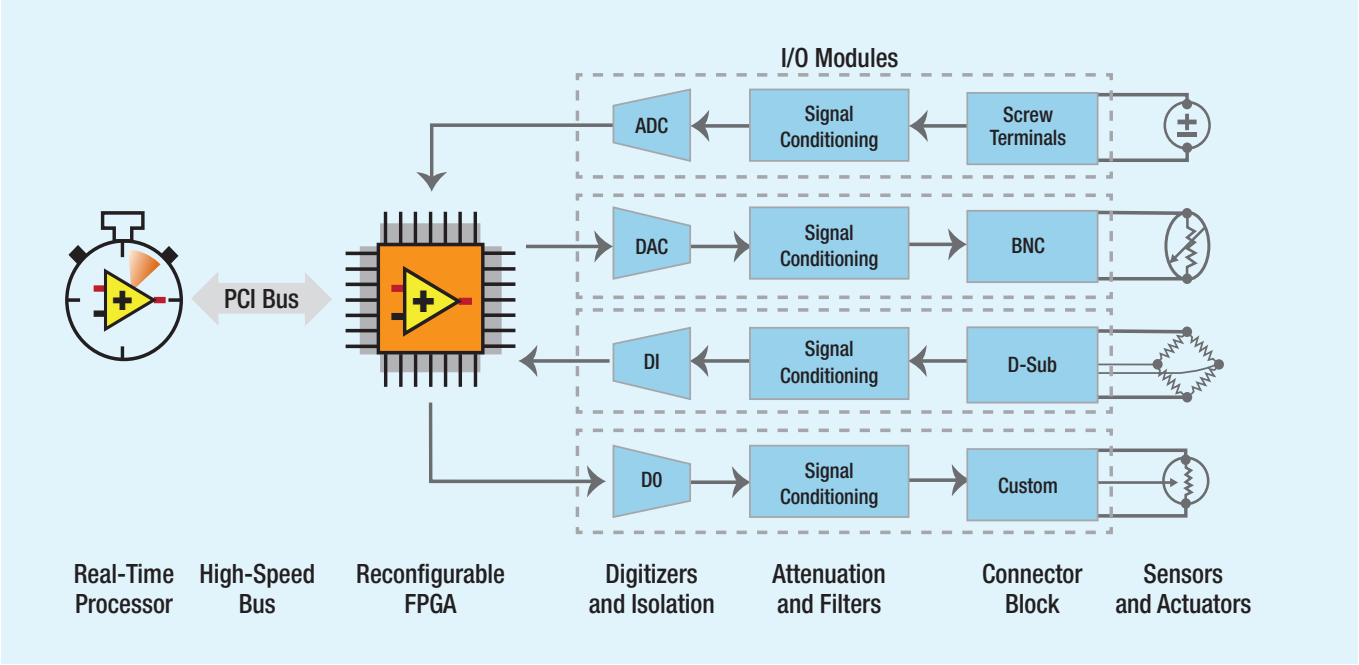


図 2 – NI LabVIEW のリコンフィギャラブル I/O (RIO) アーキテクチャは、プロセッサ、リコンフィギャラブル FPGA、モジュラー I/O ハードウェア、グラフィカル デザイン ソフトウェアの 4 つのコンポーネントに基づいています。

サイズが大きい上に高価で、十分な柔軟性を備えていません。

ST-Ericsson 社のテスト技術者は、従来のボックス型計測器を NI PXI プラットフォームで置き換え、(ザイリンクス Virtex®-5 FPGA を搭載した) NI 社の FlexRIO を使用して、シリアル ペリフェラル インターフェイス (SPI) や I2C (Inter-Integrated Circuit) などのさまざまなデジタル規格と通信することにしました。デジタル アダプター モジュールが入手できない場合、テスト チームは、PC へのバック エンドや FPGA との通信について心配することなく、独自のデジタル アダプター モジュールを迅速に開発しました。PXI ベースのシステムは、全体として、以前のソリューションに比べて速度は 10 倍に向上し、価格は 3 分の 1 に低下したと同社は報告しています。また PXI プラットフォームは、複数のデジタル規格および RF 規格への適応に必要な柔軟性を備えていました。

Factory of the Future (未来の工場)

航空機製造業界のリーダーである Airbus 社は、現状ではまだ手作業が支配的な Airbus 社の製造プロセスの競争力を向上させるため、新しいテクノロジを応用する研究技術プロジェクトに着手しました。Airbus 社の「Factory of the Future (未来の工場)」は、図 4 に示すように、COTS モジュール ベースの高い抽象化レベルのモジュラー プラットフォームを広範囲にわたって使用しています。よりスマートなツールは、未来の工場の効率向上の鍵となるコンポーネントです。これらのスマート デバイスは、ネットワーク内のローカルな分散型のインテリジェンスに基づいた状況認識の提供とリアルタイムの意思決定に必要な場合にのみ、メイン インフラストラクチャと通信するか、あるいはローカルに作業員と通信します。

工場におけるスマート ツールは、物理的データ ログとマニュアルを不要にすることで、生産プロセスの簡略化と効率の向上を支援します。作業員は各自の作業に集中しなければならず、その間は適切な工具を使用するために手を空けておく必要があります。Airbus 社の従来の構想の大部分には、紙の量の削減またはタブレットによる紙の置き換えを重視したペーパーレス プロジェクトが含まれていましたが、それらはやはり受動的な「死んだ」データを参照していました。

スマート ツールは、代替手段としてコンテキスト依存データを提供します。このデータは、継続的に生成および参照される「生きた」データです。Airbus 社は、これらのスマート ツールすべての基盤となるプラットフォームとして、Zynq SoC ベースの NI SOM をテストしました。NI SOM を使用することで、設計から試作、導入までの開発プロセスが加速しました。Airbus 社は、NI SOM 上での開発の前に、Zynq SoC ベースの CompactRIO コントローラー (NI cRIO-9068) 上に構築されるプロトタイプを作成しました。これにより、Airbus 社の既存ライブラリから得られる IP とオープン ソースのアルゴリズムを統合して、概念設計を迅速に検証できました。グラフィカル プログラミングとテキスチュアル プログラミングが使用できる柔軟性、ザイリンクス Zynq SoC 上に移植されたサードパーティ製開発ツールの再利用、および NI Linux RTOS は、これらのツールの開発用に完璧な抽象化レベルを提供しました。現在 Airbus 社の技術者は、デザイン プロセス全体を最初からやり直すのではなく、NI SOM 上で開発したコードを導入済みのソリューションとして再利用できます。

Airbus 社では、複数の SOM およびエンベデッド シングル ボード コンピュータ (SBC) を評価した結果、NI 社のプラットフォームをベースとした設計手法およびハードウェア / ソフトウェアの統合が最も優れていると判断しました。Airbus 社の技術者は、NI SOM を使用した場合の開発期間はほかの手法の 10 分の 1 に短縮される

と推定しています。これは NI 社のシステムデザイン手法、特に NI Linux Real-Time および LabVIEW FPGA モジュールによって生産性が向上するためです。NI SOM には既にソフトウェアが搭載されているため、Airbus 社は、FPGA 上での画像処理など、システムの主要機能に専念できます。

スマートな再生可能エネルギー

もう 1 つの重要なインダストリアル IoT アプリケーションは、再生可能エネルギーです。化石燃料発電所が閉鎖されていく一方で、再生可能エネルギーへの需要は急速に増大しています。送電事業者は、従来の計測システムでは再生可能エネルギーに関連する新しい課題を処理するのに十分なカバレッジが得られず、事業者が直面している新たなリスクを管理できないと判断しています。英国内の約 2,000 万人の利用者に電力を供給している送電事業者の National Grid U.K. 社は、同社の送電網の状態を示すより正確な運用データを提供する、先進のアップグレード可能なグリッド計測システムを導入しています。

多くのエネルギー プロバイダーと同様に、National Grid U.K. 社は、刻々と変化するグリッドに関連する課題に直面しています。このため、同社では、グリッドの計測ニーズ

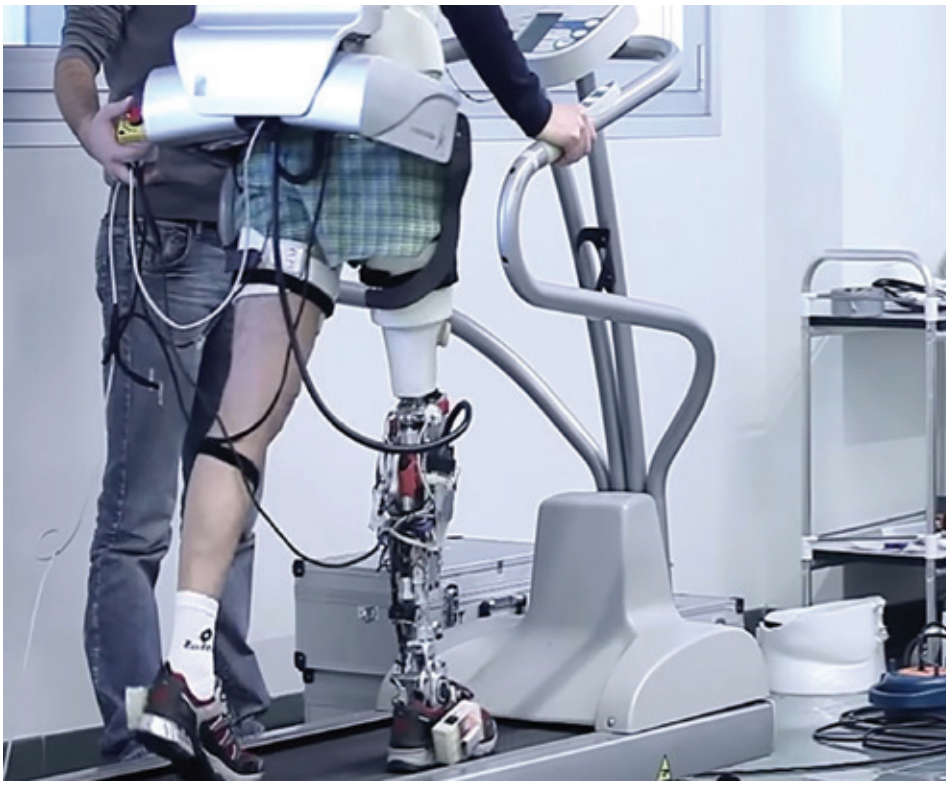


図 3 – イタリアの Cyberlegs プロジェクトは、下肢の代用およびリハビリテーション用の人工認知システムを開発しました。

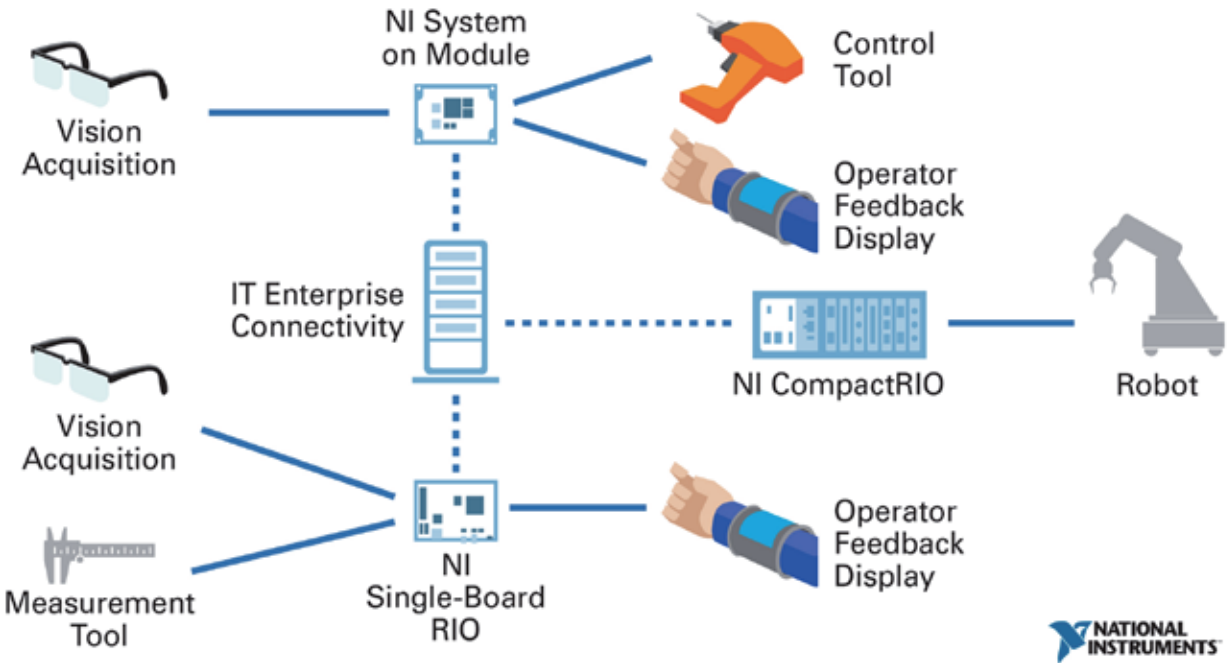


図 4 – Factory of the Future (未来の工場) には、製造工程で使用される工具や装置にインテリジェンスを付加する、ネットワーク接続される分散型の処理機能と I/O 機能が必要です。

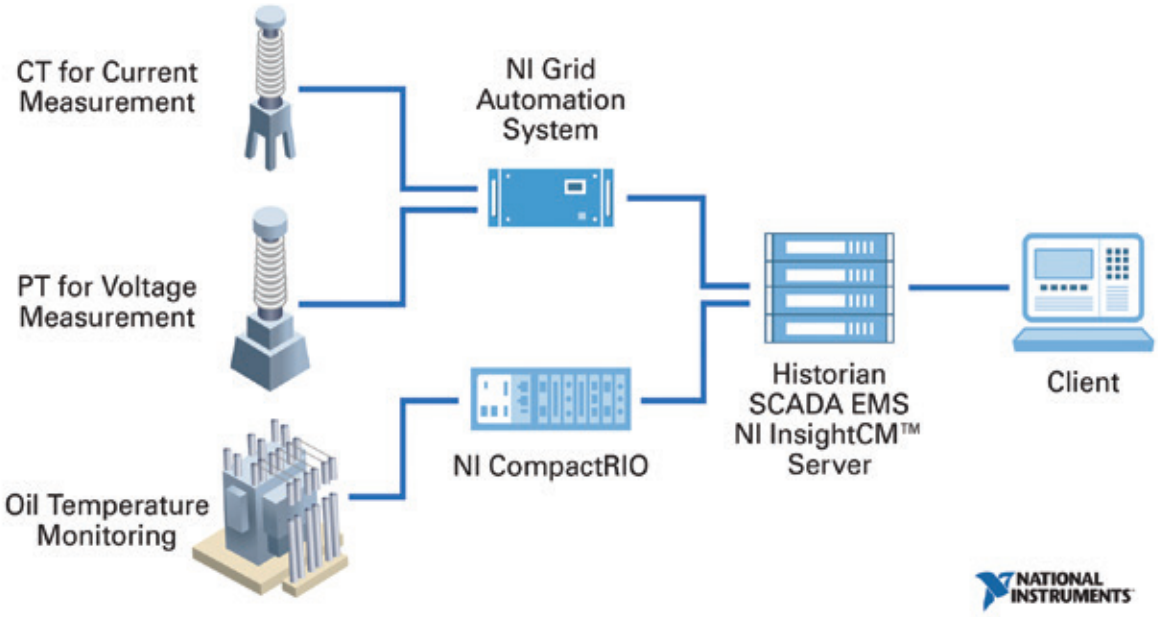


図 5 – オープンで拡張可能な手法でインテリジェント デバイスを統合したスマート グリッド アーキテクチャにより、グリッド技術者は、急速に高度化する計測および制御ニーズに迅速に対応できます。

と利用可能なデータ量の増大に応じて新しいソフトウェアによってアップグレードできる、柔軟なソリューションの開発に取り組んでいます (図 5 を参照)。早めに問題を特定して停電を防ぐには、すべてのグリッド エリアから信頼性の高いリアルタイム データを収集する必要があります。グリッドの安定した運用を維持するには、広範囲にわたる計測値からデータを収集し、そのデータを迅速に分析して、グリッドの全体的な状態を監視しなければなりません。ソフトウェア設計型システムが提供するカスタマイズされた計測ソリューションは、将来グリッドの更新によって新たな課題が生じたとき、ただちにアップグレード可能です。

こうした課題に対処するため、National Grid U.K. 社では、より多くの計測値を提供し、進化を続ける次世代グリッドに適応する、Zynq SoC ベースの CompactRIO システム上に構築されたプラットフォームを採用しました。この相互接続されたネットワークには、136 のシステム (そのうち 110 のシステムはイングランドおよびウェールズ全域の変電所に恒久的に設置) と、必要に応じて出先でのスポット カバレッジを提供する 26 台のポータブル ユニットが含まれます。どちらのバージョンでも同じソフトウェア アプリケーションが動作するため、システム統合、トレーニング、サポートへの影響は最小限に抑えられます。オープンで柔軟なソフトウェア設計型計測器により、National Grid U.K. 社の技術者は、グリッドの運用に利用可能な情報をカスタマイズし、要件の変化に応じてアップグレードを簡単に実行できます。この手法により、必要な機器の数を削減しながら、グリッドの監視と信頼性を強化できます。さらに、CompactRIO の高度な処理能力により、National Grid U.K. 社は、コネクテッド システムのネットワークの保守作業を簡単に行えるようになり、グリッドにインテリジェンスを導入して大量の生データを有益な情報に変え、英国全体の数百万の企業と家庭に電力を供給し続けています。

ネットワーク接続された、よりスマートな世界

情報の共有のためにセンサーとローカル プロセッサが接続されたシステムで構成される、よりスマートな世界の構想は、あらゆる業界に定着しています。これらの IIoT システムは、世界規模でユーザーとの間およびシステム相互に接続され、的確な情報に基づく決定を支援します。IIoT システムの開発と導入には、今後数十年にわたる巨額の投資が必要です。現在および将来のニーズに応える唯一の方法は、プラットフォーム ベースの手法によって、進化と適応を可能にする柔軟性を備えたシステムのネットワークを導入することです。ザイリンクス Zynq SoC のような単一の柔軟なハードウェア アーキテクチャを多くのアプリケーションに導入することで、ハードウェアの複雑性を大幅に軽減し、それぞれの新しい問題に対して主にソフトウェア的な手法で対処できます。ソフトウェア ツールにも同じ原則を適用して、統一的なソリューションを形作る高性能なハードウェア / ソフトウェア プラットフォームを構築する必要があります。効果的なプラットフォーム ベースの手法は、ハードウェアまたはソフトウェアのいずれか一方を重視するのではなく、アプリケーションそれ自体のイノベーションに焦点を合わせます。

現在進行中の IIoT の設計は、あらゆる人にビジネスとテクノロジの大きな機会をもたらします。世界中の企業や団体が IIoT の定義に取り組んでおり、どのようにイノベーションを促進するのが最も良いかを理解するために、ユース ケースを積極的に収集しています。技術者や科学者は既に IIoT の最先端でシステムの実装を始めていますが、多くの未知の問題に直面しており、まだまだ多くの作業が必要です。技術者や科学者は、プラットフォーム ベースの手法に集中して取り組み、IIoT 世代の一員としてこれらの団体に参加して未来を定義し、各企業が単なる統合ではなくイノベーションを重視するように導いていく必要がありそうです。

The Coming Revolution in Vehicle Technology and its BIG Implications

車両テクノロジの来るべき革命とその大きな影響

自動車業界の 3 つの大きな動向（エレクトロニクス化、コネクティビティ、自動運転）に共通しているのは、ソフトウェアの重要性です。

Thomas Gage
CEO and Managing Director
Marconi Pacific
tgage@marconipacific.com

Jonathan Morris
Senior Associate
Marconi Pacific
jmorris@marconipacific.com

私たちは、車両テクノロジの根本的な変革を目前にしています。自動運転はまもなく実現されそうですが、そのことではありません。変革は、先進運転支援システム（ADAS）により現実化される衝突回避テクノロジによって促進されています。それは既に存在し、急速に進化している、自動運転の基盤となる技術です。

ADAS には安全性と販売戦略の 2 つの面において価値があります。ダイムラー、トヨタ、フォード、日産、GM、その他の車両メーカー、そして Google などの企業は、ADAS テクノロジが正常に機能することに自信がなければ、ハンドル操作、ブレーキ、加速を自動制御する車両を路上に走らせようとはしないでしょう。ADAS は、当面は「補助操縦システム」として事故の減少と運転者の支援を行い、最終的には「自動操縦システム」として行程の一部（最終的には全行程）で運転者の代わりをすることが期待されています。

このテクノロジからの影響は、どれほどの期間で感じ取れるようになるでしょう。あらゆる新しいテクノロジの採用曲線は、互いに非常によく似ています。たとえば、最初の商用携帯電話網は、1983 年に米国のボルチモア ワシントン広域都市圏で実用化されました。当時の携帯電話機の価格は約 3,000 ドルで、加入者はごくわずかでした。その後数年たっても、人口密度の高い都市部以外の米国の大部分の地域は、携帯電話の通話範囲外でした。しかし現在、携帯電話の加入者数は米国の人口を上回り、30 万を超える携帯電話基地局網が米国全体を網羅しています。低コストスマートフォンの価格は約 150 ドルまで下がっています。

車両テクノロジはこれとよく似たペースで進化しています。輸送産業は私たちの生活の基盤であるため、その破壊的な影響は驚くほど大きくなりそうです。

3 種類の自動車に共通する 1 つの革命

自動車業界の現状を一変させるような動向は、自動運転と ADAS の開発が初めてではありません。国際競争と貿易自由化により、自動車業界の市場環境は決定的に変化し、ビッグ 3（米国）自動車メーカーの米国市場における占有率は 20 年前の 72% から 45% に低下しました。また、車両テクノロジが大きく進化する一方、運転技術の基本は過去 40 年でそれほど変わりませんでした。

現在、カリフォルニア州サウスベイでは、自動車業界の「世界を変える」3 つの動向を示す 3 種類のテクノロジ搭載車両を毎日のように目にすることができます。スタイリッシュな Tesla Model S が静かに通り過ぎ、後部ウィンドウに Uber 社の「U」マークを付けた最新モデルのセダンが乗客を拾い、Google の社員が（世界のほかの地域では自動車メーカーの社員が自社の車両で）データを収集する間に、回転式ライダーを屋根に搭載した Lexus SUV の改造車が街路を自動運転しています。これらの日常的な光景は、エレクトロニクス化、コネクティビティ、自動運転という 3 つのテクノロジ主導型の動向が同時に到来し、自動車業界の現状を破壊的に変革していることを示しています。それぞれの動向の進行ペースはまちまちですが、3 つの動向すべてに共通しているのは、ソフトウェアの重要性です。

ソフトウェア：現在の改良、未来の革命

2004 年以来、平均的車両のエレクトロニクスのコストは 20% から 40% に倍増しました。現在の高級車は一般に 100 個のマイクロプロセッサを搭載し、エンジン タイミングからインフォテインメント システムまでのすべてを制御する 1 億行のソフトウェア コードを実行しています。現在私たちは、ソフトウェア、センサー、プロセッサが、従来の機能を機械制御から電子制御に移行するだけでなく、車両機能の全く新しい領域を開いていく転換点に立っています。現在の ADAS システムと将来の自動運転システムはいずれも、センサー、カメラ、インターネット、インフラストラクチャ、ほかの車両から取得した大量のデータを解析するためにソフトウェアに完全に依存します。

車両の複雑さが増すことで、既に自動車のバリュー チェーンは変化しています。エレクトロニクス化、コネクティビティ、自動化の傾向が、この価値の移動を加速してエレクトロニクスとソフトウェアを開発生産する企業へと向かわせ、イノベーションに失敗したメーカから遠ざけるでしょう。

この変化には 2 つの効果があります。第 1 に、ソフトウェアが市場での重要な差別化要因となり、自動車メーカーに製品サイクルの短縮とレガシー システムのサポート / 更新への圧力をかけます。最新テクノロジへの消費者の要求を満たすため、自動車メーカーは、かつての製品サイクルが平均 5 ～ 8 年だったのに対して、現在では 3 ～ 4 年おきにモデルの大きな変更や新しいモデルの発表を強いられています。このため、自動車メーカーは、迅速な技術革新、複雑な品質保証テスト、開発コストの増大、研究開発費用の償却期間の短縮、新しい販売モデルおよび車両所有モデルの必要性など、多くの課題に直面しています。

第 2 に、ソフトウェアへのシフトにより、新規参入者にも、参入障壁の高いことで知られる自動車業界でのイノベーションの可能性が開かれます。同じプレイヤーが業界を支配していた数十年を経て、Google、Apple、Tesla、Uber の各社は、ソフトウェアを通じて自動車業界の環境を一変させようとしています。これは 5 年前には考えられなかった状況です。

一般的な ADAS 搭載車（図 1）では、前方衝突回避（FCA）などのアプリケーションは、外部の運転環境に関するデータを電子制御ユニット（ECU）に提供する一連のセンサーによって実現されます。ECU は、ソフトウェアを使用して脅威の有無を判断し、ブレーキ アクチュエーターを動作させて（あるいは、場合によってはほかの対抗手段を使用して）脅威を軽減します。

現在運転支援アプリケーションに利用できるセンサーが、自動運転車のハードウェア的

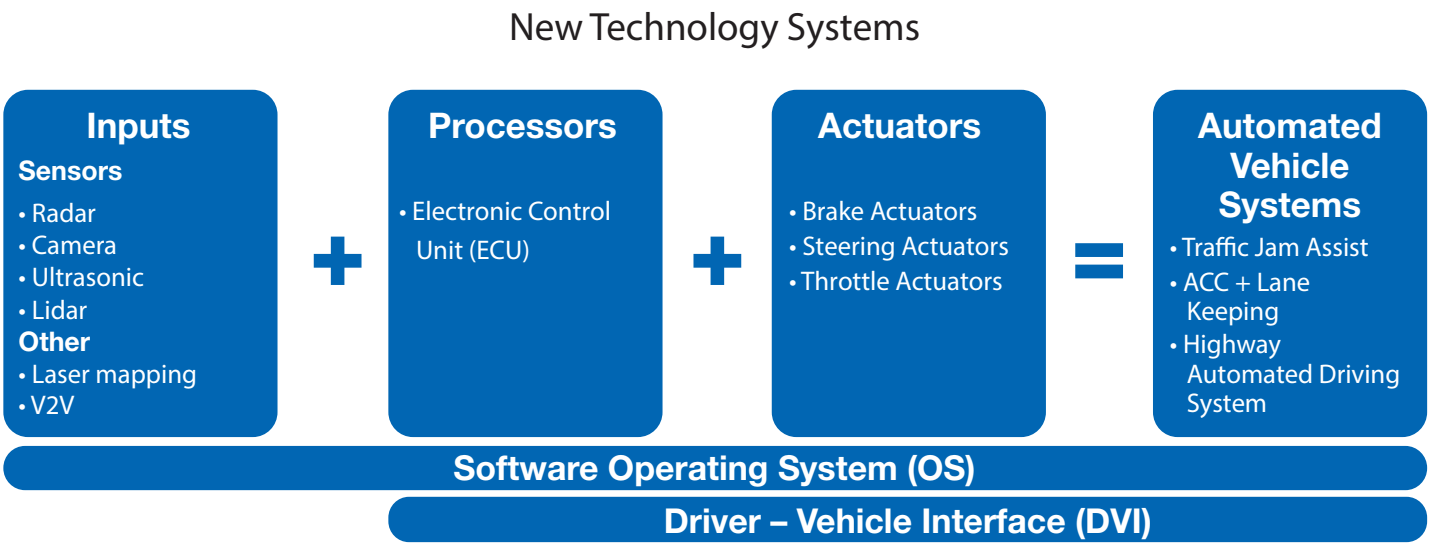


図 1 – 基本的な ADAS アーキテクチャは、運転状況のデータを ECU に提供する一連のセンサーから始まっています。

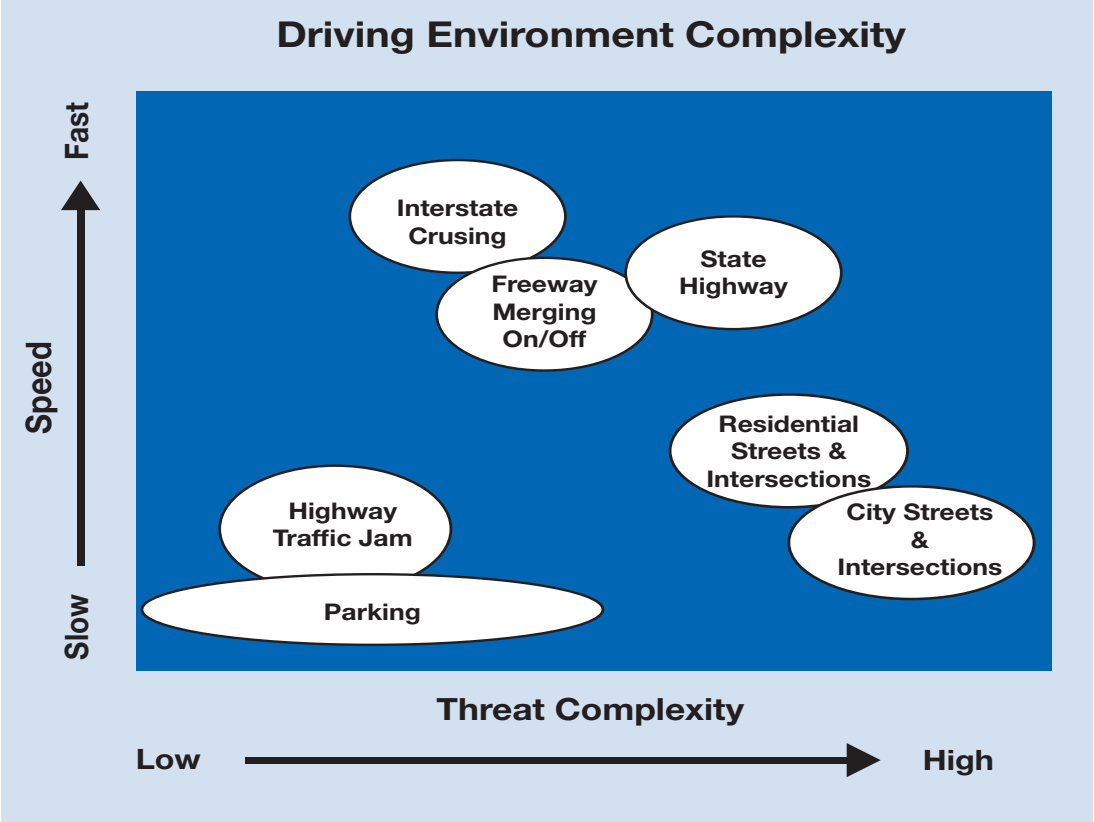


図 2 – ADAS ソフトウェア アルゴリズムは、道路のタイプ、速度、脅威の複雑さを考慮に入れる必要があります。

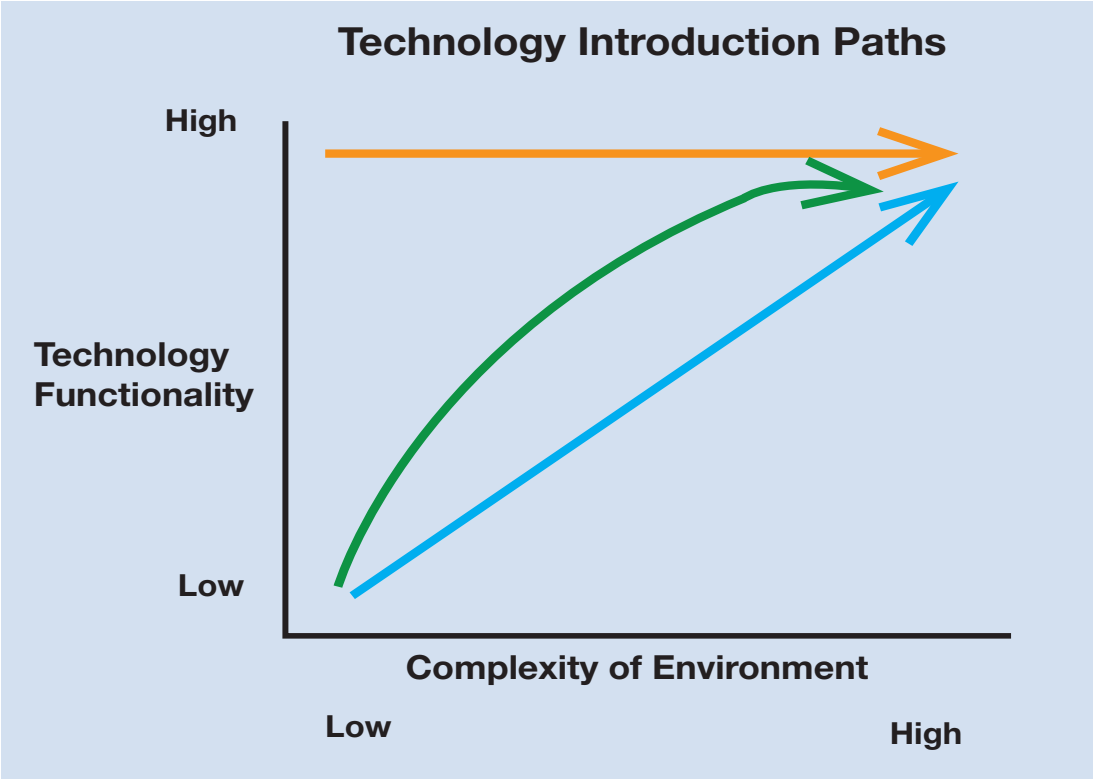


図 3 – 「交通渋滞時支援システム」などの簡素なシステムが最初に導入され、それに続いて車両を操作するシステムが導入されます。

な基盤になります。しかし、将来のセンサーは、確実に小型化、高速化、低価格化していきます。たとえば、Continental AG 社のセンサーとプロセッサは、運転環境を理解するのに必要なアルゴリズムの送信と再計算を 10 ～ 60 ミリ秒おきに実行しますが、人間の脳はわずか 2 ～ 3 ミリ秒で感覚ニューロンから運動ニューロンへメッセージを伝達します。

しかし、現在の ADAS システムと将来の完全な自動運転システムの間の真のギャップは、ソフトウェアにあります。入力処理がどれほど高速化されても、複雑な運転環境で人間よりも効率的かつ安全に自動車を自動運転できるソフトウェア アルゴリズムの実現は、依然として最大の課題です。運転環境の複雑さは、脅威の数と車両の運転速度の両方で定義されます (図 2 を参照)。脅威は、さまざまなタイプの道路上で運転者が遭遇する脅威のタイプによって特徴付けられます (たとえば、歩行者、自転車、自分の車両に対して直角方向に走行するほかの車両など)。

ソフトウェアの改善を凌ぎ合う自動車メーカーおよびサプライヤーは、自社のテクノロジを 3 つの異なる方法で市場に投入しています。第 1 に、BMW、ダイムラー、日産などのメーカーは、州間高速道路のようなシンプルな運転環境に基づいて機能するように設計された、適度な機能を持つ ADAS システムの販売を既に始めています。交通信号、曲がり角、交差点を考慮に入れる必要がないこれらの車両は、「交通渋滞時支援システム」(図 3 の青い線) などを使用して、低速状況でハンドル操作、ブレーキ、加速を自動的に実行します。第 2 に、やがてシステムは、より高速の走行で、あるいはより複雑な都市環境で動作するようになり、合流、車線変更、交差点の通過などの追加機能を提供するでしょう。ボルボやフォードなど、一部の自動車メーカーは、二都市間の州間高速道路の特定区間など、(通常は地理的に限定された) 定義済みの地域用に、レーザー スキャン マッピング データを利用する限定的な機能を持つシステムを導入しています。時間の経過とともに、システムの機能はさらに増え、システムを利用できる地域の数と複雑さは拡大していきます (図 3 の緑の線)。第 3 に、Google の手法は、(地理的に限定された地域の市内または構内での低速運転用に) 高度な機能を備えた完全な自動運転車を最初から開発し、しだいに複雑な環境で機能のテストと改良を行ってきました (図 3 のオレンジの線)。

消費者の受容と普及

自動車メーカー各社がさまざまな戦略を選んで ADAS と自動運転を市場に投入している一方で、既に 2010 年以来ほぼ毎年、機能を充実させた ADAS 搭載車が発表され、普及率は年々上昇しています。2013 年には乗用車モデルの 29% がオプションの前方衝突警告機能を搭載し、12% が自動ブレーキ機能を搭載していました。2015 年のメルセデスのエントリー レベルのプレミアム CLA セダンは、前方衝突防止システムを標準装備しています。また 2010 年以来、ボルボ XC60 は City Safety ブレーキ システムを標準装備しています。このように初期世代の ADAS テクノロジは利用可能になりましたが、どの程度のペースで消費者に普及していくでしょうか。

ADAS 対応車と自動運転車の普及過程を理解するには、ほかのテクノロジの普及率の推移が参考になります。一般的な傾向として、携帯電話、インターネット、PC などの近代的なテクノロジは、ビデオ デッキやテレビなどのより古いテクノロジよりもはるかに急速に普及しています。自動車は、従来は普及するのに最も時間のかかるテクノロジの 1 つでした。これは主に、自動車は家電製品と比べて価格が高く、道路の建設を必要とすることが原因です。対照的に、スマートフォンは歴史上最も急速に普及したテクノロジと考えられており、10 年で市場が飽和する見通しです。携帯電話 (主に現在「フィーチャー フォン」と呼ばれているもの) の市場が飽和するには 20 年かかり、従来の固定電話の普及には (主に固定電話網の建設が必要であるため) 1 世紀を要しました。

ADAS 対応車と自動運転車の普及は、車両価格が原因でほかの近代的なテクノロジより多少遅いペースにはなりますが、従来の自動車よりはるかに急速に進みそうです。ほかの新しいテクノロジが普及したときと同様に、まず先発者と早期導入者の波が生じて ADAS 搭載車の早期の売上を伸ばし、安全性のメリットが実証されれば、しだいに大多数の消費者に普及していくと予想されます (図 4 を参照)。重要なことに、標準的な ADAS 装置の現在の追加コストはわずか約 3,000 ドルであり、年率約 7 ～ 9% 低下しています。これは米国内で販売された平均的な車両のコスト 33,560 ドルの約 10% に相当します。高級車では、ADAS 装置のコストは車両販売価格のわずか 2 ～ 3% (平均値) です。

Marconi Pacific 社が行った ADAS と自動運転に関する消費者調査によると、消費者はまずこのテクノロジの安全性と利便性に魅力を感じるようです。ADAS 搭載車で乗員の怪我や死亡につながりかねない衝突事故が回避された事例が知られるにつれて、運転するファミリー層にとって安全性が大きな動機付けになります。しかし、大きな促進要因になるのは、時間の有効活用です。道路にあまり気をとられずに高速道路を (そしてまもなくほかのタイプの道路を) 走行できることは、重要な需要促進要因になるでしょう。

Marconi Pacific 社は、テクノロジの導入と消費者による受容のペースをよく理解するための普及モデルを作成しました。これは多数の入力に基づくシナリオ ベースのモデルです。カギとなる要因は、年間自動車販売台数、ADAS テクノロジの導入日、車両買い換え年数の予測です。その結果は印象的です。このモデルの 1 つの試算では、2035 年までに全車両の 50% 以上、すべての価格帯を合わせた新車販売台数の 85% が、いずれかの世代の ADAS または自動運転機能を搭載した車両になります (図 5 を参照)。もちろん、ADAS と自動運転機能のレベルに応じて、年間衝突事故件数の減少、交通渋滞の緩和、Uber のようなカー シェアリング サービスへの影響など、社会に与える影響の度合は異なります。

自動車エコシステムへの影響

自動車セクターおよび隣接業界は、世界経済全体にわたる大規模なエコシステムを形成しています。米国内では、輸送産業は GDP の 10% 近くを占めています。エレクトロニクス化、コネクティビティ、自動運転の形をとったイノベーションが現状を破壊的に変革していくにつれて、自動車メーカーだけでなく、従来型の乗用車を中心として構成されていた多くのほかのセクターおよび企業も、その影響を感じるようになります (図 6 を参照)。

先進機能の投入競争が加速するにつれて、

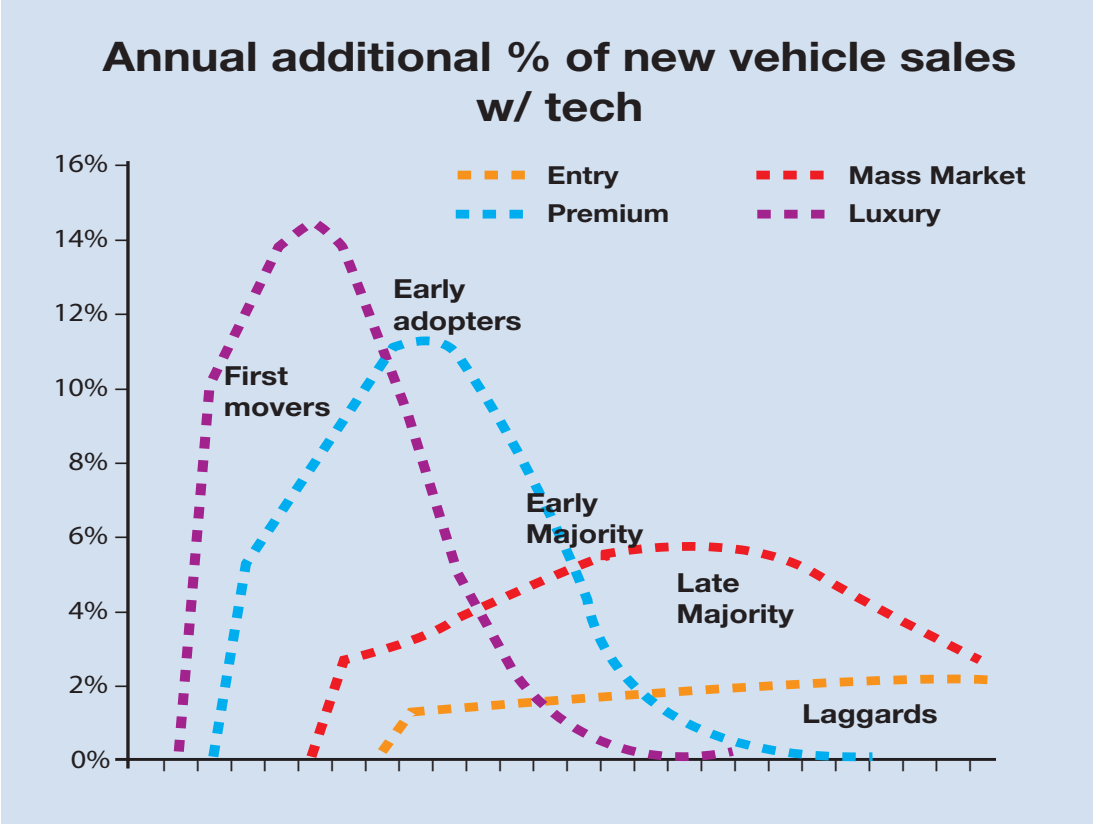


図 4 – 消費者が安全性と利便性のメリットを理解するにつれて、ADAS および自動運転車 (AV) テクノロジの売上は伸びていきます。

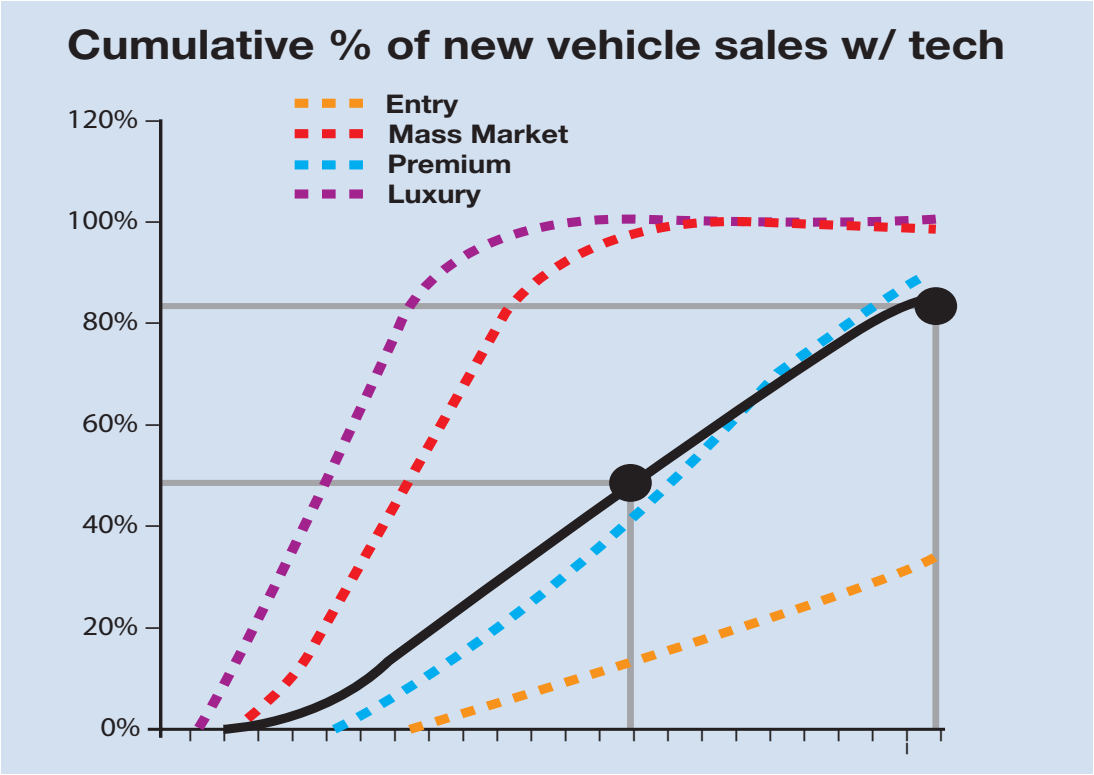


図 5 – 1 つのモデルの試算では、ADAS/AV テクノロジ搭載車の累計販売台数は、
2035 年までに総自動車販売台数の 85% に近づく見通しです。

ザイリンクス All Programmable デバイス : ADAS とその先にある技術の事実上の標準プラットフォーム

Mike Santarini
Publisher, *Xcell Journal*
Xilinx, Inc.
mike.santarini@xilinx.com

これまでザイリンクスは自動車市場でも確実に実績を上げてきましたが、2011 年の Zynq®-7000 All Programmable SoC の発売以来の 4 年間で、急成長している先進運転支援システム (ADAS) 市場の最適なプラットフォーム プロバイダーとして急速に成長しました。メルセデス ベンツ、BMW、日産、VW、ホンダ、フォード、クライスラー、トヨタ、マツダ、アキュラ、スバル、アウディを含む多くの自動車メーカーは、先進の ADAS システムの中核にザイリンクス FPGA や Zynq SoC を採用しています。新製品の Zynq UltraScale+™ SoC により、ザイリンクスは、自動車エレクトロニクスのイノベーションの次のフェーズである自動運転、車両間通信 (V2V)、車両インフラストラクチャ間通信 (V2I) の分野で主導的役割を果たすことになります。

ADAS テクノロジの基本的目標は、運転者の周囲環境の認知を向上させて、安全な運転と楽しいドライブ体験を実現することです。約 10 年前、高級車メーカーは、車両の後方にある物体を検出したときに警告音を発するバックアップ レーダー/LIDAR センサー ベースの製品として、最初の ADAS システムの提供を開始しました。時間の経過とともに、これらのシステムは、レーダーとカメラ (さらには LIDAR) を融合したマルチセンサー システムへと進化し、車両の後方の視界を運転者に提供するだけでなく、何かが側方から近づいた場合にも検出するようになりました。

その後の数年間で、ADAS センサー アレイは、車両の後部で 1 つのタスクを実行するシステムから、各センサーが複数のタスクを実行して自動車の周囲および内部の 360° ビューを提供する、ネットワーク接続されたセンサー アレイへと変貌しました。現在の高価格車は、高度なリア カメラ システムだけでなく、死角検出警告および車線逸脱警告、歩行者検出および道路標識検出、自動クルーズ コントロール、前方衝突警告、居眠り運転検出および警告など、複数のタスクを同時に実行するフュージョン センサー システムを装備した ADAS 製品を搭載しています。このフュージョン センサー システムは、運転者の目の動きを監視して、居眠り運転の兆候となるパターンを検出すると、警告音を発するか、または目覚まし剤を噴射します。

しかも過去 5 年で、かつては高級車しか搭載していなかった機能の多くが、低価格車にも標準で装備されるようになりました。つまり、自動車メーカーは、競争上のセールス ポイントとして ADAS を利用しているのです。

現在、自動車メーカー各社は、ADAS の警告機能を超える機能への移行を進めており、ADAS をネットワーク接続して、積極的かつ瞬時に車両を自動制御に切り替える機能を提供し始めています。多くのモデルで、アダプティブ クルーズ コントロール、インテリジェント スピード コントロール、車線維持支援、衝突回避、自動パーキングなどの機能が利用できます。これらの注目すべきテクノロジは、運転者が基本的に「副操縦士」になる完全な自律走行型の自動運転車を消費者に提供しようとする、自動車業界の競争の最初の段階を示しています。さらに、行政 / 公的機関がスマート インフラストラクチャ (街路、交通信号など) の構築によって交通の流れをリアルタイムで合理化し、輸送の安全性、効率性、経済性の向上と環境負荷の軽減を実現できるように設計される、車両間 (V2V) 通信および車両インフラストラクチャ (V2X) 通信の実現にも、これらのテクノロジがフルに活用されます。

ザイリンクスの All Programmable デバイス、特に各種の賞を受賞した Zynq SoC は、現在の高度な ADAS システムの中核として、はるかに汎用性の低い ASSP を急速に置き換えつつあります。Zynq SoC は ARM® プロセッサと FPGA ロジックをワンチップに統合しているため、自動車メーカーは、自動車の価格帯に応じたスケーラビリティを提供し、顧客要求の高度化に応える新たな機能でアップグレードできる、高度な All Programmable ADAS プラットフォームを構築できます。

自動車メーカーは、Zynq SoC を各種のプラットフォーム構成に利用しています。Zynq SoC は、多機能マルチセンサー運転支援プラットフォーム、高解像度ビデオ / グラフィックス プラットフォーム、車両ネットワーキング / コネクティビティ プラットフォーム、画像処理 / 認識プラットフォームとして機能します。これらのアプリケーションでは、顧客各社はデザインの複雑で演算量の多い機能のアルゴリズムを Zynq SoC のロジック部分にインプリメントし、シリアル処理機能をオンボード ARM プロセッシング システムにインプリメントしています。センサーへのリンクには Zynq SoC の高速 I/O を利用し、自動車ネットワークへの信頼性の高い接続を確立しています。また、ザイリンクスとザイリンクス アライアンス プログラムのメンバーが提供する IP コア、ザイリンクスの Vivado® Design Suite、新しい SDSoC™ 環境を使用して、ADAS プラットフォームを迅速に開発しています。

ザイリンクスの新しい Zynq Ultrascale+ SoC により、これらの自動車メーカーは、自動運転車を大衆市場に提供できるようになります。64 ビット アプリケーション プロセッサ、リアルタイム プロセッサ、オンチップ メモリ、FPGA ロジックをワンチップに統合した UltraScale+ 版 Zynq SoC により、各メーカーは、ほかのいかなるシリコン アーキテクチャもかなわないプログラマブル プラットフォームに基づいて、これまで以上に精緻なフュージョン システムを開発できます。

急速に発展する ADAS 市場におけるザイリンクスの役割の詳細は、http://japan.xilinx.com/applications/automotive.html を参照してください。

自動車メーカーには多くのチャンスが生まれます。これには、車両や機能の高級化、テレマティクス / インフォテインメントの強化、新しい「ドライビング」体験が含まれます。他方、競争上のタイミング、技術的能力 (ハードウェアおよびソフトウェア)、複雑な部品調達、ディーラーの技術的販売能力、ブランドの差別化に関するリスクも生まれます。自動車メーカー、部品サプライヤー、アフターマーケット サプライヤー各社のテクノロジが運転に関して直接責任を負うことが増えるにつれて、製造物責任のリスクが増大しがちです。

自動車部品サプライヤーおよび隣接業界には、独自のチャンスとリスクがあります。半導体メーカーおよびセキュリティ会社には、この新しい機能の実現とセキュリティ確保に関連して大きなチャンスが生まれます。テレマティクス コンテンツ / プラットフォーム プロバイダーおよび通信ネットワーク事業者は、地図、カー シェアリング、駐車場検索アプリケーション、インフォテインメント、V2X (Vehicle-to-X) 通信、V2W (Vehicle-to-Web) 統合などの分野にチャンスがあります。

従来の車両ハードウェア サプライヤーは、ソフトウェアおよびインフォテインメントへの価値の移行につれて、価格圧搾を強いられそうです。自動車保険会社は、衝突事故の頻度および事故の重大度の低下と、それに対応する保険料収入の減少に応じて、新しいビジネス モデルを開発する必要があります。(一部の業種を挙げると) 不動産開発業者、自動車修理工場、輸送関連の土木建設会社、公共交通機関は、車両の安全性が向上し、共有化が進み、最終的に完全に自動化されるにつれて、輸送業界がどのように変化していくかを検討する必要があります。

同時に到来して自動車業界の現状を破壊的に変革する 3 つのテクノロジ主導型の動向 (エレクトロニクス化、コネクティビティ、自動運転) は、今そこにあります。いち早く行動を起こしてこのチャンスを活用した企業には、成功の可能性が開かれそうです。遅れをとった企業がどうなるかは、これまでの歴史が示しています。

参考資料

1. Wards Auto, "U.S. Total Vehicle Sales Market Share by Company, 1961-2014"
2. Gapper, John, "Software Is Steering the Auto Industry," *Financial Times*, Feb. 18, 2015
3. Kuchinskas, Susan, "Crash Course: Training the Brain of a Driverless Car," *Scientific American*, April 11, 2013
4. IIHS Status Report, Vol. 48, No. 3, April 25, 2013

Ecosystem Implications of Driver-Assisted and Autonomous Vehicles

Industry Sector	Opportunity	Risk	Action Time Frame
• Vehicle OEMs	High	High	Now
• Traditional OEM suppliers	Medium	Medium	Now
• Tech OEM suppliers	High	Low	Now
• Motor Insurance Carriers	Low	High	Now
• Telecom Carriers	Medium	Low	Now
• Telecom platform providers	High	Medium	Now
• Security solutions	High	Low	Now
• Transportation agencies	Medium	High	Soon
• Auto – Repair/body shop/gas	Low	High	Later
• Auto dealerships	Medium	High	Now
• Big-data analytics	High	Low	Now

図 6 – ADAS と自動運転は、自動車業界以外の多くの関連業界にも大きな影響を与えます。

Machine Learning in the Cloud: Deep Neural Networks on FPGAs

機械学習をクラウドで：FPGA 上のディープ ニューラル ネットワーク

Nagesh Gupta
Founder and CEO
Auviz Systems
Nagesh@auvizsystems.com

魅力的な 1 ワット当たり性能が特長のザイリンクスFPGA は、畳み込みニューラル ネットワークの設計者にとって第一の選択肢です。新しいソフトウェア ツールによって、インプリメンテーションの作業も容易に行えます。

機械学習の急速な進化は、人工知能 (AI) の革命をもたらしています。機械学習の分野では、大規模データ セットの処理に優れた性能を発揮する、「ディープ ラーニング」と呼ばれるアルゴリズムのクラスが大きな関心を呼んでいます。ディープ ラーニングでは、マシンは教師あり方式または教師なし方式で大量のデータからタスクを学習します。大規模な教師あり学習は、画像認識や音声認識などのタスクで非常に大きな成功を収めています。

ディープ ラーニング手法は、大量の既知のデータを使用して、期待される結果に一致する一連の重みとバイアス値を見つけます。このプロセスはトレーニングと呼ばれ、その結果大規模なモデルが得られます。この事実により、技術者はトレーニングおよび分類の目的で GPU などの専用ハードウェアに移行するように動機付けられました。

データ量のさらなる増加とともに、機械学習はクラウドに移行していきます。クラウド内では、大規模な機械学習モデルが CPU 上にインプリメントされます。ディープ ラーニング アルゴリズムの性能の面では GPU の方が優れていますが、消費電力が大きくなりすぎるため、高性能コンピューティング クラスタへの GPU の使用は制限されていました。したがって、消費電力を大きく増やさずにアルゴリズムを加速できるプロセッシング プラットフォームに対する切迫したニーズが存在します。この文脈では、FPGA は基本的機能によって低消費電力で多数の同時プロセスを実行できるため、理想的な選択肢のように思われます。

本稿では、ザイリンクス FPGA 上に畳み込みニューラル ネットワーク (CNN) をインプリメントする方法について詳しく説明します。CNN は、大規模な画像認識タスクやほかのよく似た機械学習の問題に大きな成功を収めてきたディープ ニューラル ネットワークのクラスです。現在のシナリオでは、FPGA 上への CNN のインプリメントのフィージビリティ スタディは、大規模な機械学習の問題に対する FPGA の適合性の指標として機能します。

畳み込みニューラル ネットワークとは

畳み込みニューラル ネットワークは、最近になって各種の認識タスクに使用され始めたディープ ニューラル ネットワーク (DNN) の 1 つの形式です。CNN の一般的なアプリケーションには、画像認識、音声認識、自然言語処理などがあります。

2012 年、トロント大学の Alex Krishevsky 氏ら [1] は、CNN に基づくディープ アーキテクチャを提唱し、2012 年度の Imagenet Large Scale Visual Recognition Challenge 賞を受賞しました。Krishevsky 氏らのモデルは、競合モデルやそれまでのモデルに比べて、認識能力の大幅な向上を達成しました。それ以来、AlexNet は、

すべての画像認識タスクの比較用ベンチマークとなりました。

AlexNet は、5 つの畳み込み層とそれに続く 3 つの稠密層で構成されます (図 1)。各畳み込み層は、一連のウェイトフィルターを使用して一連の入力フィーチャ マップを畳み込み、一連の出力フィーチャ マップを生成します。稠密層は、各出力がすべての入力の関数になる全結合層です。

畳み込み層

AlexNet の畳み込み層は、図 2 に示すように、3D 畳み込み、Rectified Linear Unit (ReLU) を使用する活性化関数、サブサンプリング (max pooling) の 3 つの主要なジョブを実行します。3 次元畳み込みは、次の式で表現されます。

$$Y(m, x, y) = \sum_{n=1}^{N} \sum_{(\Delta x, \Delta y) \in S} W(m, n, \Delta x, \Delta y) X(n, x - \Delta x, y - \Delta y)$$

ここで、Y(m,x,y) は出力フィーチャ マップ m の位置 (x,y) での畳み込みの出力、S は (x,y) の周囲の局所近傍、W は一連の畳み込みフィルター、X(n,x,y) は入力フィーチャ マップ n のピクセル位置 (x,y) からの畳み込み演算への入力です。

使用される活性化関数は、関数 Max(x,0) を実行する Rectified Linear Unit です。この活性化関数は、ニューラル ネットワークの伝達関数に非線形性を導入します。Max pooling は、AlexNet で使用されるサブサンプリング手法です。この手法を使用すると、ピクセルの局所近傍内の最大値のみが選択され、次の層に伝搬されます。

稠密層の定義

AlexNet の稠密層は、すべての入力ノードが各出力ノードに結合される全結合層に相当します。Alex-Net の最初の稠密層には 9,216 個の入力ノードがあります。このベクトルは重み行列で乗算され、4,096 個の出力ノードで出力を生成します。次の層では、この 4,096 ノードのベクトルがほかの重み行列で乗算され、4,096 個の出力を生成します。最後の層では、これらの 4,096 個の出力を使用して、ソフトマックス回帰を用いて 1,000 クラスを生成します。

CNN を FPGA にインプリメント

新しい先進の設計環境の登場により、ソフトウェア開発者は、これまでより簡単にデザインをザイリンクス FPGA に移植できるようになりました。ソフトウェア開発者は、C/C++ コードから関数を呼び出すことで、FPGA のアーキテクチャの基本的な利点を活用できます。AuvizDNN などの Auviz Systems 社製ライブラリは、各種アプリケーション向けのカスタム CNN の作成に最適化された関数をユーザーに提供します。これらの関数は、FPGA 上でカーネルを起動するために、ザイリンクスの SDAccel ™ などの設計環境内から呼び出すことができます。

最もシンプルな手法は、畳み込みとベクトル行列演算をシーケンシャル方式でインプリメントすることです。しかし、含まれる演算の数が非常に多いため、シーケンシャル演算には大きなレイテンシが発生します。

シーケンシャル インプリメンテーションの非常に大きなレイテンシの主な理由は、CNN に含まれる演算の数の多さにあります。図 3 は、複雑さがよくわかるように、AlexNet 内の各層の演算とデータ転送の回数を示しています。

したがって、並列演算が必要不可欠です。インプリメンテーションは、さまざまな方法で並列化できます。その 1 つの例を図 6 に示します。ここでは、11 x 11 の入力フィーチャ マップを使用して 11 x 11 の重み行列を並列で畳み込み、1 つの出力値を生成します。このプロセスには、121 個の並列積和演算が含まれます。利用可能な FPGA リソースに応じて、512 個または 768 個の値を並列で畳み込むことができます。

さらにスループットを高めるために、インプリメンテーションをパイプライン化できます。パイプライン化は、浮動小数点数の乗算および加算など、1 サイクルでは完了しない演算のスループットを向上させます。パイプライン化により、最初の出力のレイテンシはわずかに増加しますが、各サイクルで出力が

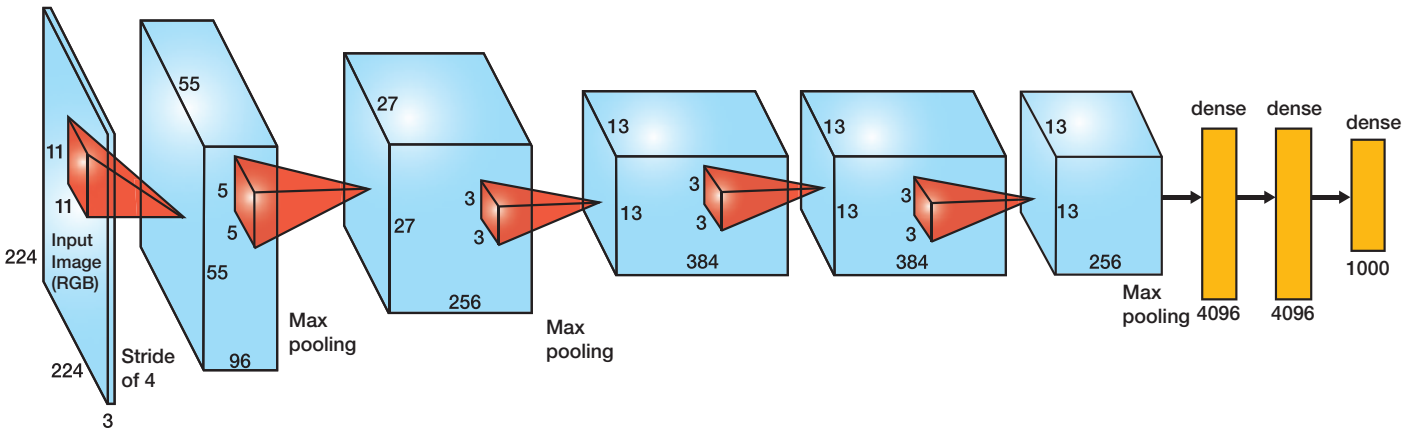


図 1 – 画像認識のベンチマークである AlexNet は、5 つの畳み込み層 (青いボックス) と 3 つの稠密層 (黄色) で構成されます。

図 2 – AlexNet の畳み込み層は、3D 畳み込み、活性化、サブサンプリングを実行します。

得られます。

AuvizDNN を使用した FPGA 上の CNN インプリメンテーション全体は、C/C++ プログラムからの関数呼び出しシーケンスのように見えます。オブジェクトとデータ コンテナのセットアップ後、図 4 に示すように、関数呼び出しが実行されて各畳み込み層が作成され、次に稠密層、最後にソフトマックス層が作成されます。

AuvizDNN (Auviz Systems 社が開発した、FPGA 上に CNN をインプリメントするための関数ライブラリ) は、CNN を簡単にインプリメントするのに必要な、すべてのオブジェクト、クラス、関数を提供します。ユーザーは、各層の作成に必要なパラメーターを指定するだけで済みます。たとえば、図 5 のコード スニペットは、どのように AlexNet の最初の層を作成できるかを示しています。

AuvizDNN が提供する構成可能な関数を使用して、CNN のあらゆるタイプとコンフィギュレーションを作成できます。AlexNet はその 1 つの例です。CNN インプリメンテーションは、完全なビットストリームとして FPGA にロードされ、C/C++ プログラムから呼び出されるので、開発者はインプリメンテーション ソフトウェアを実行せずに AuvizDNN を使用できます。

FPGA は、大量のルックアップ テーブル (LUT)、DSP ブロック、オンチップ メモリを備えているため、非常にディープな CNN をインプリメントするのに最適です。データ センター環境では、性能それ自体よりも 1 ワット当たり性能の方が重要です。データ センターには高性能が必要ですが、消費電力がデータ センター サーバーの制限を超えないようにする必要があります。

ザイリンクスの Kintex® UltraScale™ デバイスなどの FPGA は、1 ワット当たり毎秒 14 枚を超える画像を処理できるので、データ センター アプリケーション向けの優れた選択肢と言えます。図 6 を見ると、さまざまなクラスの FPGA で達成できる性能の見当がつきます。

C/C++ プログラムの重要性

畳み込みニューラル ネットワークはしだいに一般的になりつつあり、画像認識や自然音声処理などのタスクに大規模に導入されて

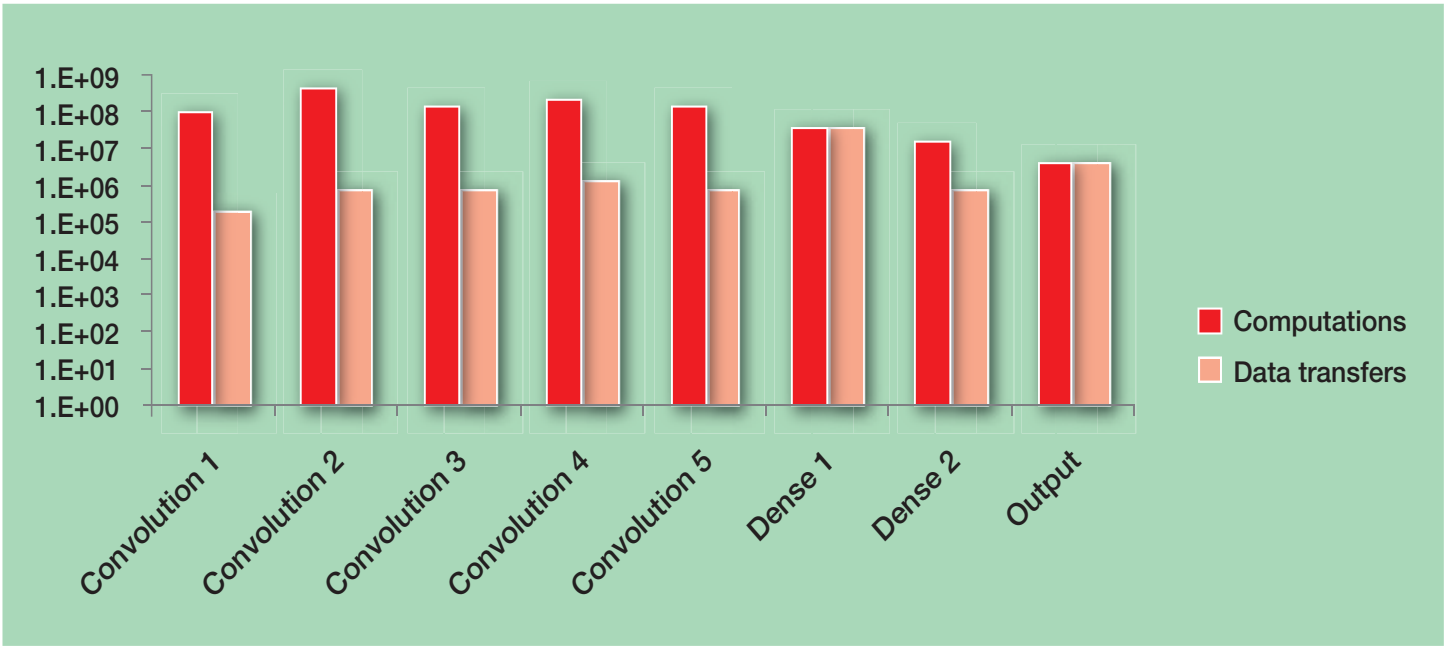


図 3 – 棒グラフは、AlexNet に含まれる計算の複雑さとデータ転送の回数の測定値を示します。

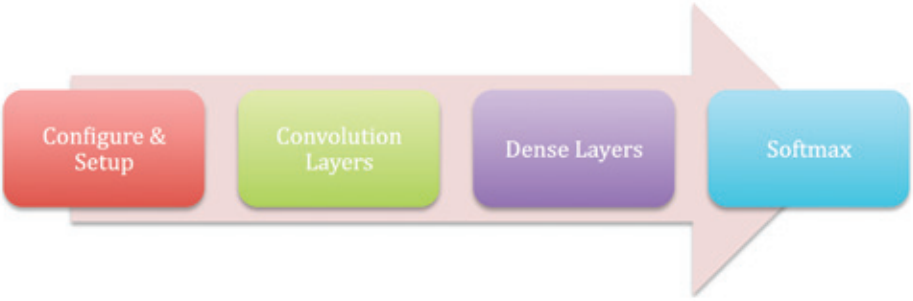


図 4 — これは CNN をインプリメントする関数呼び出しのシーケンスです。

```
/*********** calling convolution layer functions***********/

OclConv.loadkernel(convolutionLayer_xclbin);

// Layer 1
poolDesc.createPoolingDesc(pool_mode,window_size,pool_stride);

tensor0.createTensor(datatype,b,3,224,224);

tensor1.createTensor(datatype,b,96,55,55);

conv_filter1.createConvFilter(datatype,96,3,11,11):
tensor0.moveTensorData(contex, input_data, HOST2DEVICE);
conv_filter1.moveConvFilter(context, con1_data, HOST2DEVICE);
bias1.createBiasVector(datatype, 96);
bias1.moveBiasVector(context, bias1_data, HOST2DEVICE);
poolDesc.movePoolingDesc(context, HOST2DEVICE);
clFinish();
OclConv.convolutionForward(tensor0,con_filter1,tensor1,bias1,NULL,RELU, 4);
```

図 5 – AuvizDNN を使用して AlexNet のレイヤー 1 を作成するコード スニペット

います。CNN が高性能コンピューティング アプリケーション (HPC) からデータ センターへ移行するにつれて、CNN を効率的にインプリメントする手法が必要になります。

FPGA を使用して、非常に効率的に CNN をインプリメントできます。また、FPGA は非常に優れた 1 ワット当たり性能を発揮するため、データ センターに最適と言えます。AuvizDNN は、FPGA 上に CNN をインプリメントするための関数ライブラリを提供します。AuvizDNN は、FPGA を使用することの複雑さを隠蔽します。ユーザーは、AuvizDNN が提供するシンプルな関数を C/C++ プログラムから呼び出して、FPGA 上の処理を高速化できます。AuvizDNN を使用すれば、AuvizDNN ライブラリ内の関数の呼び出しを含む C/C++ コードを作成するだけで、FPGA の高速化を実現できるのです。

詳細は、www.auvizsystems.com を参照するか、sales@auvizsystems.com までお問い合わせください。

参考資料

1. A. Krizhevsky, I. Sutskever, G. E. Hinton, "ImageNet Classification with Deep Convolutional Neural Networks," *Advances in Neural Information Processing Systems*, 2012

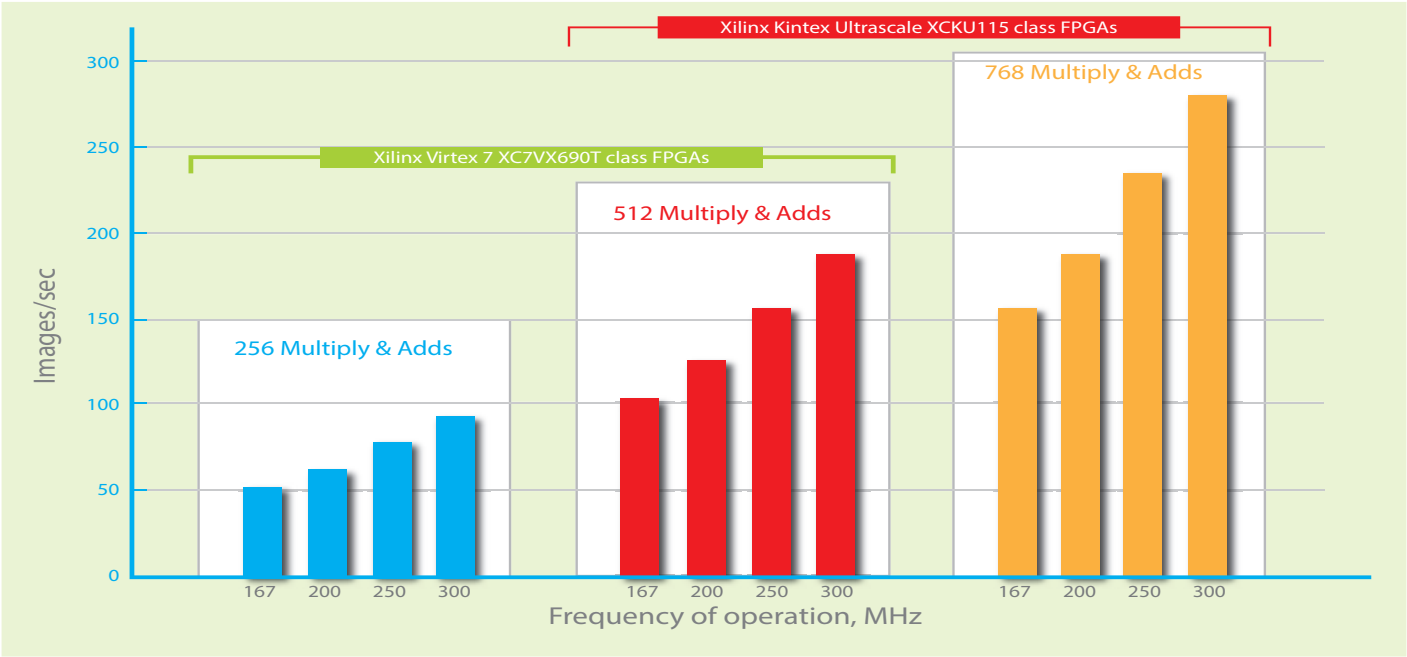


図 6 – AlexNet のパフォーマンスは、選択した FPGA のクラスによって異なります。

ザイリンクス トレーニング カリキュラムパス

XILINX

基本のFPGAアーキテクチャ E-Learning
- スライス および I/Oリソース
- メモリ および クロッキングリソース
- Architecture Wizard および Foorplan Editor

開発言語

VHDL	Verilog	System Verilog
VHDL 基礎	Verilog 基礎	System Verilog での設計
VHDL 中級	Verilog 中級	System Verilog での検証

Vivado デザインツールフロー

VivadoでのFPGA設計導入

VivadoでのFPGA設計実践

- 7シリーズデザイン
  - Chip Scope Pro ツールを使用したデバッグ法
  - FPGA 低消費電力設計のコツ
  - アナログミックスシグナル(AMS)設計
  - Vivado でのアドバンスド FPGA設計
  - パーシャルリコン フィギュレーション
- コネクティビティデザイン基礎
  - メモリインターフェイス設計
  - マルチギガビット シリアルIO
- DSPデザイン基礎
  - Simlink基礎 (MathWorks社開催)
  - SystemGenerator を使用したDSPデザイン
  - Cコードベース設計 : Vivado HLS を使用した高位合成
- エンベデッドデザイン基礎
  - Zynq システムアーキテクチャ
  - Zynq エンベデッドシステム開発
  - Zynq エンベデッド システムソフトウェア開発
  - エンベデッドマイクロブレーズ Linux開発

入門 / 初級 / 中級 / 上級

ザイリンクス販売代理店 / 認定トレーニングプロバイダ **オリジナル トレーニング**

オリジナルトレーニングの内容およびスケジュールは、各社の Web サイトをご覧ください。

AVNET	アヴネット(株)	www.avnet.co.jp/training.aspx
新光商事 Shinko Shoji Co.,Ltd.	新光商事(株)	xilinx.shinko-sj.co.jp/training/index.html
PALTEK	(株)パルテック	www.paltek.co.jp/seminar/index.htm
hdLab	(株)エッチ・ディー・ラボ	www.hdlab.co.jp/web/x500x/

詳細とご登録はこちらから **Japan.xilinx.com/training/**

All Programmable SDN Switch Speeds Network Function Virtualization

All Programmable SDN スイッチによるネットワーク機能仮想化のアクセラレーション

David Levi
Chief Executive Officer
Ethernity Networks Ltd.
Vidi.levi@ethernitynet.com

ザイリンクス FPGA ベースのプログラマブル COTS NIC は、NFV ソフトウェアアプリケーションの性能を 50 倍に高速化します。

ネットワーク機能仮想化 (NFV) とソフトウェア定義ネットワーク (SDN) への移行は、ほぼ 20 年間のネットワーク アーキテクチャの動向の中で最も革命的な変化です。オープン システムとネットワーク中立性を約束する NFV と SDN は、将来の通信ネットワークやビジネスの構成に広範囲にわたる影響を与えそうです。

Ethernity Networks 社は、ザイリンクスのデバイスを利用することによって、真にオープンで高度にプログラマブルな SDN および NFV ソリューションを迅速に市場に提供しています。本稿では、最初に NFV と SDN の展望と課題について説明し、次に Ethernity 社がこのソリューションをどのように開発したかについて説明します。

ユビキタス ハードウェアと NFV/SDN 革命

過去 20 ～ 30 年間のネットワーク インフラストラクチャ ビジネスは、主にメインフレーム ビジネス モデルの延長線上にありました。そこでは少数の大企業が独自規格のソフトウェアを動作させる独自規格のインフラストラクチャ機器を提供し、それらはすべて意図的に競合他社のシステムと通信しないように設計されていました。多くの場合、インフラストラクチャ ベンダーは、顧客のネットワークの各ノード用にカスタム ハードウェアを製造し、プログラマビリティとアップグレードへの対応を最小限に抑えて各ノードを構築します。このため、ネットワークの拡張やアップグレードを希望する顧客は、同じベンダーから次世代の機器を購入するか、またはほかの会社から全く新しいネットワークを購入するという無益な選択をするしかなく、それはやがて再び同じような選択を強いられていました。

過去 5 年間、ネットワーク事業者、研究者、新興ベンダーは、ハードウェアとソフトウェアのプログラマビリティを最大限に高めることにより、ユビキタス ハードウェア、ネットワーク中立性、オープン システム、ソフトウェア互換性への移行を追求してきました。NFV と SDN はこの動向の最先端であり、成功を約束された進行中の革命を先導する技術です。

NFV により、カスタマイズされた高価格な独自規格のハードウェア上でそれぞれの専門的なネットワーク タスクを実行するのではなく、一般的な汎用ハードウェア プラットフォーム上で動作するソフトウェアによって各種のネットワーク機能を実行できます。これらのオープンなユビキタス プラットフォームのプログラマビリティを最大限に高めることで、従来は専用のハードウェア デバイスで実行していた多くのタスクを、データ センター内で、あるいはより小規模なネットワーク ノード内で実行できます。さらに、NFV により、事業者は必要に応じて特定のサービスの新しいネットワーク ソフトウェアを一般的なハードウェア リソースにアップロードできるため、新しいネットワーク サービスの確立に要する時間を短縮できます。これにより、ネットワーク事業者は、ソフトウェアの柔軟性が制限される独自規格のハードウェアの新規購入と運用を強いられることなく、ネットワークを簡単に拡張し、ビジネスに最適なクラス最高の機能を選択できます。

NFV が効果的なのは、ネットワーク内の多くのノードが共通の機能要件を共有しているからです。要件を共有するノードには、スイッチングとルーティング、数百万のフローのクラシフィケーション、アクセス制御リスト (ACL)、ステートフル フロー アウェアネス、ディープ パケット インスペクション (DPI)、トンネリング ゲートウェイ、トラフィック分析、性能モニタリング、フラグメンテーション、セキュリティ、仮想ルーティング / スイッチングが含まれます。ただし、NFV には課題もあります。今後数年間にインターネットとデータ センター トラフィックには急速な成長が予想されているため、ネットワーク インフラストラクチャ機器はトラフィックの急激な増加を処理できなければなりません。ソフトウェアのプログラマビリティだけでは、増大する帯域幅需要に合わせて汎用ハードウェアを簡単に拡張するには不十分です。ユビキタス ハードウェアは、全体的なシステム性能を最適化できるように、再プログラム可能である必要があります。これにより、ベンダーやネットワーク事業者は、「資源を大量に投入するのではなく、効率的に利用する」手法で NFV と SDN を活用し、事業者の最終顧客である消費者からのネットワーク需要の急増に対応できます。ハードウェアとソフトウェアの両面で真にプログラマブルなインフラストラクチャこそ、NFV と SDN のビジョンを真に実現する唯一の方法です。

SDN は、物理デバイスと仮想デバイスの両方で、ネットワーク制御プレーンと基礎的なデータ転送プレーン間で標準規格に基づいたソフトウェア抽象化を利用することで従来の分散型ネットワーク アーキテクチャの複雑で静的な性質を解消する、ネットワーキングの近代的な手法です。過去 5 年間、ネットワーク業界は、OpenFlow と呼ばれる標準規格に基づいたデータ プレーン抽象化技術を開発してきました。OpenFlow は、集中化されたソフトウェア ベースのコントローラーからネットワーク ファブリックを動的にプロビジョニングする、新しい実践的な手法を提供します。

集中化されたソフトウェア プロビジョニング機能を備えたオープンな SDN プラットフォームは、プログラマビリティと自動化によってネットワークの俊敏性を飛躍的に向上させる一方で、ネットワーク運用のコストを大幅に削減します。OpenFlow のような標準規格に基づいたデータ プレーン抽象化プロトコルにより、すべての基礎的なネットワーク ハードウェアが共通の抽象化プロトコルによってアドレス指定可能になるため、プロバイダーはあらゆる機種およびメーカーのデータ プレーン機器を自由に使用できます。重要なことに、OpenFlow によって「ベアメタル スイッチ」の使用が容易になり、従来の特定ベンダーへの拘束が解消されるため、ネットワーク事業者は、サーバーなどのほかの領域の IT インフラストラクチャと同等の選択の自由をネットワーキングで実現できます。

SDN の進化は初期段階にあるため、標準規格はまだ流動的です。したがって、機器ベンダーやネットワーク事業者は、FPGA のハードウェアとソフトウェアのプログラマビリティを活用して、できる限り柔軟に SDN 機器の設計と運用を行い、自社の投資を保護する必要があります。現在販売されている FPGA ベースの SDN 機器は、大量に導入した場合でも非常に手ごろな価格です。この機器は、ハードウェアとソフトウェアの最高レベルの柔軟性と OpenFlow への準拠を実現しています。

性能アクセラレーションの必要性

NFV と SDN のいずれも、オープン性よりもさらに重要な要件は高性能でしょう。NFV ハードウェアは独自規格のシステムよりも低価格に思われますが、NFV アーキテクチャには、競争上、大量のデータの維持、次世代ネットワーキングの複雑な処理要件への対応、電力効率の継続的な向上が要求されます。

実際、NFV インフラストラクチャ グループ仕様には、ネットワーク性能向上のためのアクセラレーションの必要性について規定する特別なセクションが含まれています。この仕様は、特定の機能の作業負荷をプロセッサ コンポーネントからネットワーク インターフェイス カード (NIC) に振り分けて、TCP セグメンテーション、インターネット プロトコル (IP) フラグメンテーション、DPI、数百万のエントリのフィルタリング、暗号化、性能モニタリング / カウンティング、プロトコル インターワーキングおよび OAM など、特定のアクセラレーション機能をサポートする方法を規定しています。

このアクセラレーションを推進する主な原動力は NIC です。NIC は、サーバーをネットワークに接続する物理的イーサネット インターフェイスを装備しています。図 1 に示すように、各パケットは、10GE、40GE、または 100GE ポートを介して NIC に到着すると、IP、MAC、または VLAN などのタグ情報に基づいて、特定の仮想マシン (VM) を表すキューである仮想ポート (VP) に置かれます。次にパケットは、DMA を使用してサーバー側の適切な VM に直接送られ、処理されます。それぞれの仮想ネットワーキング機能 (VNF) は、異なる VM 上で動作します。ネットワーキング機能によっては、複数または数十個の VM を使用するものもあります。

OpenFlow は、ハードウェア アクセラレーション機能を制御し、NIC 側に置かれたこれらのハードウェア アクセラレーション機能が SDN スイッチの拡張機能として認識されるようにします。

複数の VM またはプロセッサ コア、あるいはその両方に複数の VNF を導入することで、NFV の性能を強化して多数の機能を実行できます。これにより、NFV の性能に関して 2 つの主な課題が生じます。第 1 の課題は「vSwitch」にあります。vSwitch は、通常はイーサネット NIC と仮想マシン間のネットワーク トラフィックを処理するソフトウェアです。性能上の第 2 の課題は、複数の VM 間で 40/100GE 入力データのバランスをとることです。IP フラグメンテーション、TCP セグメンテーション、暗号化またはほかの専用ハードウェア機能を追加する場合、NFV ソフトウェアには、性能要件への適合と消費電力の削減を支援するハードウェアが必要です。理想的には、ネットワーク機器の収容に必要なスペースを削減できるように、このハードウェアはコンパクトであるべきです。

NFV の課題と多様なネットワーキング機能に対応するため、NFV と SDN 用の NIC カードは、極めて高い性能とともに最大限の柔軟性を必要とします。

チップ ベンダー各社は、NFV ハードウェアをいち早く市場に提供しようとする試みの中で、それぞれある程度のプログラマビリティを備えた NIC カード用プラットフォームを提案してきました。現在 Intel 社は、NIC コンポーネントの主要プロバイダーとして、パケット処理アクセラレーション用の DPDK パッケージを提供しています。EZchip 社は、Linux の動作と C プログラミングに対応した NPS マルチスレッド CPU を提供しています。Marvell 社は、同社の Xelerated プロセッサ向けに、総合的データ プレーン ソフトウェア スイートを 2 種類提供しています。Metro Ethernet および Unified Fiber Access アプリケーションは、いずれも NPU 上で動作するアプリケーション パッケージと、ホスト CPU 上で動作するコントロール プレーン API によって構成されます。Cavium 社は、同社の Octeon ファミリ向けに、より汎用性の高いソフトウェア開発キット (SDK) を選択しました。Broadcom 社、Intel 社、および Marvell 社の L2/L3 スイッチは、主に検索と vSwitch オフロード

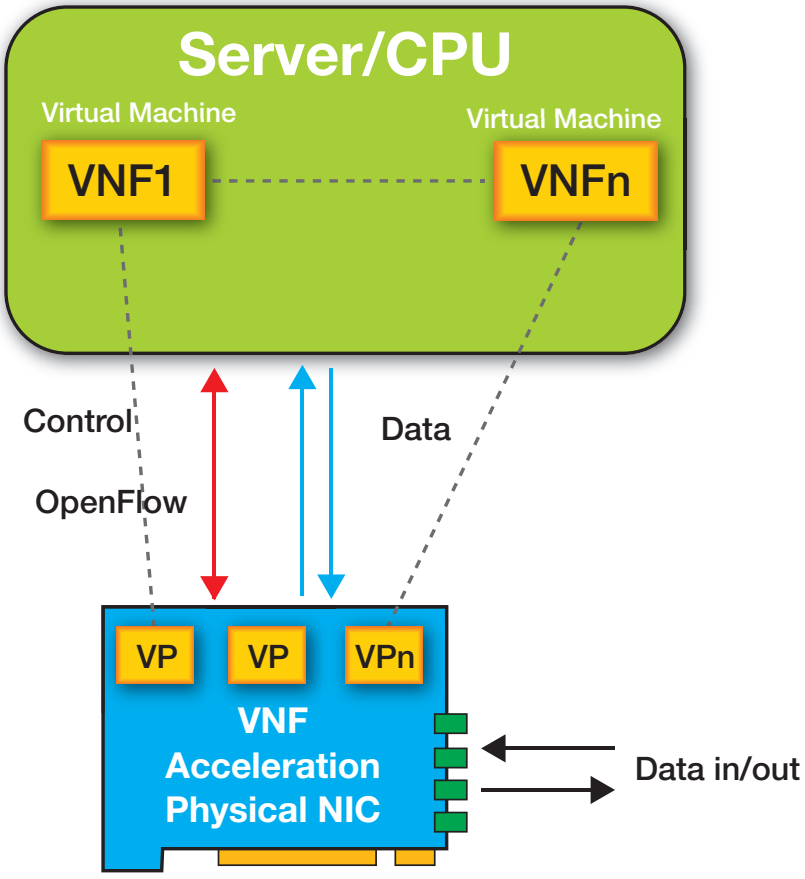


図 1 – パケットが到着すると、NIC は特定の仮想マシンを表す仮想ポート (VP) にパケットを入れます。次にパケットはサーバー側の適切な仮想マシンに DMA で送信され、処理されます。

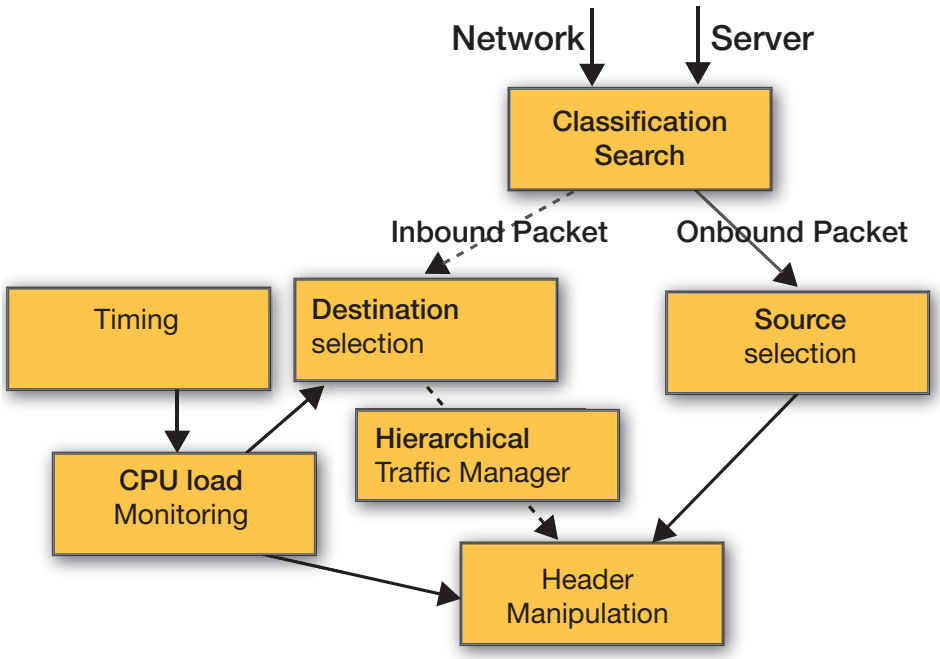


図 2 – この概要ブロック図は、仮想マシンのロード バランシングとスイッチングを示しています。

用に使用されています。他方、Netronome 社の新しい FlowNIC は、同社の専用ネットワーク プロセッサ ハードウェア上で動作するソフトウェアを搭載しています。

これらの製品のすべてがオープンな NFV 手法を標榜していますが、実際にはオープンとは言えません。これらの手法は、柔軟性に乏しく、(ほぼ間違いなく) 制約の厳しいハードウェア インプリメンテーションが含まれています。これらはソフトウェア内でのみプログラム可能であり、SoC または標準プロセッサ内の柔軟性に乏しい独自規格のハードウェア インプリメンテーションに依存しています。

NFV 性能のアクセラレーションに最適な Ethernity 社の All Programmable NIC

プログラマビリティの向上と性能の飛躍的な向上を両立させるため、多くの企業が既製の CPU と FPGA を組み合わせたハイブリッド手法を検討しています。過去 2 年間に、多くのデータ センター事業者 (特に Microsoft 社) が、ハイブリッド アーキテクチャによって得られた性能の飛躍的な向上に関する説明資料を公開しています。Microsoft 社の場合、「The Catapult Project」というホワイト ペーパーで、性能が 95% 向上したのに対して消費電力は、10% の増加 で済んだと述べています。Intel 社は、167 億ドルをかけて FPGA 業界第 2 位の Altera 社を買収した主な理由として、FPGA と CPU を組み合わせたデータ センター NIC の強力さを挙げています。

同じような CPU-FPGA のハイブリッド手法は、仮想マシン上で仮想ネットワーキング機能を実行する NFV にも適用できます。この手法では、FPGA は、サーバーの CPU/VM 上で動作する仮想ネットワーク機能のアクセラレーションのために拡張できる、完全なプログラマブル NIC として機能します。

しかし、完全に FPGA に基づいた NIC カードは、NFV 向けの理想的な COTS ハードウェア アーキテクチャです。FPGA ファームウェア ベンダー各社は、FPGA NIC 上で動作する NFV 性能のアクセラレーション用のファームウェアを提供できます。また FPGA メーカーは最近、より多くのユーザーが NFV 機器を設計できるように、OpenCL™ および C++ デザイン エントリとプログラミングの迅速化を可能にする、ザイリンクスの SDAccel™ および SDSoC™ 開発環境に類似の C コンパイラ テクノロジを開発しています。

NFV の性能を加速するために、NFV ソリューション プロバイダーは、複数の VM 上に VNF を分散する目的で VM の数を増やしています。複数の VM を運用する場合、IP フラグメントをサポートしながら仮想マシン間でトラフィック負荷のバランスをとる必要があるため、新たな課題が生じます。また、VM と VM の間、VM と NIC の間の切り替えのサポートにも課題があります。純粋なソフトウェア ベースの vSwitch エレメントは、これらの課題に対処するには性能不足です。また、VM が特殊なバーストを適切に格納し、パケットの順序を乱さないように、VM のインテグリティを維持する必要があります。

NFV の性能上の問題解決に焦点を合わせた Ethernity 社の ENET FPGA ファームウェアは、各 VM 用の専用仮想ポートを維持しながら、L2/L3/L4 タグに基づいてデータをスイッチングする vSwitch の機能をアクセラレートできる、仮想スイッチ / ルーター インプリメンテーションを提供します。特定の VM が利用できない場合、ENET は最大 100 ミリ秒のトラフィックを格納し、VM が利用可能になった時点で DMA を使用してその VM にデータをリリースします。標準 CFM パケット ジェネレーターおよびパケット アナライザーの実装によって遅延測定機能を備えた ENET は、VM の可用性と状態を測定し、各 VM が負荷分散用に使用できるかどうかを ENET のステートフル ロード バランサーに指示します。パケット リオーダー エンジンは、たとえばパケット転送の順序が乱れたために 1 つの機能に複数の VM が使用される可能性がある場合、フレームの順序を修復できます。

図 2 に、VM ロード バランシング用の ENET ソリューションのブロック図を示します。

図 2 では、クラシフィケーション ブロックは L2、L3、L4 フィールドの階層的クラシフィケーションを実行し、即座に閉じることがない long-lived TCP (telnet、FTP など) をサポートする接続とフロー用の経路を維持します。ロード バランサーは、その接続上に伝達される複数のデータ パケットが、ほかの利用可能なサービス ホストにロード バランスされないようにする必要があります。ENET は、非アクティブ フローを削除するエージング メカニズム機能を備えています。

クラシフィケーション ブロック内には、L2/L3/L4 フィールドに基づいたバランシング ハッシュ アルゴリズムをコンフィギュレーションしました。このアルゴリズムにはフラグメンテーションが含まれているので、ロード バランサーは内側トンネル情報 (VXLAN や NVGRE など) に基づいてバランシングを実行することができ、IP フラグメント接続は特定の接続 /CPU によって処理できます。VM と VM の接続では、クラシファイアと検索エンジンが vSwitch ソフトウェアに代わってセッションをデスティネーション VM に転送します。他方、クラシファイア機能は、IP アドレスの変更またはプロトコルのオフロードを念頭に置いて、フローの出力経路に基づいて各入力フローにヘッダー操作規則を割り当てます。

デスティネーション選択ブロックのロード バランサーは、加重ラウンドロビン (WRR) 手法に従って、新たな各フローに対して利用可能な VM からデスティネーション アドレスを割り当てます。WRR は、VM 負荷モニタリング ブロックから得られる情報に基づいてコンフィギュレーションされます。

階層的トラフィック マネージャー ブロックは、利用可能な VM との間の階層的 WRR をインプリメントし、優先度、VM、物理ポートに基づいた 3 つのスケジューリング階層を含むように、各 VM の出力仮想ポートを維持します。CPU 階層は特定の VM を表します。優先度階層は、特定の VM によってサービスされるさまざまなサービス / フローに重みを割り当てることができます。外部 DDR3 とともに動作する ENET は、100ms のバッファリングをサポートし、特定の VM の瞬間的な負荷に対応します。

VM 負荷モニタリングは、ENET プログラマブル パケット ジェネレーターおよびパケット アナライザーを使用して、Y.1731 および 802.1ag 規格に準拠したキャリア イーサネット サービス モニタリングを実行します。VM 負荷モニタリング ブロックは、VM に対するイーサネット CFM 遅延測定メッセージ (DMM) プロトコルの生成などの測定基準を使用して、各 CPU/VM の可用性に関する情報を維持します。このブロックは、各送信パケットにタイムスタンプを押し、送信と受信の間のデルタ時間を測定することにより、各 VM の可用性を判定し、その結果に基づいて利用可能な VM をデスティネーション選択ブロックに指示します。

ソース選択ブロックは、ホストからユーザーに送信されるどのアウトバウンド トラフィックが分類されるかを決定し、そのパケットのソースを判定します。

ENET 内のヘッダー操作ブロックは、ネットワーク アドレス変換 (NAT) を実行して、入力アドレスを適切な VM の IP アドレスで置き換え、NIC がフロー、パケット、またはサービスを適切な VM に転送できるようにします。アウトバウンド トラフィックについては、NAT は逆の動作を実行し、元の IP アドレスを使用してパケットをユーザーに送信します。ヘッダー操作ブロックは、トンネルのカプセル化も実行します。この場合、ヘッダー操作ブロックは、クラシファイアによってクラシフィケーションから割り当てられた動作規則を実行し、CPU 操作に対する (または CPU 操作からの) トンネル ヘッダーやほかのヘッダーを削除します。逆方向の場合、このブロックは出力ユーザー ポートに対して元のトンネルを付加します。

事業者のネットワークの加入者数の増加とともに、フロー テーブルのサイズが急速に拡大し、標準サーバーのキャッシュ容量を超え

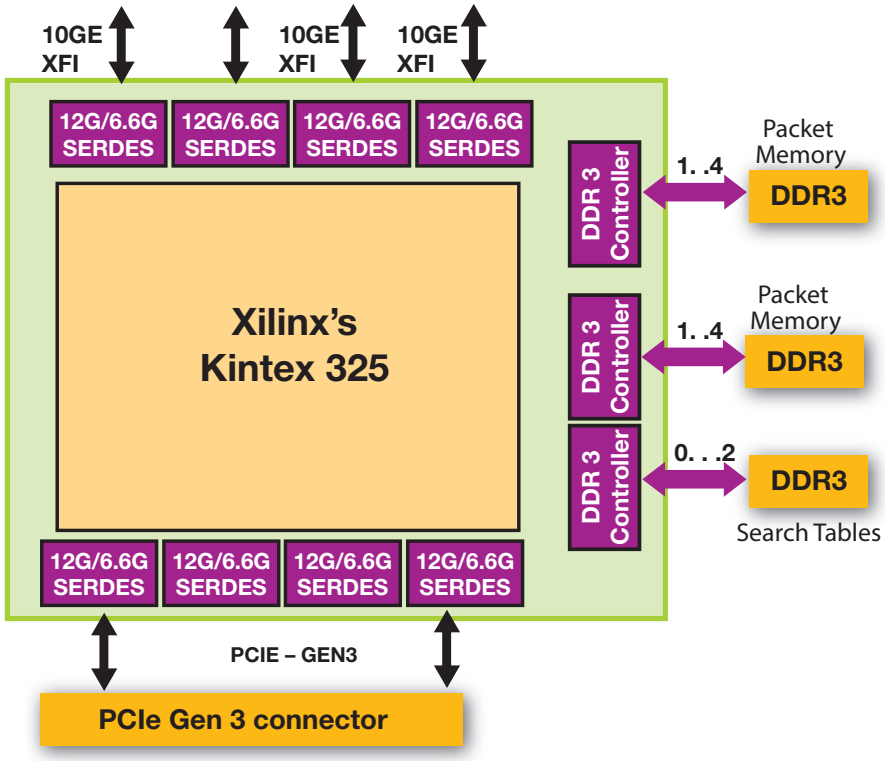


図 3 – Ethernity 社の NFV ネットワーク インターフェイス カードの中核には、ザイリンクス Kintex FPGA があります。

ることがあります。現在の OpenFlow システムは、40 個の異なるフィールド、IPv6 アドレス、マルチプロトコル ラベル スイッチング (MPLS)、およびプロバイダー バックボーン ブリッジ (PBB) を必要とするテーブル エントリを使用するため、特にこの状況がよく起こります。ENET 検索エンジンおよびパーサーは、複数のフィールドのクラシフィケーションと数百万のフローの処理をサポートしており、クラシフィケーションおよび検索機能の作業負荷をソフトウェア アプライアンスから取り除くことができます。

最後に、ENET パケット ヘッダー操作エンジンにより、ENET はあらゆるプロトコル処理の作業負荷を取り除き、TCP セグメンテーションとともに、あるいは仮想 EPC (vEPC) インプリメンテーション用の 3GPP プロトコル、XVLAN、MPLS、PBB、NAT/PAT などの各種プロトコル間のインターワーキングとともに、生のデータ情報を VM に提供できます。

Ethernity 社は、ファームウェア以外に、ACE-NIC (図 3) と呼ばれる NFV NIC も開発しています。この NIC の開発のために、筆者らは、(キャリア イーサネット ネットワーク内の数十万台のシステムに既に導入済みの) ENET SoC ファームウェアを、ワンチップのザイリンクス Kintex®-7 FPGA に統合しました。また、NIC および SRIOV のサポート、ネットワーク プロセッシング (クラシフィケーション、ロード バランシング、パケット モディフィケーション、スイッチング、ルーティング、OAM など)、100ms バッファリング、フレーム フラグメンテーション、および暗号化という 5 つの個別コンポーネントの機能も、同じ FPGA に統合しました。

ACE-NIC は、COTS サーバー内で運用される、OpenFlow 対応ハードウェア アクセラレーション NIC です。ACE-NIC は、vEPC および vCPE NFV プラットフォームの性能を 50 倍に高速化し、NFV プラットフォームに関連するエンド ツー エンドのレイテンシを劇的に削減します。新しい ACE-NIC は、4 つの 10GE ポートと、Ethernity 社の ENET フロー プロセッサ ベースの FPGA SoC 用に設計されたソフトウェアおよびハードウェアを搭載し、PCIe® Gen3 をサポートします。さらに、ACE-NIC は、FPGA SoC に接続されるオンボード DDR3 を搭載し、100ms バッファリングと 100 万エントリの検索をサポートします。

Ethernity ENET フロー プロセッサ SoC プラットフォームは、特許取得済みの独自のフロー ベース処理エンジンを使用して可変サイズの任意のデータ単位を処理し、マルチプロトコル インターワーキング、トラフィック管理、スイッチング、ルーティング、フラグメンテーション、タイム スタンピング、ネットワーク プロセッシングの機能を提供します。このプラットフォームは、ザイリンクス 28 ナノメートル Kintex-7XC7K325T FPGA 上では最大 80 Gbps をサポートし、さらにハイエンドな FPGA 上ではより高いスループットをサポートします。

ACE-NIC は、誤差が数ナノ秒以内のフレームごとのタイム スタンピング、パケット ジェネレーター、パケット アナライザー、100ms バッファリング、フレーム フィルタリング、VM 間のロード バランシングなどの基本機能を備えています。また、複数のクラウド アプライアンスに対応して、仮想マシンごとに仮想ポートを割り当てる機能も備えています。

さらに、ACE-NIC は、NFV vEPC 専用のアクセラレーション機能を備えています。これらの機能は、フレーム ヘッダー操作およびオフロード、16K 仮想ポート スイッチのインプリメンテーション、プログラム可能なフレーム フラグメンテーション、QoS、カウンターおよび課金情報などで構成され、vEPC 用の OpenFlow によって制御可能です。ACE-NIC は、独自のハードウェアおよびソフトウェア デザインにより、ソフトウェア パフォーマンスを 50 倍に高速化します。

Ethernity All Programmable SDN スイッチ

同じように、Ethernity 社は、ENET SoC ファームウェアを FPGA 内に統合して、OpenFlow バージョン 1.4 および完全なキャリア イーサネット スイッチ機能をサポートする All Programmable SDN スイッチを開発し、ホワイト ボックス SDN スイッチ導入の Time-to-Market を加速しています。

ENET SoC キャリア イーサネット スイッチは、128 の物理チャネル上に分散された 16,000 個の内部仮想ポート間で、5 レベルのパケット ヘッダーを使用してフレームのスイッチングとルーティングを実行できる、MEF 準拠の L2/L3/L4 スイッチ / ルーターです。このスイッチは、FE、GbE、10GbE イーサネット ポートと 4 レベルのトラフィック管理スケジューリング階層をサポートします。フラグメント フレームをサポートする基本アーキテクチャを備えた ENET は、ゼロ コピーのテクノロジを使用して IP フラグメンテーションと機能のリオーダーを実行できるため、セグメンテーションと再アセンブルに専用のストア アンド フォワード バッファは必要ありません。さらに ENET は、統合されたプログラマブル パケット ジェネレーターおよびパケット アナライザーを搭載しており、CFM/OAM 操作が容易に行えます。最後に ENET は、3GPP、LTE、モバイル バックホール、ブロードバンド アクセスで機能します。ENET は複数プロトコル間のインターワーキングをすべてゼロ コピー操作でサポートするので、ヘッダー操作のためにフレームを再ルーティングする必要はありません。

明らかに、通信業界は新しい時代の幕開けを迎えています。私たちは NFV と SDN の分野に多くの新たなイノベーションを目にすることになります。NFV 性能のアクセラレーションや SDN スイッチ用の新しいソリューションは、SDN の新しいバージョンをサポートする機能を備えていなければなりません。Intel 社が Altera 社を買収したことや、プログラマビリティの強化を追求したハードウェア アーキテクチャの数が増えていることから見ても、プロセッサ + FPGA のハイブリッド アーキテクチャの数が増えていくことは確実に予想できます。それとともに、NFV 性能のアクセラレーションを実現する新しい革新的な手法も増えていきます。

FPGA ベースの NIC による NFV のアクセラレーションは、汎用プロセッサに基づいた NFV の柔軟性を提供すると同時に、(GPP ではサポートされない) 特定のネットワーク機能のアクセラレーションを実行しながら (GPP では維持できない) 必要なスループットを供給します。FPGA プラットフォーム内で SDN と NFV を効率的に組み合わせることにより、ネットワーク アプリケーション分野の IP コア ベンダーの新しいエコシステムのイノベーションを促進する、All Programmable ネットワーク デバイスのデザインを実現できます。

Xilinx FPGAs Serve Performance SDN

ザイリンクスの FPGA で高性能 SDN を実現

Corsa Technology 社は、柔軟で再プログラム可能な FPGA を利用して、同社初のソフトウェア定義ネットワーキング スイッチの設計を 6 カ月弱で完了し、販売を開始しました。

Yatish Kumar
Chief Technology Officer
Corsa Technology
yatish@corsa.com

ソフトウェア定義ネットワーキング (SDN) は大きな注目を浴びていますが、それに値する具体的成果を上げていないと主張する人もいます。初期の SDN は、主要な研究機関と、自社の既存の非 SDN ファームウェアを迅速にカスタマイズしたハードウェア企業が連携して取り組んだ作業の中で導入されていました。これらの活動は SDN の理論を実証しましたが、概念実証用の SDN と、世界規模で協調する実稼働ネットワーク用の適切な SDN の間には、まだ大きな差があります。

Corsa Technology 社は、ネットワーク設計者および事業者と協力して SDN のビジョンを定義しました。適切な SDN とは、ネットワーク アーキテクチャがトラフィック パターンやユーザー需要に応じてリアルタイムに変化し適応するものであると、彼らは何度となく筆者らに語りました。この柔軟性は、従来の数分の 1 のコストで性能の大幅な向上を実現します。

Corsa 社はこの考え方を指針として、SDN をシンプルなデザイン パターンとして定義しました。ソフトウェアとハードウェアの分離、オープン インターフェイスを介した通信、すべての制御 (頭脳) をソフトウェアに任せてハードウェア (筋肉) をできる限り高性能にするといった基本構想は、他社の多くが共有しています。しかし、Corsa 社はさらにその先に進み、ネットワーキングの新しい世界秩序が高性能ハードウェアに何を要求しているのかを詳細に分析しました (図 1)。

その結果、ネットワーク設計者の SDN のビジョンを実現するハードウェアの定義が得られました。筆者らはそれを「リーン ハードウェア」と呼んでいます。リーン ハードウェアは、導入しやすい適切なサイズ、非常に高性能、極めて大量のネットワークのトラフィックにも対応可能な高い柔軟性と拡張性を備えています。約 10% の機能しか必要でないのにもかかわらず、大型で高価格な機器を購入する必要があるでしょうか。ハードウェアが十分な柔軟性とプログラマビリティを備えていれば、特定のネットワーク要件に合わせてハードウェアを調整し、適応させることができます。WAN エッジや構内ネットワーク エッジで、同じリーン ハードウェアをネットワーク内のさまざまなエレメントとして機能させることも可能です。

独自規格のハードウェアとソフトウェアは、ローカルで柔軟性に欠け、固定機能しかなく、複雑になりがちですが、適切な SDN を導入すればその制約を解消できます。Corsa 社の高性能 SDN は、拡張性に優れた柔軟で高性能なハードウェア プラットフォームにより、シンプルなデザイン パターンの中で、ソフトウェア定義ネットワーキングの真の約束を実現します。

ハードウェア デザインにかかる圧力

こうした柔軟な SDN ネットワーキングの構想は、ネットワーク ハードウェアのデザインはどのように変わっていくべきかという問題に対して、直接的な影響を与えます。SDN ネットワーク アーキテクチャは新たなイノベーションの影響を受け迅速に変化するため、SDN ハードウェア ソリューションの Time-to-Market はこれまで以上に重要になります。

ハードウェア プラットフォームは、システム デザイン、ボードレベルのデザイン、機械設計、SoC の選択や設計を組み合わせたものです。通常、SDN のような新しい市場では、SoC は市販シリコンとして提供されていません。ハードウェア ソリューションには、ASIC、NPU、または FPGA を選択する必要があります。SDN では、ネットワークの変化のペースが速いため、この決定は比較的簡単にできました。

カスタム ASIC を使用したネットワーキング ハードウェアの設計、作成、実装には 3 年ほどかかります。その内訳は、ハードウェアの選択とアーキテクチャに 6ヶ月、ASIC デザインに 1 年、ボード デザインと製造に 4 ヶ月、ソフトウェアの統合とテストに 12 ヶ月です。しかもこれは不具合の発生と再設計の必要がない場合を想定しています。

ASIC は、最初のプロトタイプまでの期間が長すぎるため、Corsa 社にとって受け入れがたい選択肢でした。

他方、ネットワーク プロセッシング ユニット (NPU) は、ネットワーク アプリケーション専用に設計された市販プログラマブル シリコンです。NPU は柔軟性があり、再プログラム可能ですが、帯域幅が限られている

ため、大規模なスイッチング機能を実装できません。また NPU は、複雑な独自規格のプログラミング モデルを使用しており、仕事の変更が困難です。SDN には完全な柔軟性とスケーラブルな高性能が必要なので、NPU も選択から外されました。

SDN の Time-to-Market の要求を適切なソリューションで解決するため、Corsa 社は FPGA を選択し、ザイリンクス Virtex®-7 デバイスの柔軟性を利用して、6 ヶ月でソリューションを開発しました。

FPGA を使用したデザインでは、次の作業を並行して進めることができました (図 2 を参照)。

- システム アーキテクチャ (4 ヶ月)
- RTL コーディング (6 ヶ月)
- ソフトウェア デザイン (6 ヶ月)
- PCB のデザインと製作 (4 ヶ月)

最も重要なのは、さまざまなデザイン活動を進めながら、FPGA プラットフォーム上でオンザフライの RTL 変更が可能で、性能と規模を最適化できたことです。

インクリメンタル デザインの利点

筆者らは、FPGA の配列に基づいたスライス単位でシステム アーキテクチャを開発しました。この手法により、完全な機能セット用に計画された容量を残しながら、実現可能な最小限の機能を備えた 単一のスライスを開発できました。ASIC や NPU ベースの開発手法とは異なり、先にアーキテクチャ全体の設計を完了してから RTL に移行する必要はありません。その結果、作業用コードをシステムと並行して開発し、はるかに速く主要顧客に手渡すことができました。

ユース ケースやアプリケーションによって、必要な機能は異なります。常にすべての機能が必要とされるわけではありません。筆者らは、FPGA のハードウェア レベルのプログラマビリティを利用して、特定のユース ケースで必要とされる機能バンドルと性能に合わせて、小規模な RTL インプリメンテーションを作成できました。デザインの途中で (あるいは今からでも)、10G MAC と 100G MAC の置き換え、スイッチング ファブリックからクラシフィケーション エンジンへのリソースの移動、特定のプロトコル用のハードウェア アクセラレーションの追加や削除を行うことが可能です。こうした柔軟性は、ASIC や NPU に比べて、ゲート数の面で物理的に小さなフットプリントにつながります。また、主要顧客が関与した段階で不可避的に発生する、予測できないユース ケースにも対応できます。シーケンシャル デザインでは、製品がラボに到着するまで顧客の詳細な関与が得られないにもかかわらず、ASIC や NPU の要件を完全に定義しなければならないため、「にわとりが先か卵が先か」という問題が起こりがちです。

SDN スイッチのデザイン

SDN は、ネットワーク機器をどのように開発するべきかに関して、従来の常識とは大きく異なります。SDN の主な要件とは、再プログラム可能なハードウェアは、開発と販売において従来の固定機能のハードウェアに対して競争上優位に立てるということです。SDN は、この発想を利用することで、ネットワーキングの展開に破壊的な変化をもたらします。従来のネットワーキング デザインの常識は、今や大きく変わろうとしています。

ここでは、SDN への関心を高めている 3 つの主な要因について説明します。

1. ネットワーキングの新たな問題を解決する、新しいネットワーク プロトコルの迅速な導入

新しいネットワーク プロトコルの標準規格が確定されるには、少なくとも 3 年はかかり

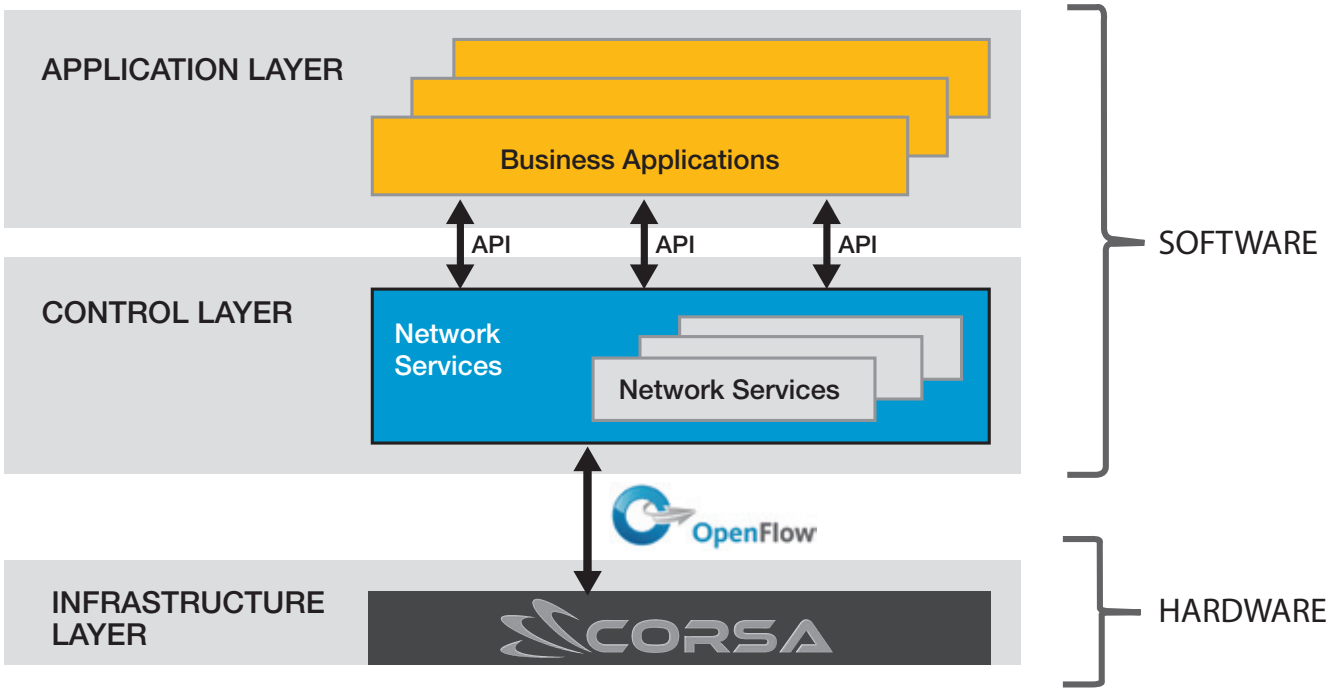


図 1 – SDN は、パケット転送データ プレーンを制御プレーンから分離します。

ます。ハードウェアへのプロトコルの実装にさらに 2 ～ 3 年かかり、その後やっと実際に導入されます。SDN では、新しいプロトコルはソフトウェアにインプリメントされ、ほぼ即座に設置済みシステムに導入されます。これにより、5 年のサイクルが 2 ～ 3 ヶ月以内に短縮されます。

2. オープンなハードウェア プラットフォームをベースとする、「業績主義」に基づいた新しいネットワーク プロトコルの選択

標準規格は、多くの場合、技術的というよりもむしろ政治的な用件により決定されます。さまざまな勢力が提案について議論し、修正を加えると、最終的な仕様はすべての関係者の立場を勘案した妥協の産物となります。このプロセスでは、小規模なプレイヤーは多くの場合無視されるか、脇に追いやられます。SDN では、誰もがプロトコルを開発し、産業用として提供できます。事業者から見てメリットのあるプロトコルは普及し、メリットがないプロトコルは衰退します。この「適者生存」の手法は、最良の技術的アイデアが成功するための、はるかに確実な選択プロセスです。

3. まだ発明されていないプロトコルへのフィールド アップグレードによる、インフラストラクチャの再利用

毎年数十億ドルが新しいネットワーク機器に支出されています。購入した機器の使用期間は 3 ～ 5 年です。購入時点で存在しないプロトコルや機能は、多くの場合、3 ～ 5 年後の機器の更新まで導入できません。SDN では、新しいプロトコルは、現場に設置された機器に即座に導入できそうです。これにより、機器の使用期間を 5 年を超えて延長できる上に、次の新しいテクノロジが登場したときはただちに利用できます。

FPGA と ASIC の比較

SDN スイッチングが競争力を高めるには、高性能、柔軟性、拡張性を導入し易い価格のパッケージで提供する必要があります。従来の常識では、このような競争力の高いシステムを開発するには、固定機能の ASIC が必要でした。28 ナノメートル テクノロジ ノードの FPGA が登場するまで、この常識は間違いではありませんでした。しかし、28nm およびそれ以降の FPGA は、破壊的なスケールに到達しています。FPGA はもはや、グルー ロジック用の規模の大きい PLD デバイスではありません。FPGA は、1990 年代初頭に与えられたフィールド プログラマブル ゲート アレイという名称をついに実現するに至りました。

性能、柔軟性、拡張性が非常に高い現在の FPGA テクノロジは、ネットワーク設計者に必要な SDN の属性リストと理想的に一致します。IP コア ライブラリ、メモリ、I/O を始めとするいくつかの領域で、FPGA テクノロジは SDN に大きなメリットをもたらします。

知的設計資産 (IP) については、基本的なネットワーキング機能が FPGA 内のスタンダード セルを使用してインプリメントされています。これには、数十個の 10/100G イーサネット MAC を含む大規模なブロック、PCIe® インターフェイス、Interlaken

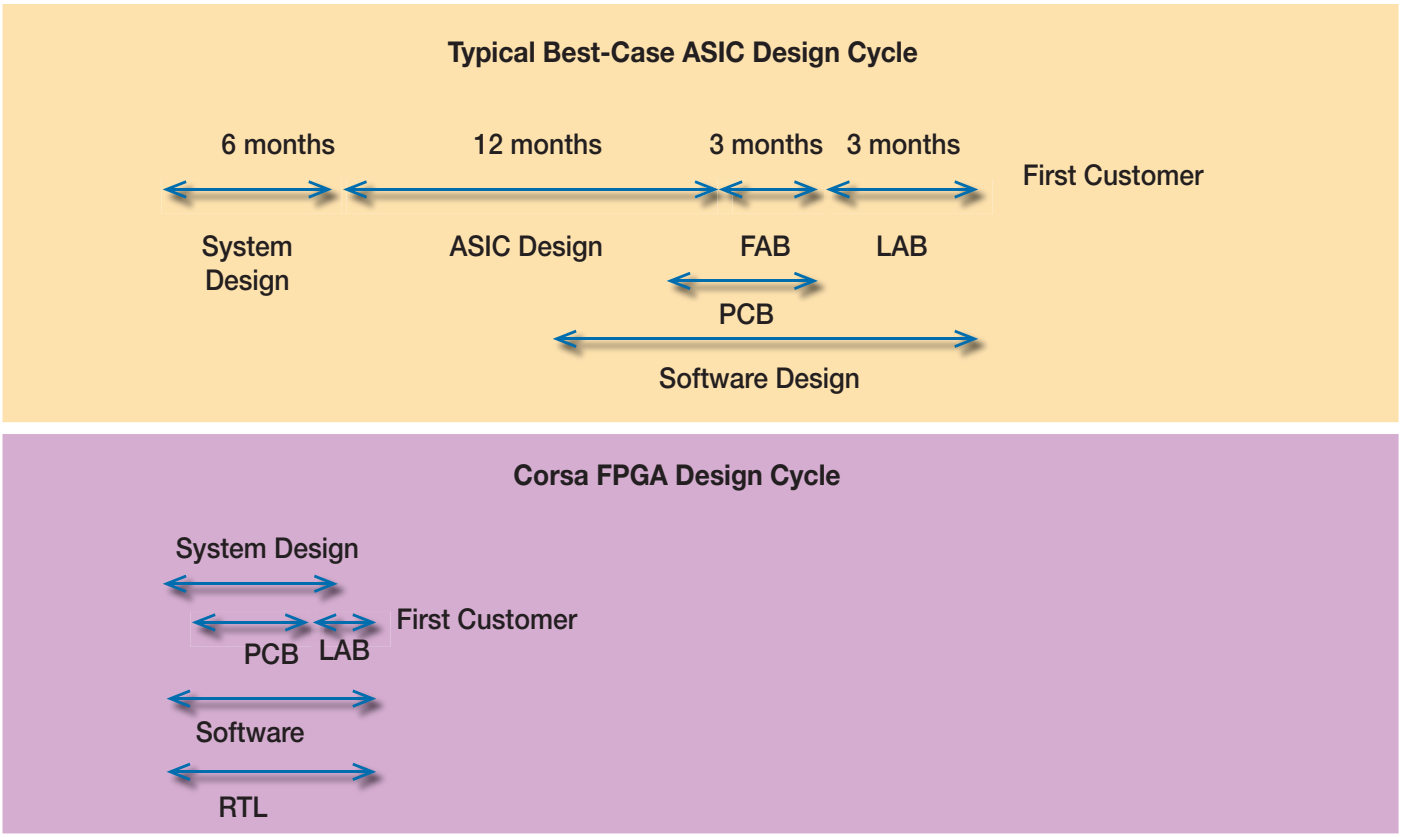


図 2 – Corsa 社の FPGA ベースのデザイン サイクルは、標準的な ASIC のデザイン サイクルよりもはるかに短期間です。

インターフェイス、エンベデッド ARM® コア、DDR3 インターフェイスが含まれます。これらの IP コアは、豊富な事前設計済み / 事前最適化済みブロックを SDN スイッチ設計者に提供します。

ネットワーキング デバイスには拡張性が重要です。拡張性に貢献する領域の 1 つがメモリです。パケット スイッチングには、小さなメモリ構造が大量に必要です。これらのメモリ構造は、プロセッシング ユニットとの間で 1 テラビット以上のトラフィックを転送できる帯域幅と容量を提供します。FPGA のメモリは最小限のダイ面積で済むように最適化されているため、テラビット規模のルーティングを実現するのに便利です。

I/O については、ネットワーキングには大量の SerDes インターフェイスが必要であり、各インターフェイスには大きなアナログ コンポーネント、パワーアンプ、デジタル ロジックが含まれます。このため、I/O に使用されるダイ面積が大きくなりすぎる場合があります。FPGA テクノロジの優れた I/O ブロックは、ダイの使用面積がネットワーキング ASIC と同等に抑えられています。

ダイ面積に関する上記の利点を考え合わせると、基本的な FPGA テクノロジは最適な形式で、ASIC の複雑性の少なくとも半分で実現可能であり、ダイ面積の 50% 以下を残すことが簡単に理解できます。CLB とスタンダード セルの利点を比較するときは、このことを考慮に入れる必要があります。比較的低ボリュームの (10 万ユニットが大きいと見なされる) ネットワーキング ASIC ビジネスの価格設定では、価格差がはっきりと現れます。

つまり SDN によって、私たちは、従来は百万ドル規模の NRE 費用 と膨大な ASIC 開発作業が必要とされていたシステムをサポートするために、フィールドでプログラム可能な、高度なプログラマブル プラットフォームを突然手に入れたのです。これは、すべての書物が羽ペンとインク入れを用いて一冊ずつ書かれていた時代に印刷機が発明された衝撃にも似ています。

Corsa 社の高性能 SDN

Corsa 社では、ネットワーキング市場における 2 つの破壊的な動向を認識しました。1 つはプログラム可能なネットワーク エレメントへの要求であり、もう 1 つは固定機能チップを置き換える FPGA の出現です。そこで、筆者らは理想的な SDN スイッチのデザイン作業に着手しました。図 3 に、このようなデバイスのシステム アーキテクチャを示します。

高性能 SDN スイッチは 2 つのコンポーネントで構成されます。1 つは非常に高性能なパケット クラシフィケーション エンジンで、スイッチ ファブリックの前に置かれます。このクラシファイアは、OpenFlow 仕様では、パケット ヘッダーを検査し、パケット内の各種プロトコルのソース フィールドとデスティネーション フィールドに基づいて転送先を決定する、一連のマッチ アクション テーブルとして定義されています。転送先が決定されたパケットは、第 2 のコンポーネントである高速スイッチ ファブリックに送られます。このファブリックは、1 テラビットのデータのバッファリングおよびスイッチング機能を備えています。

このデータ レートに必要なバッファの帯域幅と容量は、高性能 SDN スイッチの物理アーキテクチャに大きな影響を与えます。これらのスイッチには、WAN エッジや構内ネットワーク エッジなどの大量アグリゲーション ポイントでトラフィックが輻輳した場合でも高スループットを維持できるように、100 ミリ秒以上のパケット バッファリング

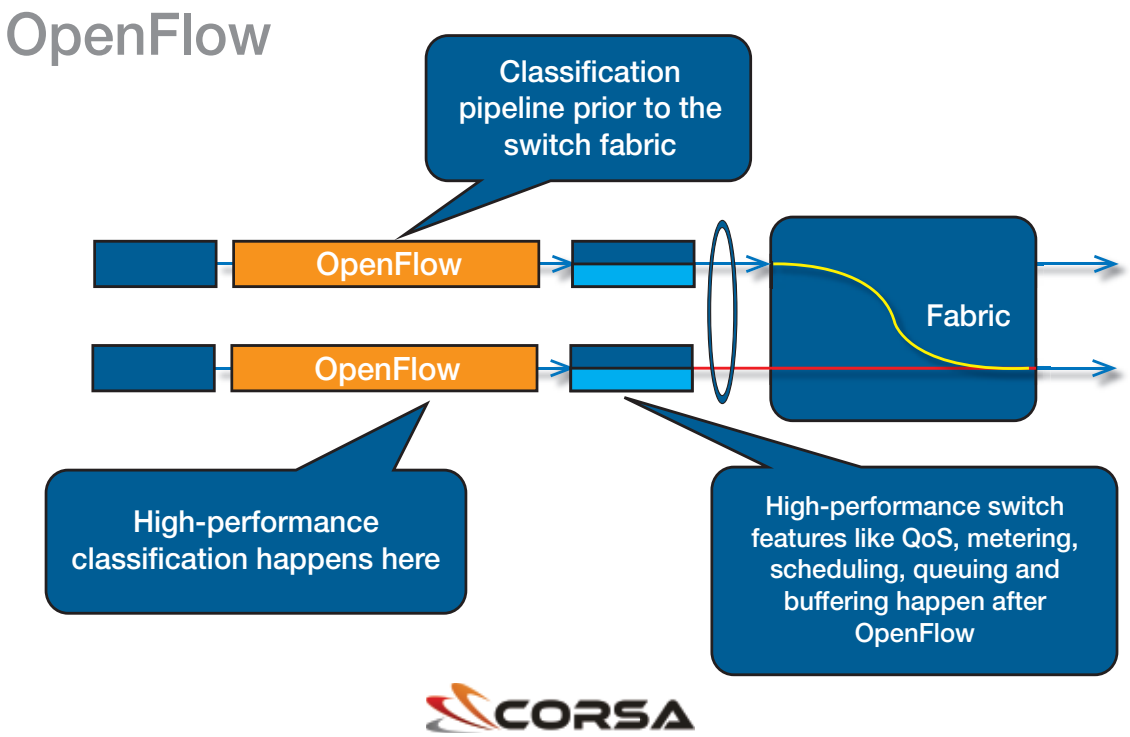


図 3 – 高性能 SDN スイッチの 2 つの主な要素は、高性能パケット クラシフィケーション エンジンと高速スイッチ ファブリックです。

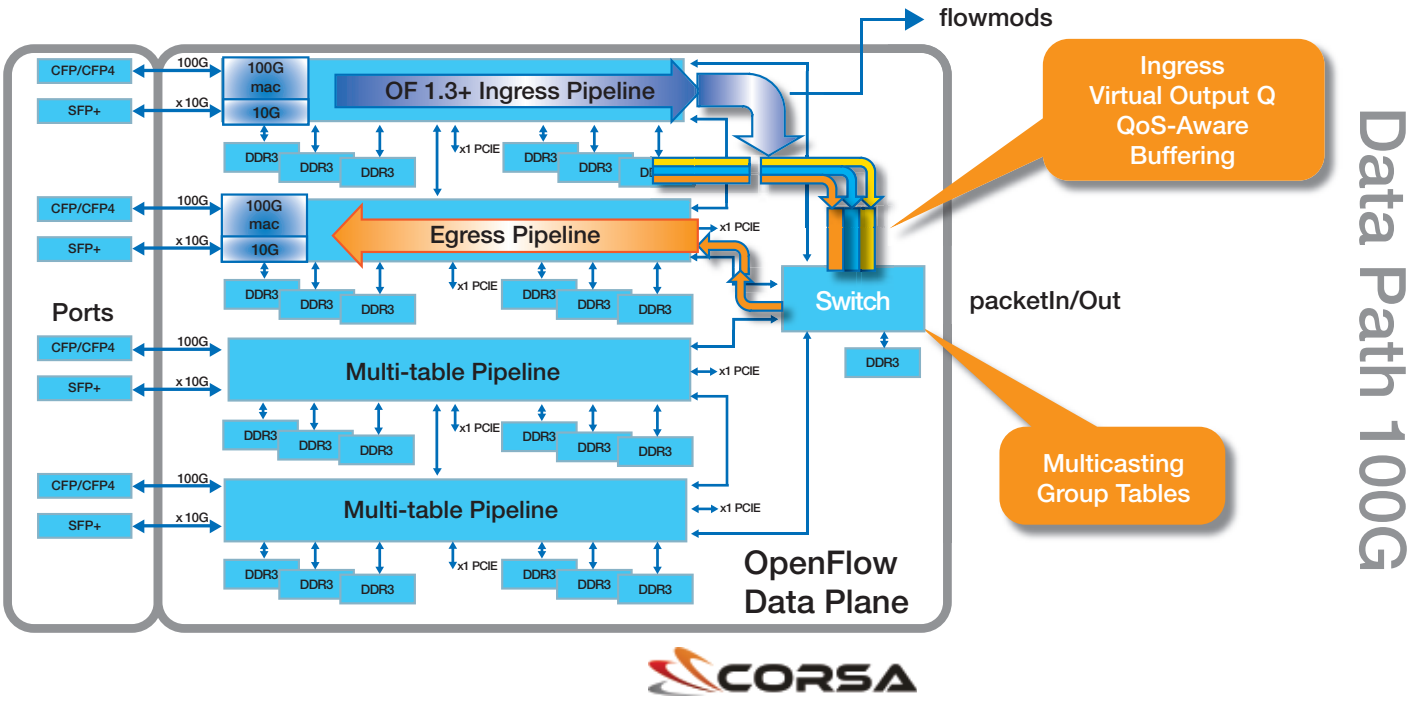


図 4 – Corsa 社の高帯域幅、大容量のシステム アーキテクチャは、FPGA ベースのパイプラインとスイッチ ファブリックを備えています。

が必要です。フロント パネル帯域幅が 640 ギガビットの場合、次の計算が適用されます。

640Gbps * 0.1 秒 = 64 ギガビットのパケット バッファ ストレージ

Corsa 社にとって、FPGA の使用が特に効果的なのはこの機能です。高性能 SDN に必要なストレージ密度を達成したストレージ テクノロジは、DDR3 メモリ以外にありません。28nm では、DDR3-1600 が最も高速のメモリです。フル ライン レートですべてのパケットの書き込みと読み出しを行うには、1.28 テラビットのメモリ帯域幅が必要でした。1 個の DDR3 DIMM モジュールは、(アクセスの非効率を考慮に入れると) 約 64 ギガビットのトラフィックを処理できます。これは、インターネット スケールの SDN スイッチのパケット バッファを確保するには、10 個の DDR3 DIMM モジュールが必要であることを意味していました。

1 個の FPGA にはこれほど大量の RAM をホスティングできないため、筆者らはただちに、FPGA 1 個当たり約 3 個の DIMM を使用した分散型アーキテクチャを構築しました。次に、OpenFlow パイプライン用の IPv4 アドレス、MAC アドレス、トンネル ID などのパケット分類データを保持するために、メモリ容量と帯域幅を追加しました。これにより、1 パイプライン当たり 2 個の FPGA で 1 チャネルをインプリメントしました (1 パイプライン当たり 6 個の DDR3 DIMM を使用)。これらのパイプライン チャネルは、ファブリック FPGA で構築されたカスタム スイッチ ファブリックと接続されます。制御プレーンは、PCIe 3.0 接続搭載の高性能な Xeon プロセッサを使用したパケット転送エンジンに接続されます (図 4)。

このデザインにより、大量のゲート、膨大なストレージ帯域幅と容量、非常に高速な制御プレーン コネクティビティが得られました。Corsa 社は、OpenFlow の柔軟性を利用して、ハードウェア アーキテクチャの変更や性能上の妥協を全く行わずに、インターネット プロトコル スケールのルーター、MPLS スイッチ、100Gbps ファイアウォール、DPI ロード バランサーやほかの多数のネットワーキング ユース ケースに使用できる、ライン レートの処理エンジンを構築しました。筆者らは、ネットワーク機能仮想化 (NFV) サービス チェーンの出現を目にして、多少満足を感じています。ネットワーク サービス ヘッダーおよびプロトコルは、まだ草案策定の段階にあります。

拡張性、高性能、柔軟性

プログラマブル ネットワークは未来の手法です。ネットワーク事業者は、サービス提供の速度、インフラストラクチャの再利用、開発と運用の連携による複雑性の管理にメリットを見出しています。プログラム可能なネットワーク エレメントへのニーズの高まりと並行して、FPGA はこれまでにないレベルの高性能と拡張性を達成しています。Corsa 社では、この 2 つの動向が交差するポイントを認識し、SDN ハードウェア プラットフォームに FPGA を使用して、SDN の拡張性、高性能、柔軟性を実現しました。

固定機能ハードウェア ベンダーが、数年にわたって標準規格の確立を待ち、ASIC の再設計を繰り返して製品の発売を延期しているのに対して、Corsa 社は、これらの新しいプロトコルを新しいシステムに即座に導入して販売できます。さらに良いことに、ザイリンクスの FPGA を使用したおかげで、既に販売したシステムを、将来発明されるプロトコルでアップグレードできるのです。

Implementing Power-Fingerprinting Cybersecurity Using Zynq SoCs

Zynq SoC を使用したパワー フィンガープリンティング サイバーセキュリティのインプリメンテーション

Carlos R. Aguayo Gonzalez
Chief Technology Officer
PFP Cybersecurity
caguayog@pfpcyber.com

Michael Fawcett
Chief Technology Officer
iVeia
michael.fawcett@iveia.com

Dan Isaacs
Director, Connected Systems: Strategic Marketing and Business Planning
Xilinx, Inc.
dan.isaacs@xilinx.com

PFP Cybersecurity 社と iVeia 社は、ザイリンクスの Zynq SoC を使用して新しい「フィンガープリント」手法を実装し、インダストリアル IoT(Industrial Internet of Things) システムのセキュリティを確保しています。

インダストリアル IoT (IIoT:Industrial Internet of Things) の推進力になっている「あらゆるモノのネット接続」の加速度的な成長とともに、単に多様なデバイスが大量に接続されるだけでなく、幅広いアプリケーションでデータの収集、分析、それに基づいた行動がとられるようになります。IIoT の理念に重要なのは、データの収集、分析、ほかの場所への送信を行うデバイスのセキュリティです。

「あらゆるモノのネット接続」の構想が急速に拡大しているため、各企業がセキュリティ対策を実施するよりも早く、新たな脆弱性が生じています。見過ごされがちな脆弱性の 1 つは、リソースが制限されたハードウェア プラットフォームです。この問題は、2010 年に Stuxnet ウイルスがイランの原子炉を機能停止させたことで世界の注目を浴びました。

PFP Cybersecurity 社は、リソースが制限されたハードウェア プラットフォームと Stuxnet 型ウイルスなどのサイバーセキュリティの脅威の増大によって生じるセキュリティの問題に、独自の手法で対処しているテクノロジ企業です。PFP Cybersecurity 社は、iVeia 社の協力を得て、ザイリンクスの Zynq®-7000 All Programmable SoC を利用した、非常に効果的な新しいアルゴリズムベースの IIoT アプリケーション向けサイバーセキュリティ ソリューションを実現しました。SoC ベースの PFP デザインは、PC ベースの概念実証デザインに比べて、サイズと消費電力をほぼ 10 分の 1 に削減しました。

本稿では、まずリソースが制限されたハードウェア プラットフォームによるセキュリティの脆弱性の増大について詳しく説明し、次に PFP Cybersecurity 社と iVeia 社がどのように Zynq SoC を使用してパワー フィンガープリンティング (PFP) と呼ばれる独自のテクノロジを実装し、IIoT サイバーセキュリティ ソリューションの開発と商用化を進めたかについて説明します。

リソースが制限されたハードウェア プラットフォームの脆弱性

標準的な産業用制御機器は、リソースが制限されたエンベデッド プラットフォームを使用しています。このため、重要なインフラストラクチャの制御システムの多くは、サイバーセキュリティ対策をほとんど、あるいは全く備えていません。現在では、このようなシステム レベルの脆弱性は、重要なインフラストラクチャに対する深刻な脅威として認識されています。これらのシステムの多くは、レガシー プロセッサを搭載していたり、独自の規格に基づいたハードウェアを使用していたり、標準的なサイバーセキュリティ対策がもたらす性能低下に耐えられないため、侵入に対して無防備なままになっています。2014 年 11 月には、米国の発電所、電力網、水処理施設、石油 / ガス インフラストラクチャの制御システムでウイルスの感染が判明しています。[1]

4 年前、イランのウラン濃縮施設を運用するプログラマブル ロジック コントローラー (PLC) が Stuxnet ウイルスに感染し、施設は機能停止に追い込まれました。[2] PLC は、柔軟性に欠けるために非常に侵入されやすいプラットフォームの多くの例の 1 つです。PLC は、産業用機器の制御と監視を自動化するエンベデッド MPU で主に構成されます。導入企業は、多くの場合 PLC プラットフォームをネットワーク化していますが、何らかのセキュリティ監視またはインテグリティ評価を行うためのリソースの用意を怠りがちです。[3] また、PLC プラットフォームの更新間隔は長く、ゼロデイ攻撃やベンダーが気付いていないソフトウェアのセキュリティ ホールを防ぐには不十分です。[4]

パワー フィンガープリンティング：新しい効果的なセキュリティ対策

PFP Cybersecurity 社は、この問題に対して、設置済みの既存の機器で効果的に機能し、機器やソフトウェアの大規模なアップグレードを必要としない、非侵入型のソリューションの開発に取り組みました。同社は、インテグリティ評価の新しい手法として、PFP テクノロジを開発しました。このテクノロジは、指紋によって個人を一意に識別するのと同じ発想を、特定のシステムまたはチップに応用したものです。PFP は、物理的サイド チャネル (消費電力など) を使用して、プラットフォームやアプリケーションとは無関係に、実行スタック全体にわたってプロセッサの内部実行ステータスに関する情報を取得します。PFP テクノロジは、正常な状態でシステムがどのように見えるかの「フィンガープリント (指紋)」を識別します。それ以降に取得したフィンガープリントがマッチしない場合は、何か異常が起きていることの指標になります。

PFP は外部モニターによってインプリメントされます。このモニターはターゲット プロセッサから物理的に分離され、サイバー攻撃がターゲットに被害を与えたときは極めて高い精度で検出できます。PFP は新しいシステムと従来のシステムに適用可能で、既存のサイバーセキュリティ ソリューションを補完する機能であり、新しいハードウェアやソフトウェアをターゲットにインストールする必要はありません。

PFP は、サイド チャネル信号をキャプチャする各種のセンサーをサポートし、演算量の多い信号処理アルゴリズムを利用して、分類のための特徴抽出と機械学習を実行します。サイド チャネルの検知は、AC 電流または DC 電流、あるいはターゲット周囲の電界または磁界の変動を検出する電磁 (EM) センサーなど、さまざまな手法を使用して実行されます。PFP は、キャプチャした信号から固有の識別特徴を抽出して、それらを一連のベースライン リファレンスと比較し、逸脱がないか探します。ベースライン

リファレンスは、ターゲット ソフトウェアの正常な実行を一意に識別する「指紋」であり、機械学習の手法を使用して抽出されます。PFP は、格納されたリファレンスを使用して、実行の不正な逸脱をリアルタイムで検出します。

PFP Cybersecurity 社は、概念実証モニタリング システムの開発に成功し、パーソナル コンピューター (PC)、高速アナログ / デジタル コンバーター (ADC) を搭載した既製のデータ収集デバイス、EM センサーとデータ収集デバイス間のインターフェイスとなるカスタム アナログ フロント エンドを使用してデモンストレーションを行いました (図 1 を参照)。PFP アルゴリズム エンジンは PC 上で実行され、最初にデータ収集デバイスから生の ADC データを収集します。このシステムのフロント エンド処理のデザインは、ADC から幅広い帯域を収集し、一般にデジタル ダウンコンバーター (DDC) と呼ばれる複数のデジタル チューナーで処理する、多くのマルチチャネル デジタル無線受信機とよく似ています。これらの DDC は、幅広い帯域内の狭い検知対象帯域にチューニングされ、それらの帯域をフィルタリングして削減します。この手法により、後続の処理のためにはるかに管理しやすいデータ帯域幅が得られ、システム デザインのアナログ部分が大幅に簡素化されます。

特徴抽出 / 分類アルゴリズムは、DDC の出力を処理し、一連のベースライン リファレンスと比較します。侵入を見逃さないためには、これらの処理がすべてリアルタイムで機能する必要があります。これと並行して動作する制御アルゴリズムは、ADC サンプル レートや検知対象帯域などの処理パラメーターを決定します。このプロセスは、生の ADC サンプルの大きな連続したブロックに対して、高速フーリエ変換 (FFT) などの多数の演算を実行します。この手法により、ターゲット プラットフォーム上で 24 時間 365 日途切れなくインテグリティを監視できます。侵入が検出された場合、PFP モニターは、オペレーターにアラートを送信する、イベント データ ログを中央監視ステーションに記録する、積極的対策を講じるなど、アプリケーション固有のポリシーに従って応答します。

この PC ベースの概念実証システムは優れた成果を上げていますが、いくつかの理由で、幅広く導入できる商業的に実現可能なシステムとしての基準を満たしません。この PC システムは基本的には 1 つのモニター ノードで構成されますが、実際のシステム構成では 200 ～ 300 個のモニター ノードが必要になることがあります。このアルゴリズムの性能要件を満たすには、高性能なハイエンド プロセッサを搭載した PC が必要です。したがって、通常はファン冷却、比較的大型の筐体、大容量の電源が必要になります。

システム内の耐ノイズ性を最大限に高めるには、センサー信号のアナログ / デジタル変換をターゲットの近くで実行する必要があり

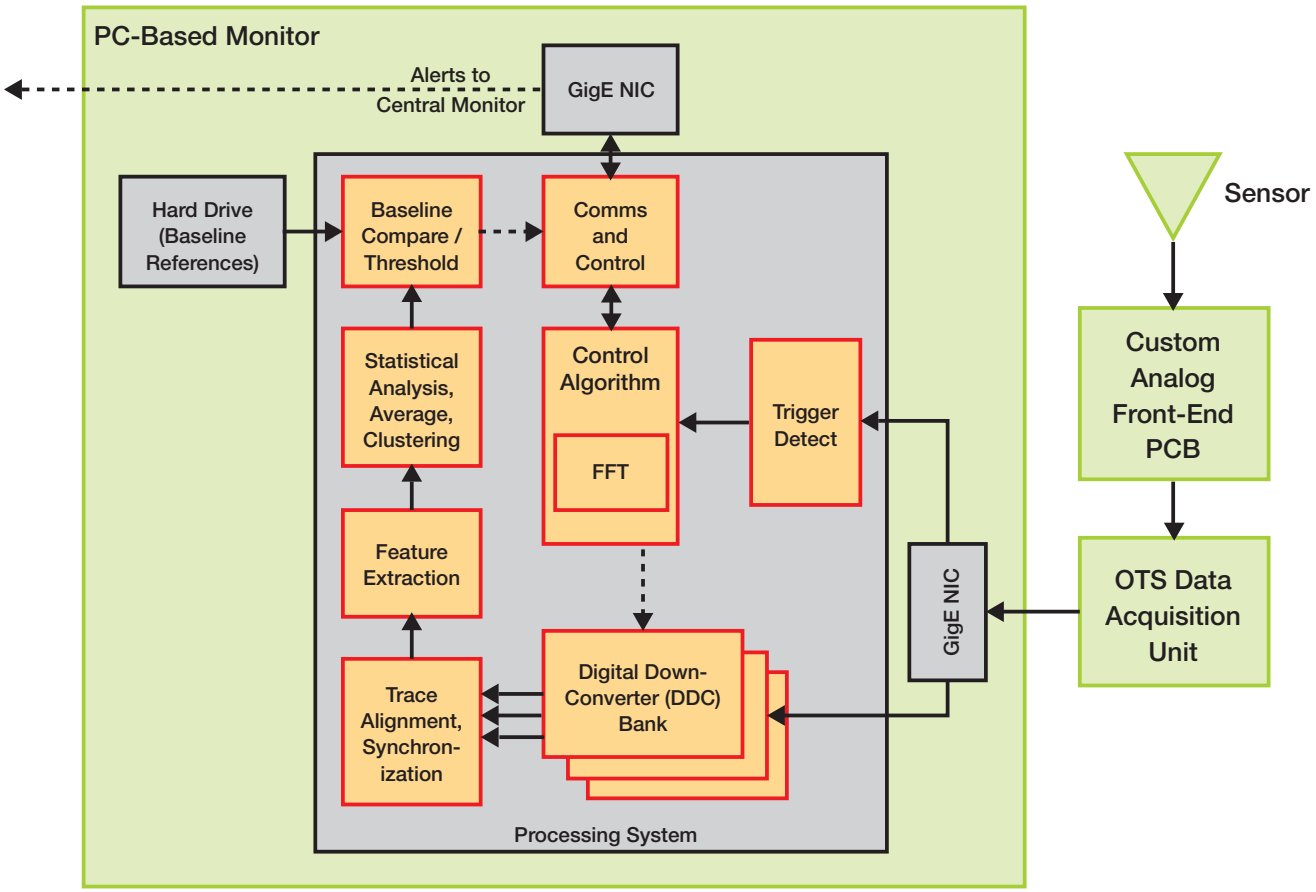


図 1 – PC ベースの監視システムのブロックには、フロント エンド アナログ、データ収集、プロセッシング システムの機能が含まれます。

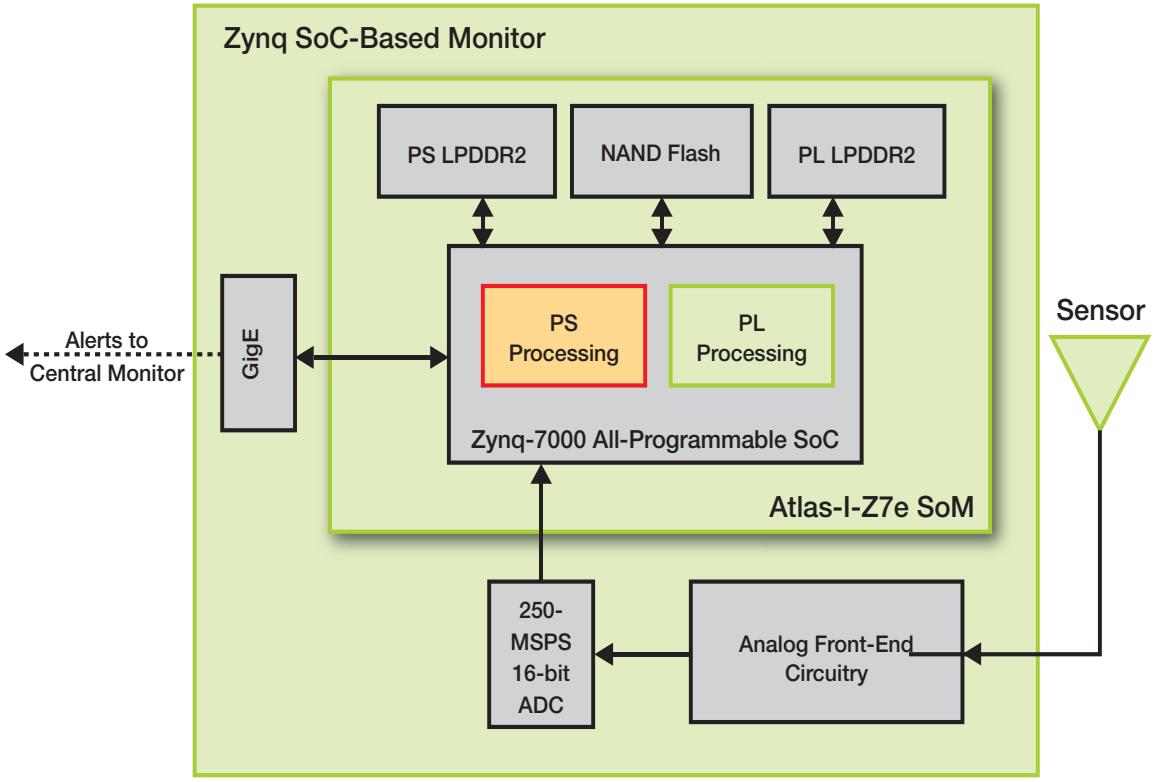


図 2 – Zynq SoC ベースのモニター システムは、iVeia 社の Atlas-I-Z7e システム オン モジュールを使用して構築されます。

ます。ターゲット プロセッサの近くに十分な物理的スペースと電源を確保できるかどうかはシステム構成によって異なりますが、PC のサイズと電源の要件が極端に厳しいため、大半の設置環境では無理です。また、PC それ自体の費用対効果は高くても、その他のコンポーネントと PC を統合するコストと複雑さが高コストを招きます。言うまでもなく、PC をモニター ノードにすると、モニター ノードそれ自体がサイバー攻撃に対して脆弱になります。

アーキテクチャ的には、1 つの選択肢として、生デジタル情報のすべてを標準のネットワークを介して中央プロセッサまたはサーバーに送信する手法が考えられます。しかし、ADC のサンプリング レートが高いため、このような大量のデータをサポートするネットワーク インフラストラクチャは設置環境で利用できそうになく、購入して設置するには複雑で高コストです。

したがって、各センサーに 1 つのコンピューター ノードを備えた分散型コンピューティング アーキテクチャが最も望ましい選択肢です。分散型アーキテクチャでは、センサーのアナログ フロント エンドとアルゴリズムの処理を 1 つのユニットに組み合わせることで、コストと複雑さも軽減できます。また、データ レートが非常に低く抑えられるため、大半のシステム構成で、既存のネットワーク インフラストラクチャによってデータ転送を十分にサポートできます。ただし、処理を分散することで、モニター ノードのデザインはより難しくなります。これは、センサー ノードとモニター アルゴリズムの処理の両方の要件をモニター ノードだけで満たす必要があるからです。

したがって、モニター ノードは、小型、低消費電力、低コストでなければなりません。また、高レート ADC からのデータを処理してバッファに入れ、アルゴリズムの演算要求を処理できなければなりません。モニター ノード ユニットは、ターゲット デバイスの近くに配置してケーブル長を短縮し、センサーの耐ノイズ性を高められるように、十分に小さいサイズでなければなりません。このようなサイズの条件があり、また場合によっては設置スペースが限られているため、ユニットはファンレスで動作する必要があり、したがって消費電力を抑えた設計でなければなりません。

特定のシステム構成で監視する必要があるターゲット デバイスの数は、数百個に上ることがあります。したがって、全体的な設置コストを抑制できるように、モニター ノード ユニットは低コストでなければなりません。これらの基準の大半を満たすエンベデッド プロセッサは、一般的な ARM® アーキテクチャをベースにしたものを含めて多数あります。ARM プロセッサ ベースのデバイスの大半が低消費電力かつ低コストであることに加え、ARM アーキテクチャには、大規模なコミュニティのサポート、エンベデッド オペレーティング システムと開発ツールの利用可能性、大半のデバイスでギガビット イーサネットがネイティブでサポートされるというメリットがあります。

しかし、ほぼすべてのデバイスは、生の ADC データ (レートは最大 8 Gbps) の処理能力の基準を満たしていません。また、これらのデバイスは、そのデータに何らかの重要な処理を行うためのデジタル信号処理 (DSP) 機能を備えていません。

PFP Cybersecurity アプリケーションへの Zynq SoC の利用

これらの厳しい要件を満たす Zynq SoC は、このアプリケーションに理想的なプラットフォームです。Zynq SoC は、デュアルコア ARM プロセッシング システムと高性能プログラマブル ロジックを全機能装備の 1 つのデバイスに組み合わせた製品です。この組み合わせは、アプリケーションの高度な処理要求に対応しながら PC ベースのシステムからのコードの移植を簡素化する、ヘテロジニアス コンピューティング アーキテクチャを実現します。

Zynq SoC のプロセッシング システムは、既に説明したエンベデッド ARM プロセッサのすべての利点を備えています。それに対して、追加されたプログラマブル ロジックは、ADC へのグルーレス接続や ADC のフル データ レートの処理能力などの複数の利点を提供します。さらに、Zynq SoC は数百個の DSP ブロックと数万個のロジック ブロックをプログラマブル ロジック ファブリックに搭載し、これらを利用して検出アルゴリズムとトレーニング アルゴリズムを大幅に高速化できます。また Zynq SoC は、低消費電力、低コスト、小型化の要件を満たしています。

28 ナノメートル プログラマブル ロジック ファブリックと ARM プロセッシング システムを採用したこのデバイスの消費電力は、比較的低く抑えられています。Zynq SoC の高度な集積は、ほかのデバイスで必要とされるサポート回路およびペリフェラルの大半を不要にし、全体的なシステム デザインの小型化と低コスト化を実現します。さらに、リスクを軽減し Time-to-Market を短縮するデザインには、Zynq SoC ベースの小型 SoM (System-on-Module) を使用するのが望ましいと言えます。

iVeia 社の Atlas-I-Z7e は、(低消費電力の Zynq 7020 デバイスと LPDDR2 メモリを使用しているため) 1 ワット当たり性能が高く、プロセッサの介入なしで ADC データをバッファリングできる専用プログラマブル ロジック メモリを搭載し、産業環境での動作の信頼性が高いので、エンベデッド モニター デザインに理想的です。Atlas の柔軟なグルーレス インターフェイスにより、ベースボード デザインが簡素化されます。また Atlas の SoM 開発キットには、ロイヤルティ フリーの信号処理 IP コア リポジトリとリファレンス デザインが含まれ、モニターのアプリケーション コードの大部分を提供しているため、デザインを素早く立ち上げることができます。図 2 に、Atlas を使用した Zynq SoC ベースのモニター デザインの例を示します。

演算量の多いシステム機能の処理

ハードウェアが選択されたら、焦点は PC ベースのデザインから Zynq SoC ベースのエンベデッド プラットフォームへのコードの移植に移ります。PC 上の演算負荷は大きいため、Zynq SoC のプログラマブル ロジック部分を、単なるグルー ロジックとしてではなく、コードのアクセラレーションに使用する必要があります。考えられる 1 つの手法は、PC コードを ARM プロセッサに移植し、コードをプロファイリングして演算のボトルネックを特定し、プログラマブル ロジック内でアクセラレートされるコードと ARM プロセッサ上で動作するコード

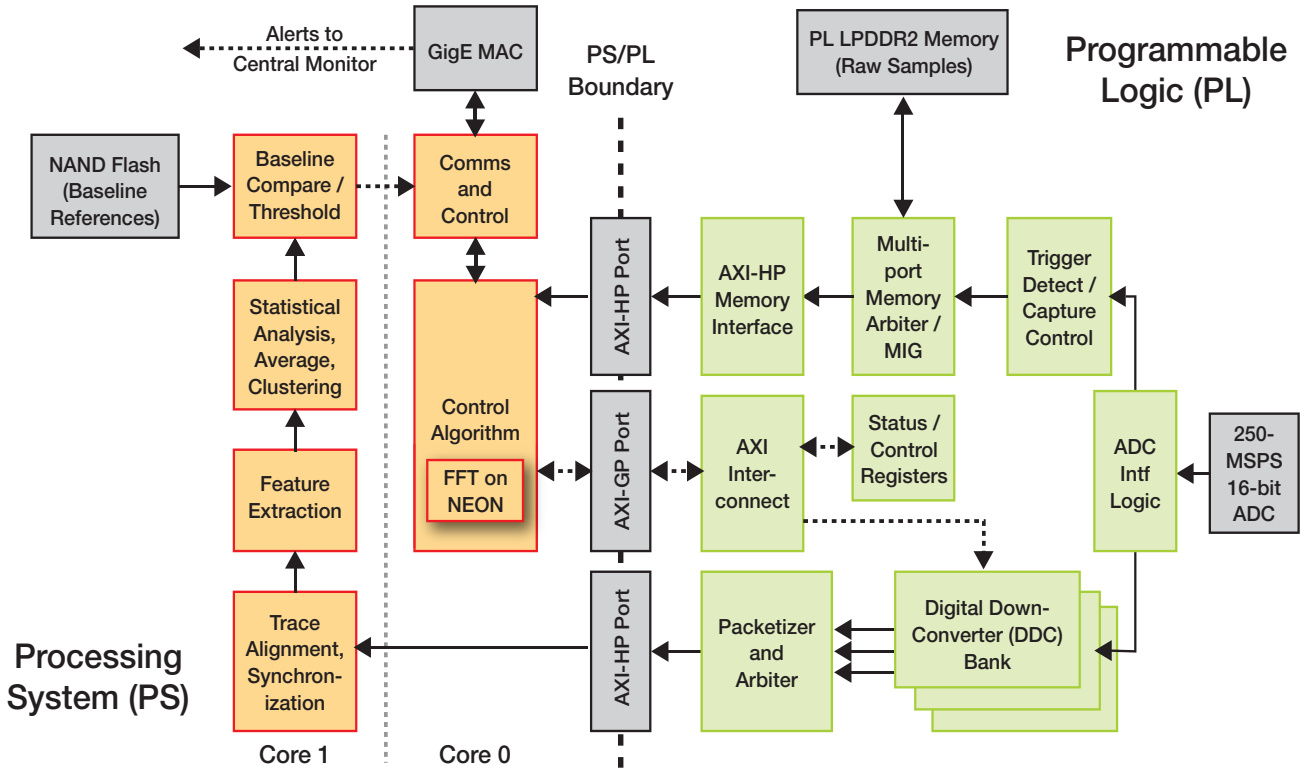


図 3 – この図は Zynq SoC の PS ブロックと PL ブロックの機能的分割とデータ フローを示しています。

にソフトウェアを分割するプランを作成することです。しかし、Time-to-Market が重要視されるため、筆者らの手法では、まずただちに利用可能な同等の IP コアがある (また、演算量が多いことがわかっている) 機能をプログラマブル ロジックに移動することにより、デザインを分割しました。次に筆者らは、それに対応する PC コードを再構築して移植し、次にそれ以外のコードをプロファイリングして、追加のアクセラレーションが必要かどうかを判断しました。この手法を図 3 に示します。

DDC コアは SoM 開発キットの一部に含まれ、DDC バンクに必要な演算能力は合計 20 ギガフロップスを超えるため、DDC は明らかにプログラマブル ロジックにインプリメントするべき機能です。DDC バンクは侵入検出アルゴリズムの一部であり、侵入イベントを見逃さないためには、このアルゴリズムがリアルタイムで動作する必要があります。削減された DDC バンクの出力は、ARM プロセッサに渡され、ソフトウェア内の侵入検出アルゴリズムによってさらに処理されます。出力レートは最大 2Gbps に達しますが、Zynq SoC のプログラマブル ロジックを ARM メモリに接続する高性能 AXI ポートは、このレートを簡単に処理できます。

DDC コアは、アプリケーション プログラミング インターフェイス (API) を使用して、ARM プロセッサから汎用 AXI バスを介してコンフィギュレーションされます。この API により、ARM プロセッサ上で動作するソフトウェアはオンザフライで DDC パラメーターを変更できるため、制御アルゴリズムの命令によって、中心周波数、帯域幅、削減率の更新をリアルタイムで実行できます。

DDC の作業負荷を取り除くことでデータ レートが大幅に低減されるため、動作周波数 766MHz のデュアル ARM 中央演算処理装置 (CPU) は、これ以降の処理に十分な性能を提供します。このデザインは、Linux オペレーティング システムを対称型マルチプロセッシング (SMP) モードで使用して、2 つの ARM CPU コアの間で処理を分割し、1 つは侵入検出機能を扱い、もう 1 つは制御アルゴリズムと中央監視ステーションへの通信インターフェイスを扱うようにします。Linux は堅牢なネットワーキング サポートとセキュリティを備えているため、将来の脆弱性の原因になりかねない不要な機能を無効にしながら、(大半のシステム構成で必要とされる) リモート ネットワーク管理を実行できます。

制御アルゴリズムの処理には、生の ADC サンプルの大きな連続したブロックが必要です。考えられる 1 つの手法は、ADC インターフェイス ロジックから高性能 AXI ポートを介して ARM メモリへ生の ADC サンプルを直接ストリーミングすることです。しかし、筆者らは、プロセッサ システムのメモリ帯域幅をアルゴリズム処理用に維持するため、プログラマブル ロジック専用の物理メモリに ADC データをバッファリングすることにしました。このメモリは確定的な帯域幅を持ち、ARM CPU の動作を妨げずに、連続した ADC サンプルの大きな集合を保持できます。

専用のプログラマブル ロジック メモリに収集されたデータは、いずれかの高性能 AXI ポートを介して ARM に転送されるので、ARM CPU 上では低レイテンシが維持され、オーバーヘッドが最小限に抑えられます。筆者らは、マルチポート メモリ アービターを使用して、1 つのポートをデータ収集用、1 つのポートをデータ取得用に確保しました。この手法は、サンプルの収集と取得を同時に実行するのに必要なアービトレーションを提供し、レイテンシをさらに削減します。

新たに分割されたデザインをプロファイリングすると、制御アルゴリズムが検出精度を維持するのに十分な頻度で動作していないことがわかります。この性能のボトルネックは、主に 16K ポイント FFT 演算が原因で発生します。ザイリンクスの Vivado® Design Suite に付属の FFT IP コアは、リアルタイムで動作するように設計されているため、十分に高い FFT 性能が得られるはずです。しかし、この IP コアを使用すると、プログラマブル ロジックのリソース需要が増えるため、より大きな Zynq 7030 デバイスをデザインに使用せざるを得なくなります。

幸いなことに、プロジェクト Ne10 のオープン ソース Ne10 ライブラリには、一般的な浮動小数点および固定小数点数値演算を高速化する ARM の NEON アーキテクチャの拡張向けに最適化された FFT 関数が用意されています。ザイリンクスの IP コアとは異なり、Ne10 ライブラリの FFT 関数はリアルタイムで動作しませんが、検出精度の維持に十分なレベルまで制御アルゴリズムを高速化します。

完成した Zynq SoC ベースのモニターのデザインは、PC ベースのプロトタイプと同等の (場合によってはそれを上回る) 性能を発揮します。このデザインは PC ベースのデザインよりもはるかに低コストで製造できる上、市場化の障壁となるサイズと消費電力の問題もありません。比較すると、Zynq SoC ベースのデザインは、サイズと消費電力が PC ベースのデザインの約 10 分の 1 に削減されます。

PFP Cybersecurity 社は、重要な機器に対するサイバー攻撃の検出に関する複雑な問題を解決するために、パワー フィンガープリンティング テクノロジを開発しました。サイバー攻撃の件数 (および脆弱性) は、インダストリアル IoT の普及とともに急増しています。PFP テクノロジの有効性が実証された現在、市場のニーズを満たしながら PFP テクノロジを実現するシステムをどのように設計するかが問題となっています。Zynq SoC により、演算量の多い高度な処理に要求される高性能と、市場で要求される低コスト、小型化、低消費電力を上手に両立させることができ、PFP テクノロジの商用化が可能になりました。

参考資料

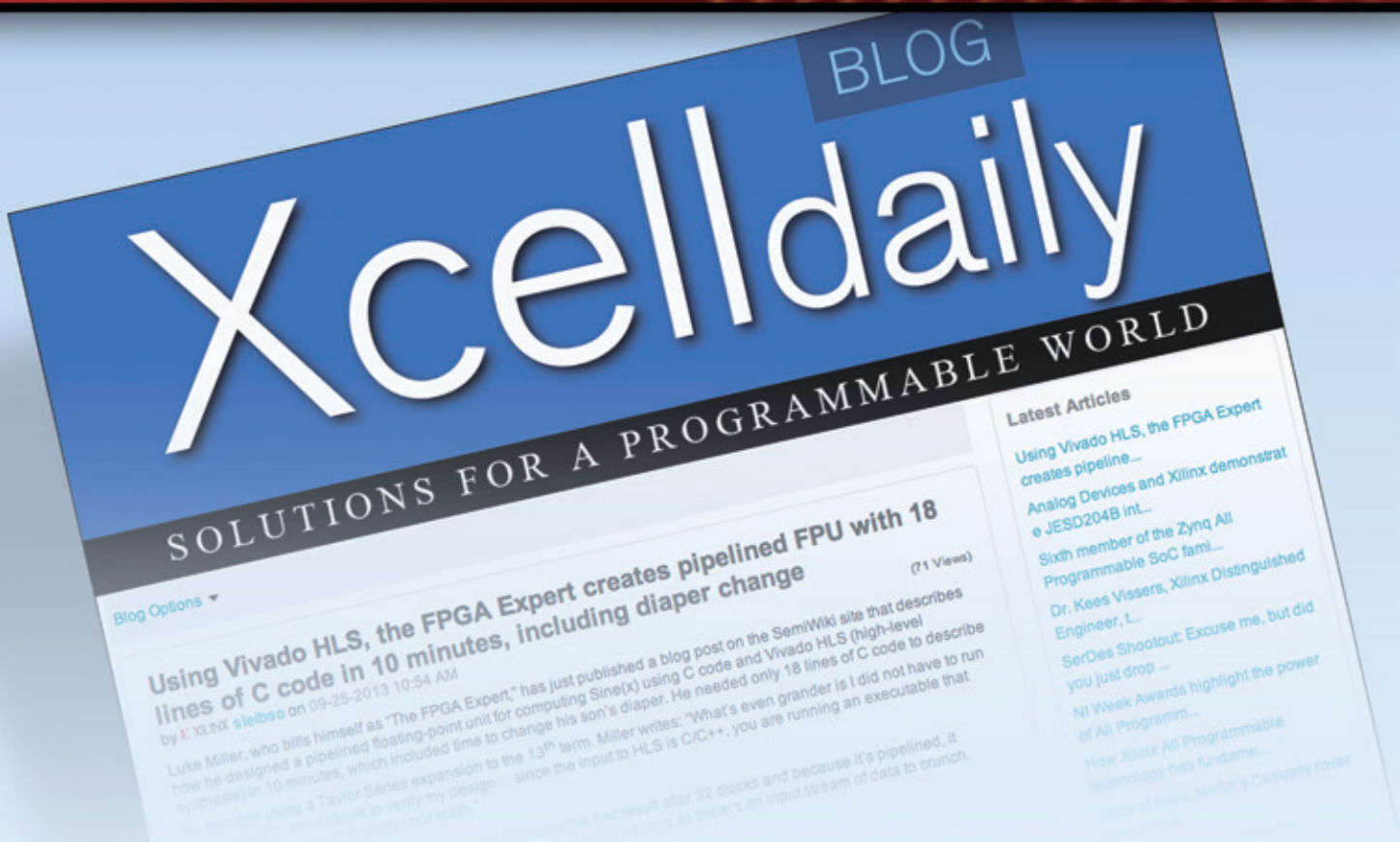
1. ABC News, "'Trojan Horse' Bug Lurking in Vital U.S. Computers Since 2011," November 2014

2. Kushner, D., "The Real Story of Stuxnet," *IEEE Spectrum*, Vol. 50, No. 3, pp. 48-53, March 2013

3. S. Das, K. Kant and N. Zhang, *Handbook on Securing Cyber-Physical Critical Infrastructure: Foundations and Challenges*, Morgan Kaufmann (Waltham, Mass.), 2012

4. J. Reeves, A. Ramaswamy, M. Locasto, S. Bratus, S. Smith, "Lightweight intrusion detection for resource-constrained embedded control systems," in *Critical Infrastructure Protection V*, J. Butts and S. Shenoi (Eds.), Springer, (Heidelberg, Germany), pp. 31–46, 2011

Xcell Journal を拡充。新たに Daily Blog を追加



ザイリンクスは、数々の受賞歴がある Xcell Journal をさらに拡充し、エキサイティングな Xcell Daily Blog（英文）を始めました。このブログでは、コンテンツを頻繁に更新し、技術者の皆様がザイリンクスの製品とエコシステムの多岐にわたる機能が活用でき、All Programmable システムおよび Smarter System の開発に役立つ情報を提供します。

Recent（最近の記事）

- *Radar looks deep into Arctic snow and ice to help develop sea-level climate models*
- *Graphical, Zynq-based Vehicle Dashboard Demo based on International Collection of Software Components*
- *FluxGen builds electrical generation Micro-Grid in rural India, controlled by NI sbRIO-9641 programmed with LabVIEW*
- *The Open Source Virtual Reality (OSVR) Consortium (and Xilinx) would like to have you as a VR developer and/or end user*
- *Got transceiver jitter? New app note tells you how to replace a VXCO with a DPLL built from UltraScale programmable logic*

ブログ：**www.forums.xilinx.com/t5/Xcell-Daily/bg-p/Xcell**

XILINX
ALL PROGRAMMABLE™