ザイリンクス
5G テレコム アクセラレータ カード

ザイリンクス ワイヤード/ワイヤレス グループ
2020/9/16

© Copyright 2020 Xilinx

本日のニュース

ザイリンクス、成長を続ける 5G O-RAN 仮想ベースバンド ユニット市場向けに多機能テレコム アクセラレータ カードを出荷

© Copyright 2020 Xilinx

アジェンダ

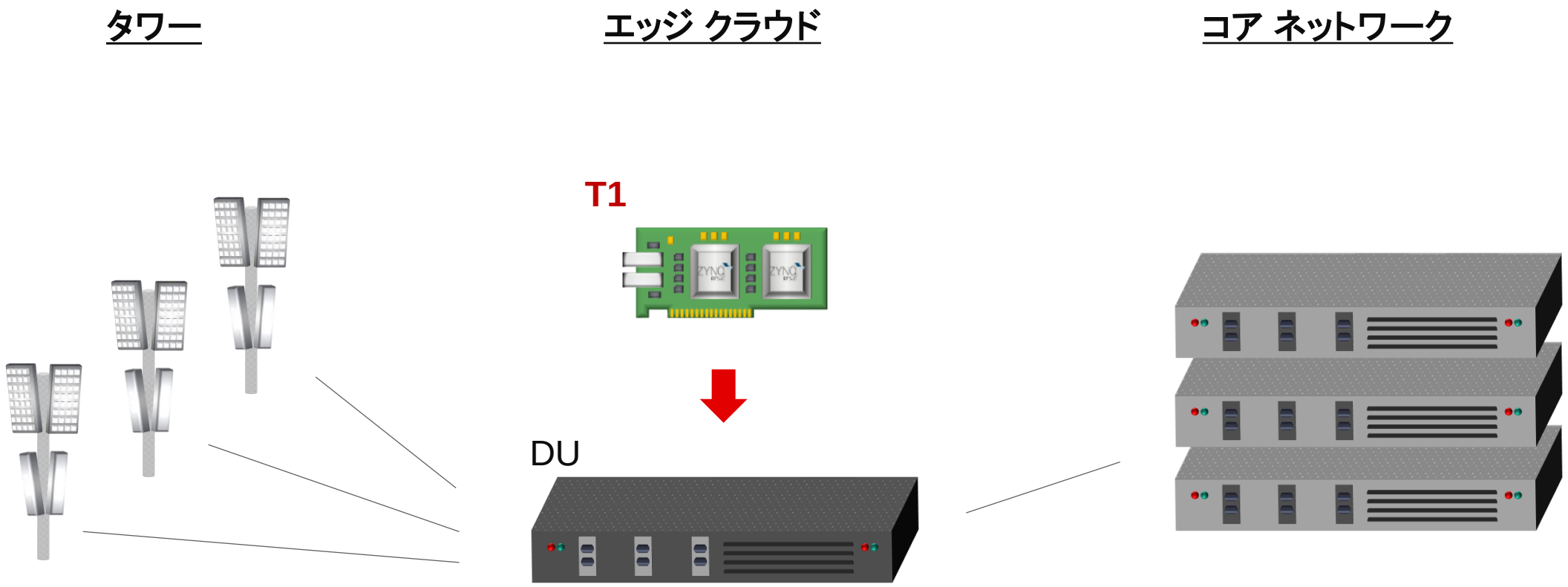
- 技術動向
- 5G 仮想化
- T1の詳しい説明
- Key Take - Aways

© Copyright 2020 Xilinx

技術動向

© Copyright 2020 Xilinx

無線アクセス ネットワーク



© Copyright 2020 Xilinx

5G の仮想化とは

従来のモデル (LTE)

- 各 OEM がワイヤレス運用のための装置を独自に開発
- 5G 通信事業者はこのモデルから離脱しつつある
  - 特定のベンダーに拘束されて競争が機能しない
  - 通信事業者によるソフトウェア サービスの運用が難しい
    - VR、ゲーム、オートモーティブなど

オープン RAN モデル (5G)

- 標準サーバー フォーム ファクターに実装される仮想 BBU
  - 10 年前の「オープン コンピューティング」と同様
  - オープンなインターフェイスを利用して複数ベンダー間の互換性を確保
  - 新しいプレーヤーの参入で競争とイノベーションを促進
  - エッジに至るまであらゆるレベルでソフトウェア サービスを運用可能

4G BBU
(OEM 独自の装置)

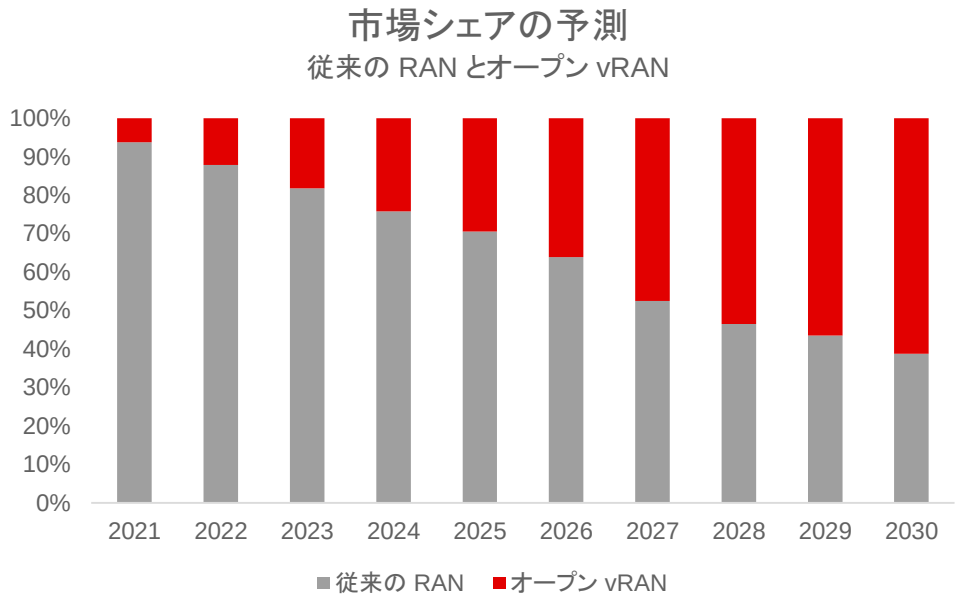
5G vBBU
(標準ラックマウント サーバー)

© Copyright 2020 Xilinx

XILINX

オープン RAN の概念は急速に成長している

- 2019 年までは、ザイリンクスの 5G 向け製品への需要は大部分が従来の OEM ベンダーから
- 2020 年には、オープン RAN および仮想化アーキテクチャへと需要が急激に移行
  - オープン無線ユニット (O-RU)
  - オープン分散型ユニット (O-DU)
- ザイリンクスのテレコム アクセラレータ カードは、オープン vRAN 市場の O-DU 部分に対応



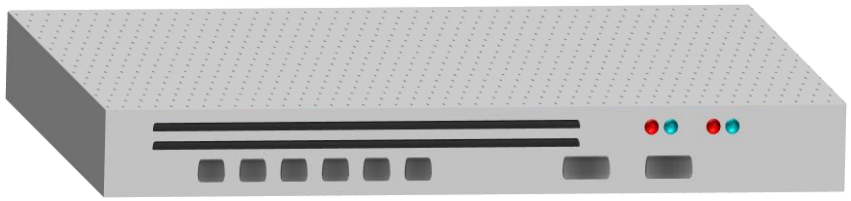
ソース: Data extracted from ABI Research (www.abiresearch.com)

© Copyright 2020 Xilinx

5G 仮想化

© Copyright 2020 Xilinx

従来のベースバンド ユニット



OEM が提供する従来のベースバンド ユニット (BBU)

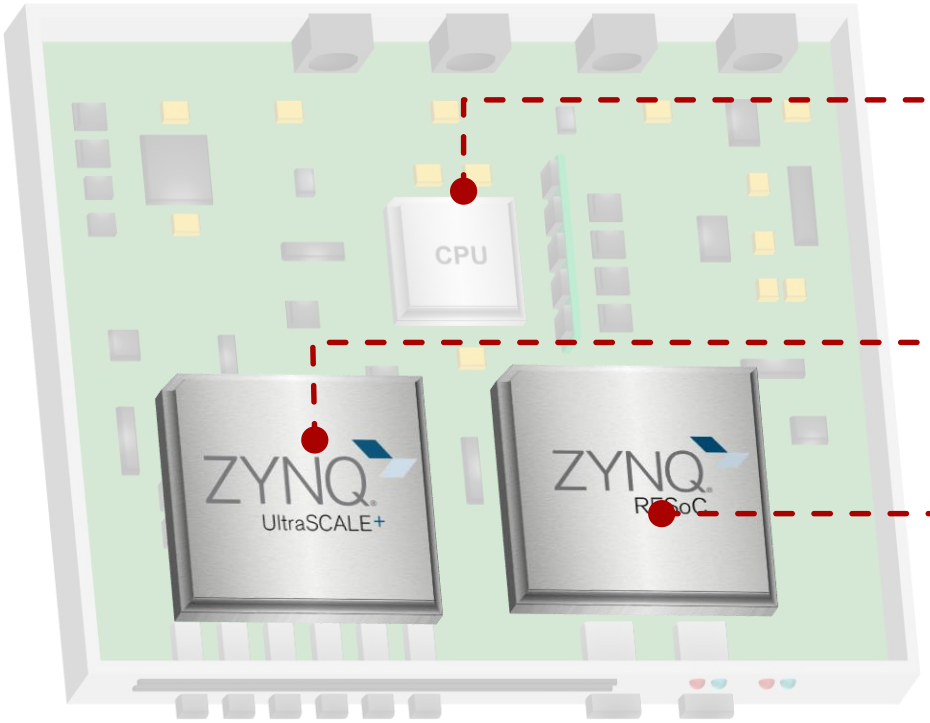
内部構造の説明

© Copyright 2020 Xilinx

XILINX

従来のベースバンド ユニットの内部構造

従来の BBU



従来の BBU 内のチップ

汎用プロセッサ

L2/L3 プロトコル 層の処理

使用されるチップ → x86 または ARM

フロントホール FPGA

無線ユニットへの/からの CPRI トラフィックの終端

使用されるチップ → Kintex または Zynq などの中規模 FPGA

レイヤー 1 ベースバンド ASIC または FPGA

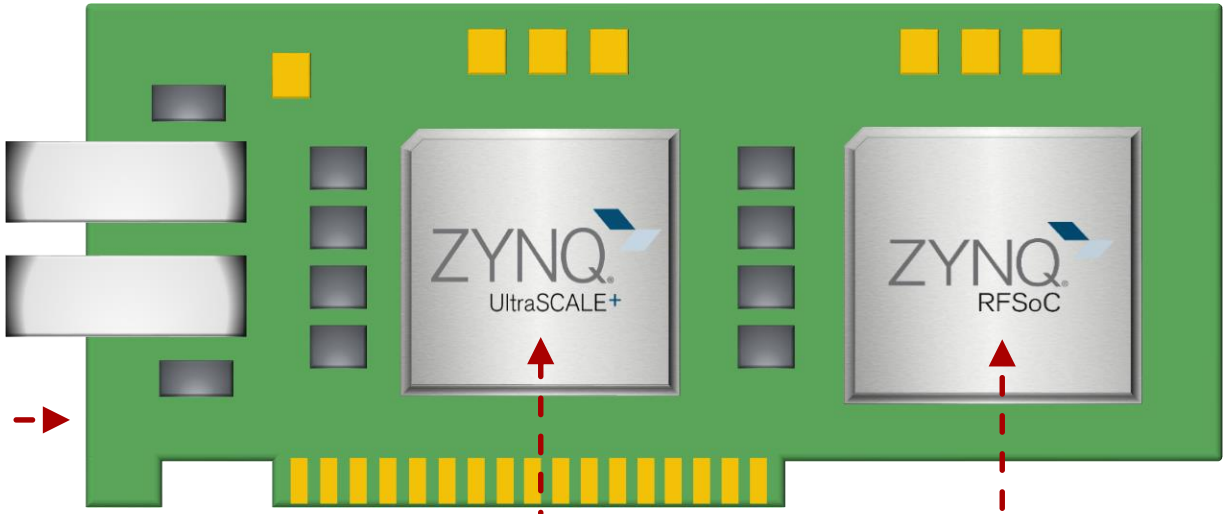
LoPHY および HiPHY 機能

使用されるチップ → 第 1 世代は FPGA、第 2 世代は ASIC

© Copyright 2020 Xilinx

XILINX

T1 の紹介 – フロントホールおよび L1 オフロード FPGA カード



PCIe フォーム ファクター カード
HHHL 75W カード
NEBS 準拠

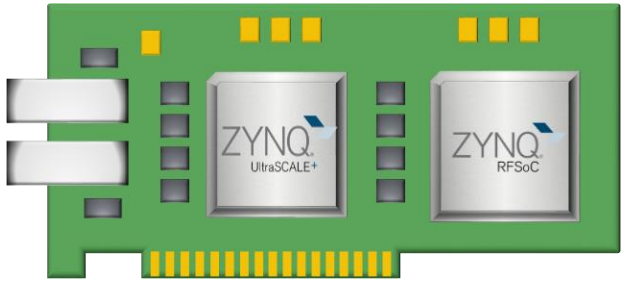
フロントホール終端
無線アップリンク用 SFP28 ケージ x2
16 セクター @100MHz OBW

L1 ルックアサイド アクセラレーション
低消費電力で高スループットの FEC
16 セクター @100MHz OBW

従来型 BBU と同じチップを O-RAN 準拠の PCIe カードに搭載
Xeon の処理能力をエッジでのソフトウェア処理用に解放

© Copyright 2020 Xilinx
XILINX

コモディティ サーバー内の O-RAN 仮想 BBU



標準サーバー

環境に応じた耐久性または非耐久性

Dell、SuperMicro、HPE などから入手可能

汎用プロセッサ

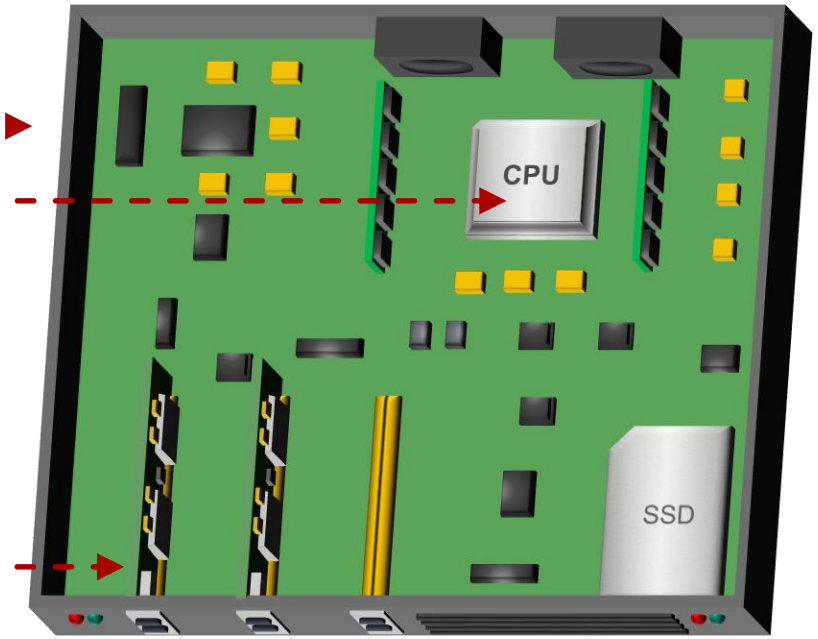
プロトコル層の処理 (OpenRAN など)

x86 または ARM

PCIe カードでのフロントホールおよび L1 オフロード

プロセッサだけでは大量の 5G トラフィックを処理できない

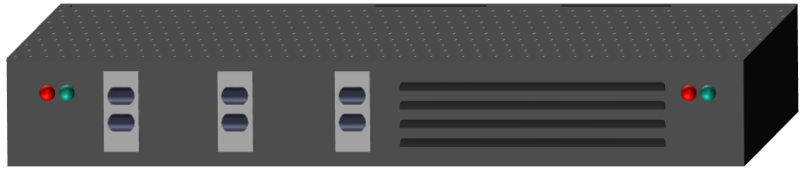
L1 とフロントホールを PCIe カードで管理



© Copyright 2020 Xilinx

XILINX

新しいオープン RAN 仮想ベースバンド ユニット (vBBU)



新しい vBBU 分散型ユニット

オープン、ディスアグリゲーション、FPGA によるアクセラレーション

© Copyright 2020 Xilinx

XILINX

T1 の詳しい説明

© Copyright 2020 Xilinx

概要

- ザイリンクスはテレコム アクセラレータ カードを追加して 5G 製品を拡充
- テレコム アクセラレータ カード シリーズの最初の製品は「T1」
- T1 はフロントホール機能と L1 オフロード機能を高速化する一台二役の「プラグ アンド プレイ」カードで、限定版のサンプルは既に出荷中
- 「5G の仮想化」は、第 2 世代および第 3 世代 5G の運用における ザイリンクスの地歩を拡大する絶好の機会となる

© Copyright 2020 Xilinx

T1 は負荷の大きい機能を CPU からオフロードする

O-RAN スタック

赤の機能は FPGA に

灰色の機能は CPU に

O-DU

O-DU

MAC

MAC

スプリット 6

チャネル エンコード

HARQ

チャネル デコード

HARQ

レート マッチング

レート デマッチング

スクランブリング

デスクランブリング

復調

変調

IDFT

イコライゼーション

レイヤー マッピング

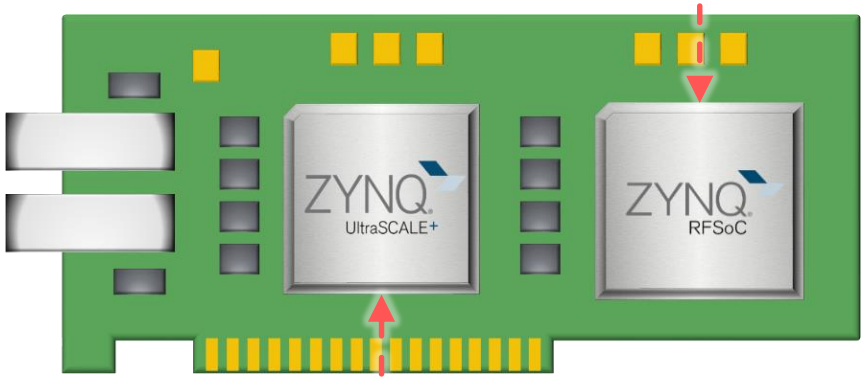
チャネル推定

フロントホール eCPRI

フロントホール eCPRI

PTP タイミング

PTP タイミング



スプリット 7.2

O-RU

無線ユニット

プリコーディング

リソース エレメント マッピング

ビームフォーミング

IFFT

サイクリック プレフィックス挿入

デジタル/アナログ RF

スプリット 8

リソース エレメント デマッピング

ポート リダクション

FFT

サイクリック プレフィックス削除

アナログ/デジタル RF

PRACH 検出

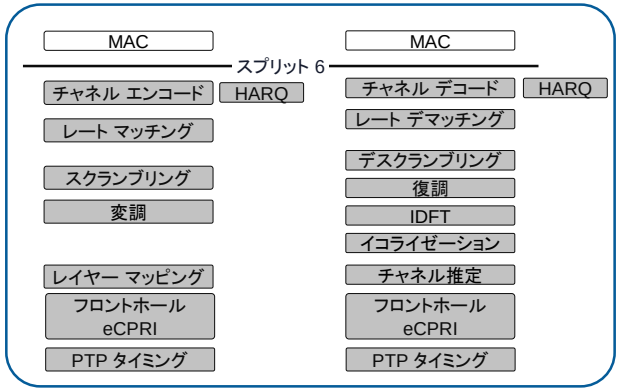
© Copyright 2020 Xilinx

XILINX

Dell R740 上で FlexRAN を使用して実証された T1 の性能

スタンドアロン サーバー (T1 なし)

サーバー



L1: Dell R740 上のシングル スレッド Xeon Gold

L1 の性能	スループット	レイテンシ
エンコーダー	0.718Gbps	45us
デコーダー	0.183Gbps	62.7us

FH: 4T4R セクター @100MHz OBW

フロントホール	FH 帯域幅	Xeon のコア数
2 セクター 冗長ポート付き	NIC に依存	24
4 セクター	NIC に依存	64

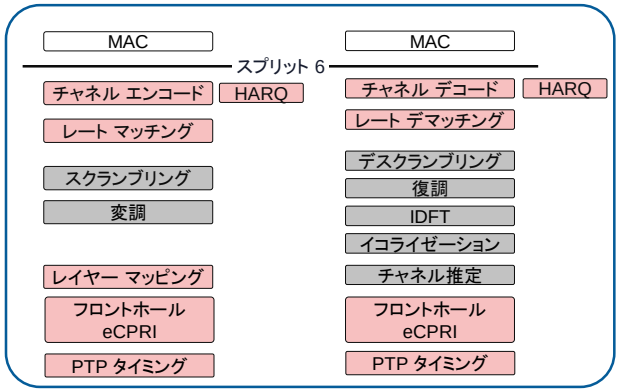
- 反復回数 = 8
- N=3456、K= 2816

T1 カード搭載サーバー

サーバー

+

T1 カード



L1: Dell R740 上のシングル スレッド Xeon + T1 カード

L1 の性能	スループット	レイテンシ
エンコーダー	17.7Gbps	14.15us
デコーダー	7.8Gbps	16.21us

FH: 4T4R セクター @100MHz OBW

フロントホール	FH 帯域幅	Xeon のコア数
2 セクター 冗長ポート付き	2x 23.48Gbps	1
4 セクター	46.96Gbps	2

T1 による L1 性能の向上

- **42x** 高いエンコーダー スループット
- **24x** 高いデコーダー スループット
- **3.2x** 短いエンコーダー レイテンシ
- **3.8x** 短いデコーダー レイテンシ

T1 は真の 5G フロントホールを提供

- ナノ秒より細かい PTP タイムスタンピング
- NIC 内での ORAN レイヤー マッピング
- ハードウェア冗長性およびフォールバック

*従来の NIC はどれにも対応しない

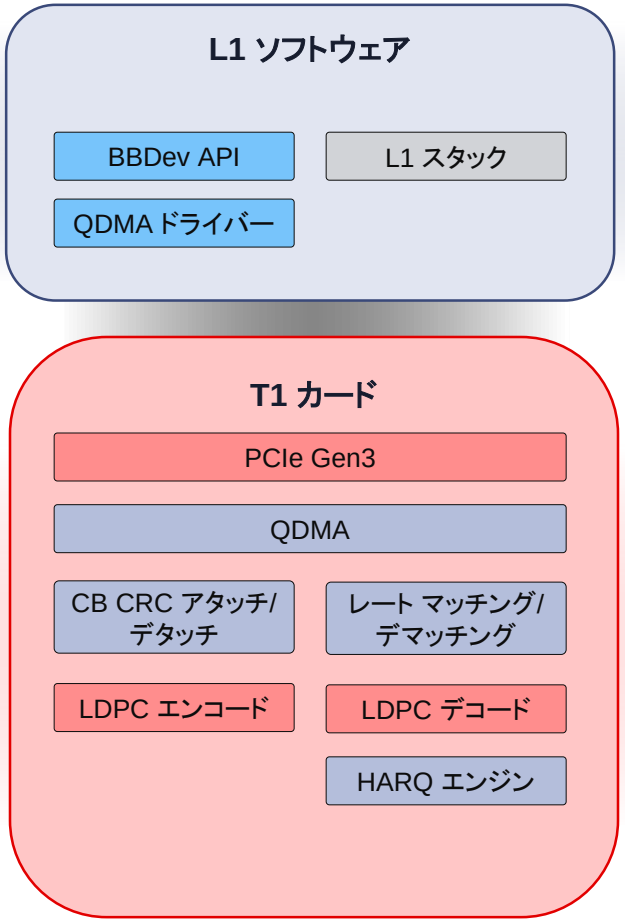
- 反復回数 = 8
- N=3456、K= 2816

© Copyright 2020 Xilinx

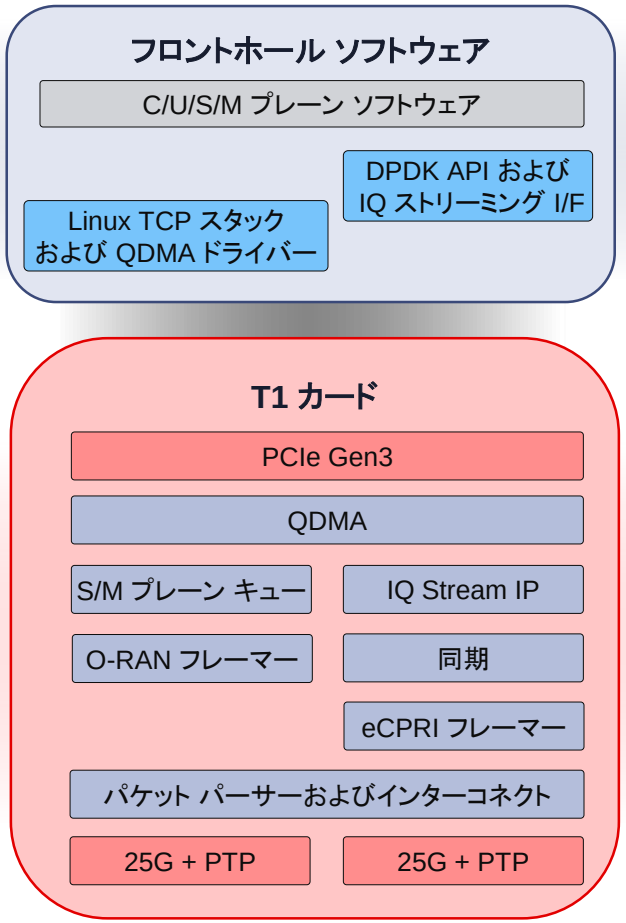
XILINX

利用可能なリファレンス デザイン

L1 リファレンス デザイン



フロントホール リファレンス デザイン



フル機能を備えるリファレンス デザイン
FPGA の使用経験のない企業への導入障壁を解消

FlexRAN ソフトウェア スタック
レイヤー 1 → BBDev 標準 API
フロントホール → DPDK ドライバー

標準 QDMA インターフェイス
Alveo 用と同じインターフェイス

FPGA の IP とインテグレーションは既に完成
RTL チームやサードパーティの追加は不要

© Copyright 2020 Xilinx
XILINX

T1 の運用シナリオ

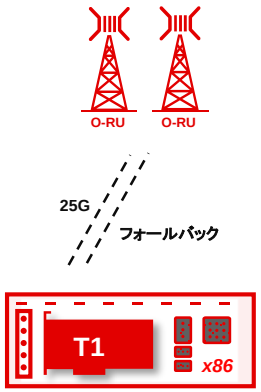
冗長性を持つ 2 セクター

信頼性の高い運用

1 つの SFP28 はトラフィック用

もう 1 つの SFP28 はフォールバック用

カード上での完全な ORAN 分類



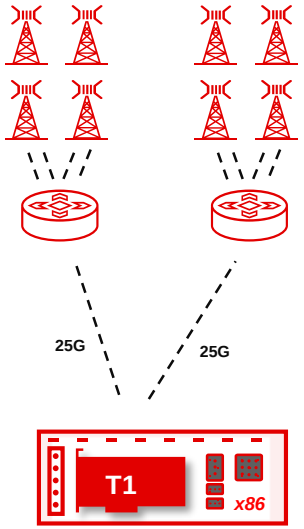
FHGW による オーバーサブスクリプション

極めて高い RU/DU 比

オーバーサブスクリプションには
外部 FHGW が必要

DU をコアの近くに移動

DU と CU を統合可能

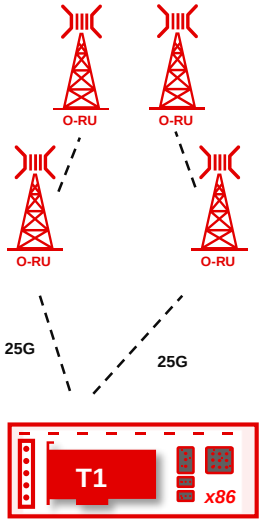


4 セクターを RU に直接接続

FHGW を使用せずに高い RU/DU 比を
実現

高い拡張性 (カードの数を増やすことで
基地局の数を増やせる)

無線デイジー チェーンを使用

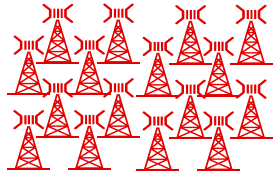


高い拡張性

T1 カードの数を増やすことで基地局の
数を増やせる

フロントホールと L1 を同時に拡張

Xeon の処理能力を
通信事業者のサービス用に解放



© Copyright 2020 Xilinx

XILINX

T1 のまとめ

既存の 2 つのカードを 1 つの T1 で置き換え
フロントホールと L1 を 1 つの 75W カードで処理

サーバー

+

T1 カード

	T1 (サンプル出荷中)
フォーム ファクター	FHHL PCIe カード
最適化	ハイブリッド (フロントホール + L1)
FH ポート	2x SFP28 + 1588
FH 帯域幅	4 セクターの 4TRX @100HMz*
IEEE 1588	対応 – PHY 層でのスタンプ
L1 エンコード	17.7Gbps *
L1 デコード	7.5Gbps *

T1 の性能上の利点	
42x	高いエンコーダー スループット
24x	高いデコーダー スループット
3.2x	短いエンコーダー レイテンシ
3.8x	短いデコーダー レイテンシ
ナノ秒より細かい PTP タイムスタンピング	
NIC 内での ORAN レイヤー マッピング	
ハードウェア冗長性およびフォールバック	

 * T1 リファレンス デザインのデモで実証

© Copyright 2020 Xilinx

XILINX

Key Take-Aways

1. ザイリンクスはテレコム アクセラレータ カードを追加して 5G 製品を拡充
2. テレコム アクセラレータ カード シリーズの最初の製品は「T1」
3. T1 はフロントホール機能と L1 オフロード機能を高速化する一台二役の「プラグ アンド プレイ」カードで、限定版のサンプルは既に出荷中
4. 「5G の仮想化」は、第 2 世代および第 3 世代 5G の運用におけるザイリンクスの地歩を拡大する絶好の機会となる

© Copyright 2020 Xilinx
XILINX

Thank You

© Copyright 2020 Xilinx

Xilinx Mission

Building the Adaptable, Intelligent World