



XAPP406 (v.2.0) 2000 年 12 月 1 日

Synplicity および Exemplar へのクロス プローブ

著者 : Yenni Totong

まとめ

Xilinx Alliance シリーズ 3.3.06i は、バージョン 3.1i にサービス パック 6 をプラスしたもので、Synplify/Synplify Pro や LeonardoSpectrum へのロジック / タイミング クロス プローブ機能が新しく追加されています。ロジック クロス プローブ機能を使用すると、Error Viewer に表示される警告またはエラー メッセージのインスタンスやネット名をクリックして、合成ツールの回路図ウィンドウに戻ることができます。この機能は、論理的 DRC エラー / 警告のあったデザインのデバッグに便利です。また、タイミング クロス プローブ機能を使用すると、Timing Analyzer のタイミング レポートのパス、ネット、インスタンス名をクリックして、合成ツールの回路図ウィンドウに戻ることができ、タイミング エラーの解析に便利です。この 2 つのクロス プローブ機能は、Synplicity 社の Synplify / Synplify 6.0.0 または Exemplar Logic 社の LeonardoSpectrum 2000.1b 以降のバージョンでサポートされています。

この機能は Windows NT/2000 日本語版ではサポートされていませんが、次のリリースではサポートされる予定です。

ロジック クロス プローブに使用す るナビゲーション レポートの表示

ナビゲーションレポート (NAV) ファイルは、Alliance シリーズ で新しくなった Error Viewer で表示できます。この NAV ファイルは、Flow Engine でデザインが変換されたとき、または NGDBuild がコマンドラインで実行されたときに生成され *design_name_ngdbuild.nav* という名前が付けられます。次の図 1 に示すように、[Navigation Report] アイコンは、Design Manager のレポート ブラウザに表示されます。

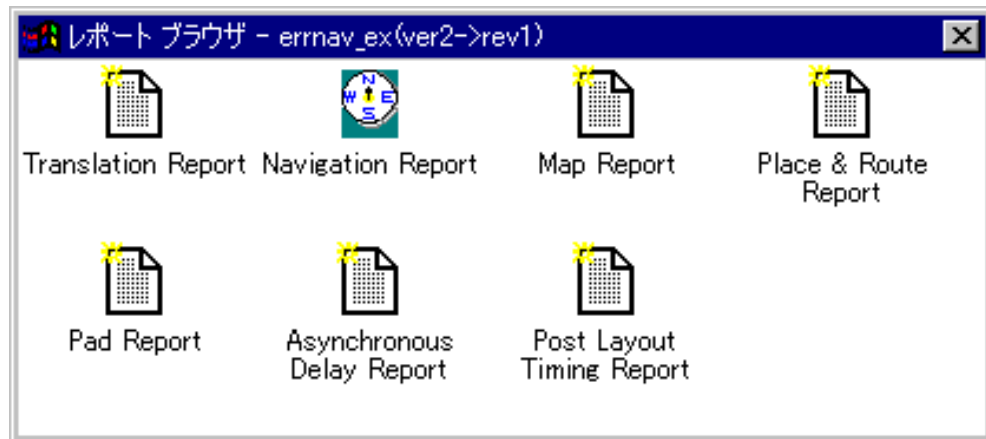


図 1: レポート ブラウザに表示される [Navigation Report] アイコン

[Navigation Report] アイコンをダブルクリックすると、Error Viewer が起動し、NAV ファイルが表示されます。DRC エラーまたは警告のない場合でも、この NAV ファイルは NGDBuild で生成されますが、この場合 Error Viewer には空白のレポートが表示されます。

Error Viewer は、次のコマンドを使って、コマンド ラインからも起動できます。

```
errview design_name_ngdbuild.nav
```

注 : Error Viewer の実行ファイル errview は、\$XILINX/bin/platform ディレクトリにあります。platform には、hp、nt、sol のいずれかを入力します。

NAV ファイルの例は、[図 2](#) を参照してください。

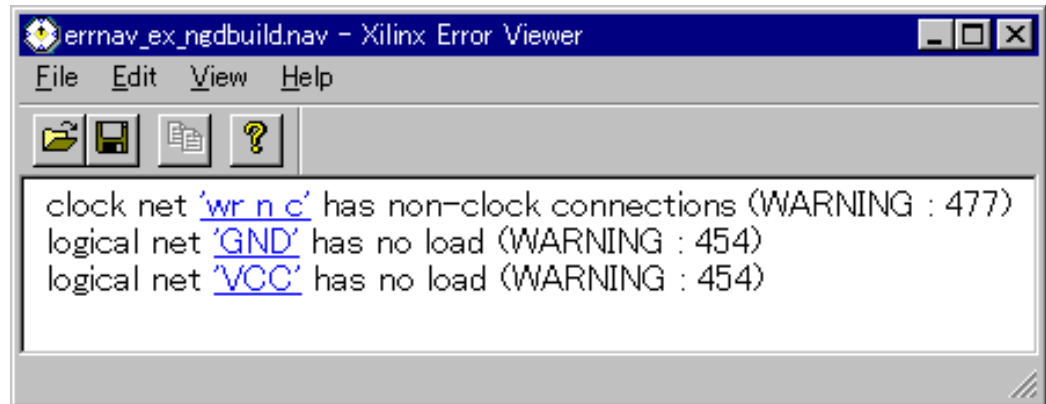


図 2: Error Viewer に表示される NAV ファイルの例

警告またはエラーのあったネット名は、デフォルトで青くハイライトされており、Synplify/Synplify Pro または LeonardoSpectrum の回路図ウィンドウへのリンクが付いています。このハイライトされたネット名をクリックして、合成ツール内の回路図ウィンドウのネットを表示します。

注：Error Viewer のハイライトの色とフォントは、[File] → [Preference] をクリックして変更できます。

タイミング クロス プローブに使用する ナビゲート可能な タイミング レポートの表示

Xilinx Alliance シリーズでは、ナビゲート可能なタイミング レポート (XML) ファイルが使用できるようになりました。Timing Analyzer で XML ファイルを開くと、パスおよびインスタンスへのリンクが表示されます。リンクされたパスおよびインスタンスをクリックすると、Synplify/Synplify Pro または LeonardoSpectrum へナビゲートされます。

XML ファイルは Timing Analyzer で `trce` コマンドを使用すると生成できます。Design Manager では、`trce` コマンドを実行すると、デフォルトで XML ファイルが生成されます。

trce コマンドを使用したナビゲート可能なタイミング レポート (XML) ファイルの生成

`-xml` オプションを次のように設定すると、`trce` コマンドで XML ファイルを生成できます。

```
trce errnav_ex.ncd errnav_ex.pcf -e 3 -o errnav_ex.twr -xml
errnav_ex_trce.xml
```

Design Manager では、XML ファイルが配置配線の最後の段階で生成されます。次の[図 3](#) を参照してください。

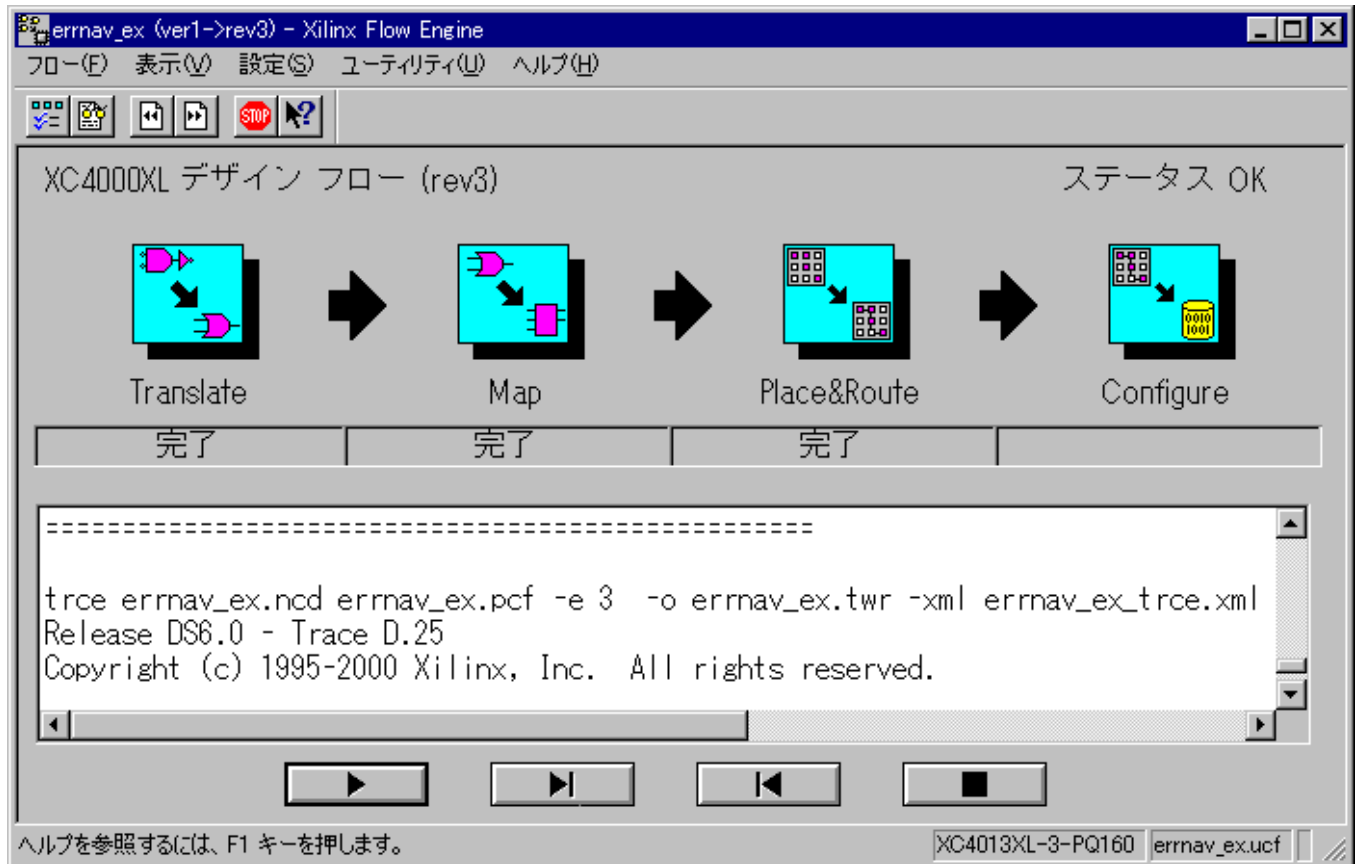


図 3: Flow Engine で trce コマンドを実行して XML ファイルが生成される例

Design Manager の [Post Layout Timing Report を生成] チェックボックスがオンになっていると、Flow Engine で trce コマンドが実行されます。この設定はデフォルトです。配置配線が終了すると、Design Manager のレポート ブラウザにポストレイアウト タイミング レポートが Timing Analyzer のアイコンで表示されます。次の図 4 を参照してください。

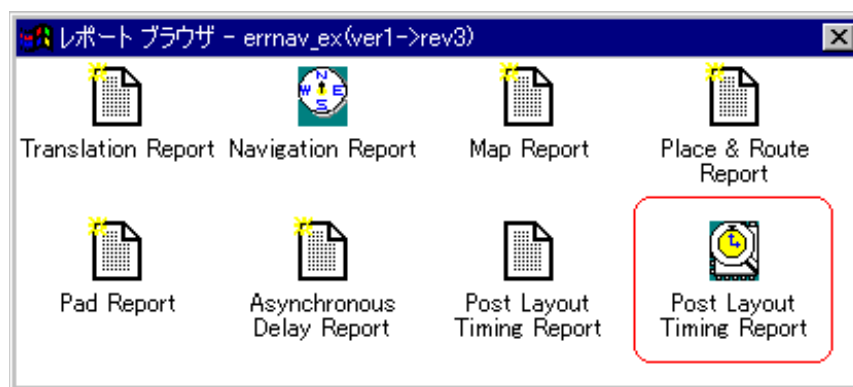


図 4: ナビゲート可能なタイミング レポートが表示されたレポート ブラウザ

[Post Layout Timing Report] アイコンをダブルクリックすると、Timing Analyzer で XML ファイルが開き、クロスプローブが可能になります。次の図 5 を参照してください。

注: デザインにタイミング エラーがない場合、タイミング レポートに表示されるパスをクリックしてもナビゲートはされません。

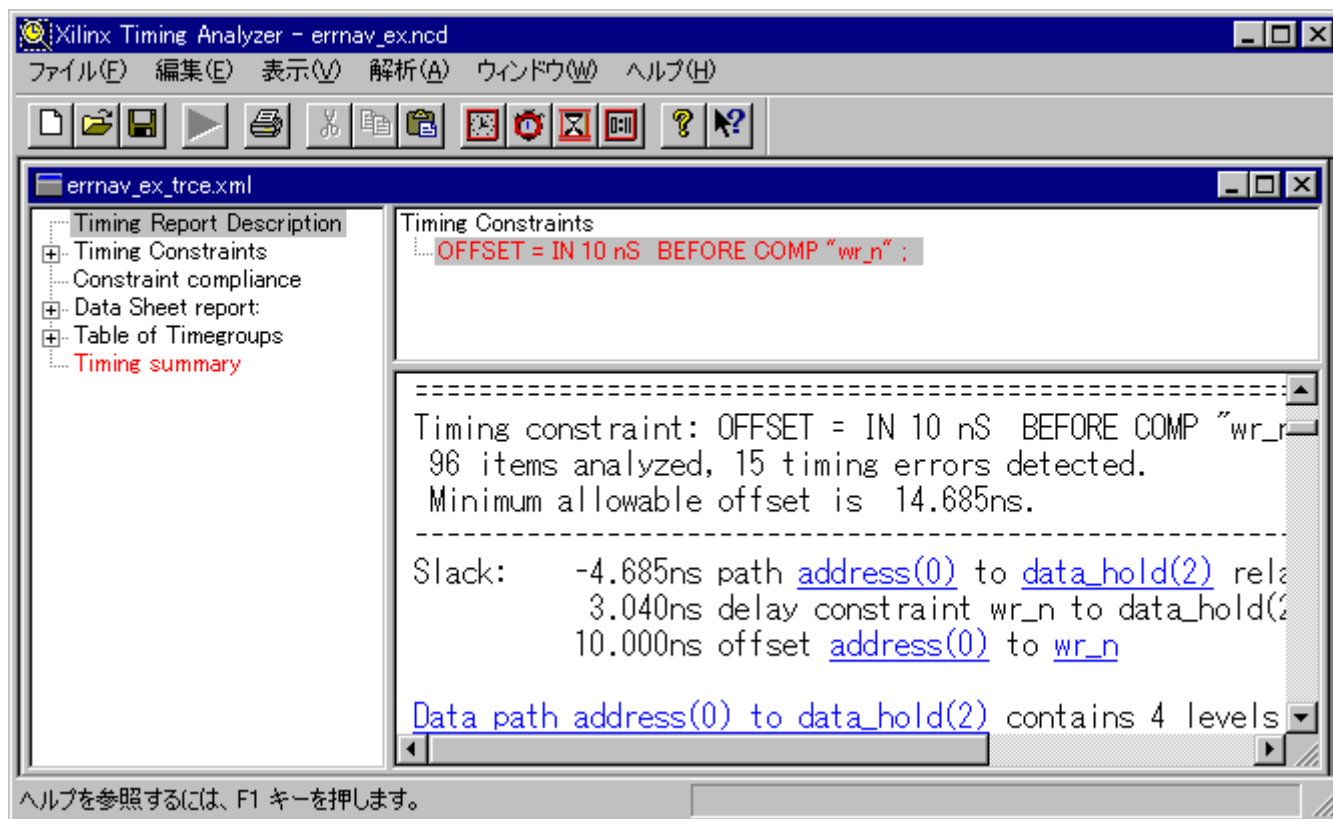


図 5: Timing Analyzer で表示される XML ファイル

Timing Analyzer からの XML ファイルの生成

Timing Analyzer は Design Manager で Timing Analyzer のアイコンをクリックするか、コマンド ラインに次のように入力すると起動できます。

```
timingan routed_design.ncd design.pcf
```

配線済み NCD ファイルおよび PCF ファイルが読み込まれたら、[解析] → [自動生成したデザイン制約] をクリックするか、別に制約を選択して解析します。次の図 6 を参照してください。

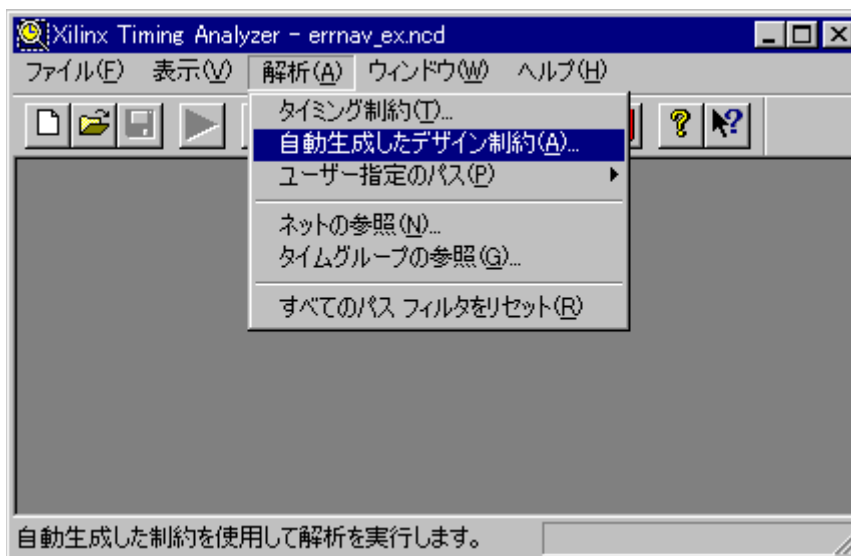


図 6: Timing Analyzer を使用したタイミング レポートの生成

図 5 に示すようなタイミング レポートが表示されます。

タイミング レポートは拡張子 .xml を付けて保存すると、後で表示できます。この拡張子を付けて保存するには、[ファイル] → [名前を付けて保存] をクリックし、[ファイルの種類] ボックスから [XML タイミング レポート (*.trce.xml)] をクリックします。

保存した XML ファイルの表示

次のコマンドを入力すると、保存した XML ファイルを Timing Analyzer で表示できます。

```
timingan filename_trce.xml
```

Timing Analyzer のメニューから、[ファイル] → [開く] → [タイミング レポート] をクリックしても、XML ファイルを表示できます。

Synplify / Synplify Pro とのクロスプローブ

このセクションでは、Xilinx ツール、Synplify / Synplify Pro 回路図ウィンドウ間でロジック / タイミング クロスプローブを行う際の設定手順、ガイドライン、トラブルシューティングについて説明します。

設定

Synplify/Synplify Pro とのクロスプローブに必要な設定は次のとおりです。

1. 環境変数 XIL_ITC_XVENDOR を「synplicity」に設定します。

UNIX の場合：

コマンドラインに次を入力します。

```
setenv XIL_ITC_XVENDOR synplicity
```

Windows の場合：

Windows 98 の場合、autoexec.bat ファイルで次のように設定し、システムを再起動します。

Windows NT の場合、システム環境設定エリアで次のように設定します。

```
set XIL_ITC_XVENDOR=synplicity
```

1. Synplify/Synplify Pro でデザイン プロジェクトを合成します。
2. Xilinx ツールを使ってデザインをインプリメントします。
 - 変換 (NGDBuild) が完了すると、「**ロジック クロスプローブ**」に進むことができます。
 - 配置配線 (PAR) が完了すると、「**タイミング クロスプローブ**」に進むことができます。

ロジック クロスプローブ

Error Viewer から Synplify へクロスプローブをするには、次の手順に従います。

1. Synplify/Synplify Pro でデザイン プロジェクトを開きます。
2. オプション：[HDL Analyst] → [RTL] をクリックし、階層表示にするか、非階層表示にするかを選択します。
3. [HDL Analyst] → [Technology] をクリックし、階層表示にするか、非階層表示にするかを選択します。
4. [HDL Analyst] → [External Cross Probing Engaged] をクリックし、Error Viewer とのクロスプローブができるようにします。
5. Design Manager またはコマンドラインから Error Viewer を起動します。Error Viewer ウィンドウに NGDBuild からの DRC エラーおよび警告メッセージが表示され、問題の発生したネット名が図 7 のように表示されます。

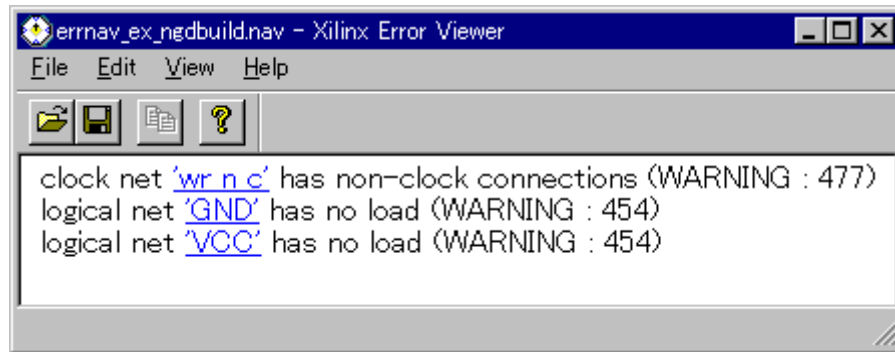
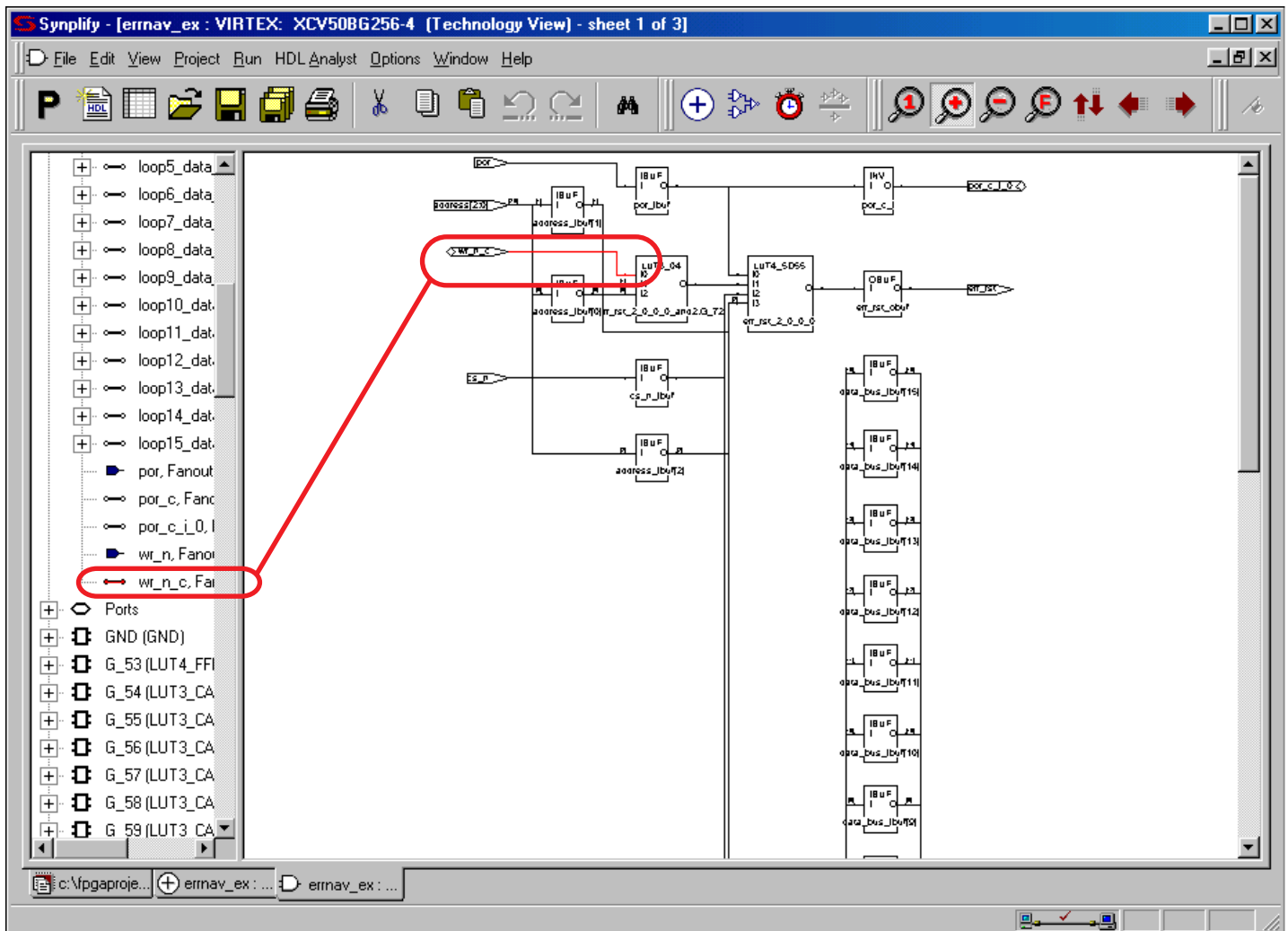


図 7: Synplify で合成したデザインのナビゲーションレポートの例

6. Error Viewer ウィンドウに表示されるネット名をクリックします。対応するネットが図 8 に示すように Technology View ウィンドウにハイライトされて表示されます。



X406_04_083100

図 8: Technology View ウィンドウに表示されるネット `wr_n_c`

タイミング クロスプローブ

Timing Analyzer のタイミング レポートから Synplify/Synplify Pro へクロスプローブをするには、次の手順に従います。

1. Synplify/Synplify Pro でデザインプロジェクトを開きます。
2. オプション: [HDL Analyst] → [RTL] をクリックし、階層表示にするか、非階層表示にするかを選択します。
3. [HDL Analyst] → [Technology] をクリックし、階層表示にするか、非階層表示にするかを選択します。
4. [HDL Analyst] → [External Cross Probing Engaged] をクリックし、Error Viewer とのクロスプローブができるようにします。
5. XML ファイルの表示については、2 ページの「[タイミング クロスプローブに使用するナビゲート可能なタイミング レポートの表示](#)」を参照してください。Timing Analyzer のタイミング レポートには、次のに示すように、パス、インスタンスにリンクが付いています。

```
Timing constraint: Default OFFSET IN BEFORE analysis for clock "wr_n_c"
96 items analyzed, 0 timing errors detected.
Minimum allowable offset is 9.722ns.

-----
Report: 9.722ns offset address\(2\) before wr\_n

Data path address\(2\) to data hold\(9\) contains 4 levels of logic:
Path starting from Comp: B2.PAD
To Delay type Delay(ns) Physical Resource
Logical Resource(s)
-----
B2.I Tiopi 0.989R address\(2\)
address\(2\).PAD
address ibuf\[2\]
CLB_R10C1.S1.G1 net (fanout=2) 3.348R address c\(2\)
CLB_R10C1.S1.Y Tilo 0.738R loop15 data hold 2\(15\)
G 53
CLB_R6C1.S0.F2 net (fanout=16) 2.005R G 53
CLB_R6C1.S0.X Tilo 0.738R loop9 data hold 8\(9\)
G 63
M2.O net (fanout=1) 1.909R loop9 data hold 8\(9\)
M2.CLK Tioock 1.292R data hold\(9\)
data hold\[9\]
-----
Total (3.757ns logic, 7.262ns route) 11.019ns (to wr_n_c)
(34.1% logic, 65.9% route)
```

図 9: Synplify 回路図ウィンドウへクロスプローブのために選択されたパス

6. パスまたはインスタンス名をクリックすれば、Timing Analyzer でクロスプローブができます。

- パスまたはインスタンス名をクリックして、クロスプローブを行います。対応するパスまたはインスタンスが図 10 に示すように、Technology View ウィンドウでハイライトされて表示されます。

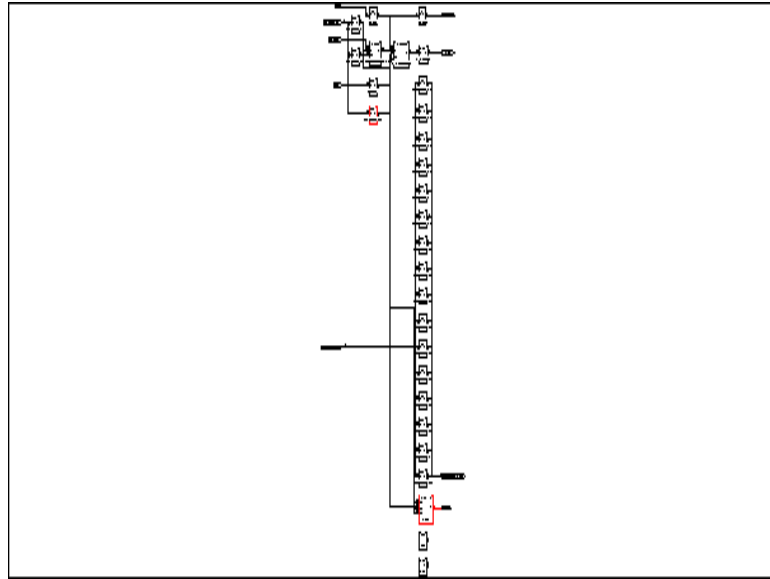


図 10: Synplicity の Technology View ウィンドウでハイライトされたパス

- 回路図を隔離して選択されたパスだけを表示するには、Technology View ウィンドウでマウスの右ボタンをクリックし、[Filter Schematic] を選択します。フィルタパスについては、図 11 を参照してください。

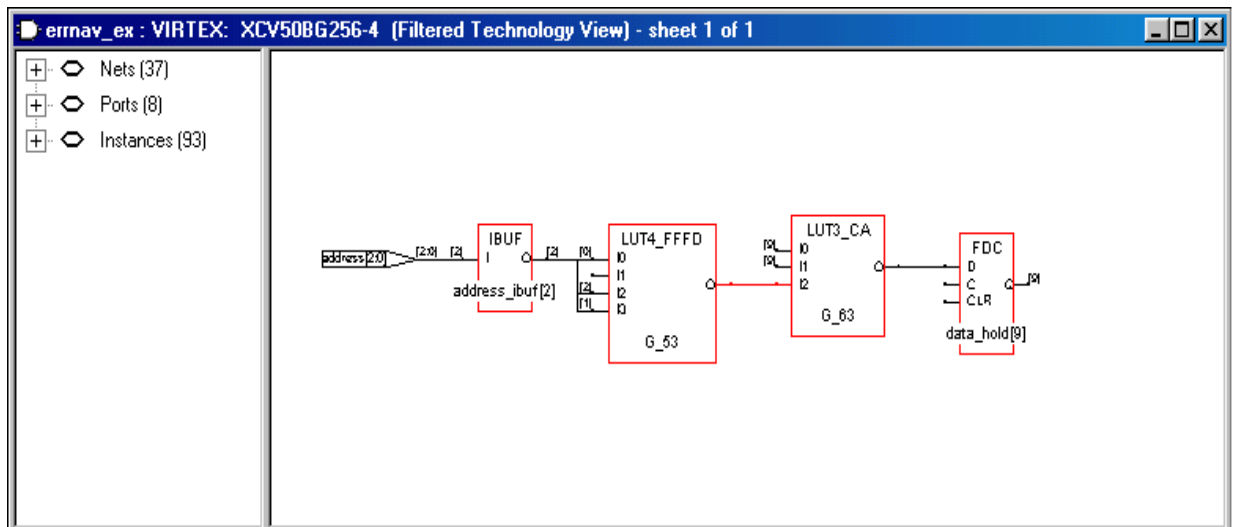


図 11: Synplicity の Technology View ウィンドウに表示されるフィルタパス

回路図ウィンドウでのネットおよびインスタンスの確認

次に、Synplify/Synplify PRO でのネット、パス、インスタンスの確認方法について説明します。

1. インスタンス、ネット、パスのほとんどが Technology View ウィンドウにしかクロスプローブできません。

Synplify/Synplify Pro では、ネット名、インスタンス名がテクノロジ マップ中に合成ツールで変更されます。このため、RTL View ウィンドウで表示される名前が Technology View ウィンドウで表示される名前と異なります。しかし、Xilinx のインプリメンテーション ツールを使用すると、EDIF ネットリストのネット名、インスタンス名が Technology View ウィンドウで表示される名前と同じものになります。名前が一致しないとロジックおよびタイミング クロスプローブは行われなため、NAV ファイルまたは XML ファイルから RTL View ウィンドウへのクロスプローブができないことがあります。

2. GND および V_{CC} ネットの確認

Synplify/Synplify Pro で GND および V_{CC} コンポーネントがインスタンス化されると、Technology View ウィンドウではこれらのコンポーネントに接続されているものがそれぞれ 0 および 1 で表示されます。一方、EDF ネットリストでは、GND コンポーネントに接続されているネットの名前は「GND」、V_{CC} コンポーネントに接続されているネットの名前は「V_{CC}」になっています。このように、0 と GND、1 と V_{CC} の名前が一致しないため、GND および V_{CC} ネットが Technology View ウィンドウへクロスプローブできないという警告メッセージが表示されます。このような警告メッセージの例は次のとおりです。

```
Logical net "GND" has no load (WARNING: 454)
```

```
Logical net "VCC" has no load (WARNING: 454)
```

3. Technology View ウィンドウの回路図で NAV ファイルからの対応するネットを見つけれない場合、または XML ファイルからのパスやインスタンスを見つけない場合、[Net] の横にある「+」をクリックして、ハイライトされているネットがほかにはないかスクロールして確認します。ハイライトされているネットがあれば、ウィンドウ下部のタブをクリックし、ほかのシートを確認します。ハイライトされているネットがなければ、次の「**トラブルシューティング**」に進んでください。
4. ハイライトされているネットに接続されているコンポーネントのみを表示するには、回路図ウィンドウでマウスの右ボタンをクリックし、[Select Net Instances] をクリックします。もう一度マウスの右ボタンをクリックし、[Filter Schematic] をクリックします。
5. Technology View ウィンドウから HDL ソースコードを表示するには、ハイライトされているネットを駆動する、またはそのネットに駆動されているインスタンスをダブルクリックします。HDL Editor ウィンドウが開き、このロジックを記述しているコードがハイライトされます。
6. また、HDL ソースコードから RTL View ウィンドウへもクロスプローブできます。HDL ソースコードでプロセスを選択し、RTL View ウィンドウ上をクリックすると、対応するコンポーネントがハイライトされます。Technology View ウィンドウ上をクリックしても、対応するコンポーネントがハイライトされます。

トラブルシューティング

ナビゲーションレポート (NAV) ファイルまたはナビゲート可能なタイミングレポート (XML) ファイルから Synplify / Synplify Pro へクロスプローブができない場合は、アプリケーション間の通信エラーが原因です。

通信エラーの場合、Error Viewer で次のような警告メッセージが表示されます。

```
WARNING:InterToolCommunication:14 - In trying to start the
Synplicity Cross Probing system, the following was returned:
"couldn't open socket: connection refused"
Synplicity Cross Probing will not be enabled.
```

注: Timing Analyzer のコンソール ウィンドウにも同じメッセージが表示されます。コンソール ウィンドウを表示するには、[表示] → [コンソール] をクリックし、[コマンド ステータスを表示] チェック ボックスをオンにします。

次のセクションでは、Error Viewer から Synplify/Synplify Pro へナビゲートできない場合の考えられる原因およびその解決方法を説明します。

不正な起動シーケンス

ほかのアプリケーションとのクロスプローブを行う場合、Synplify/Synplify Pro はサーバーとして設定されます。このため、まず Synplify/Synplify Pro の回路図ウィンドウを開き、[External Cross Probing Engaged] をオンにしてから、Error Viewer または Timing Analyzer を開く必要があります。この順序が入れ替わると、2つのアプリケーション間の通信はうまくいきません。この問題を解決するには、まず Error Viewer または Timing Analyzer を終了します。次に Synplify/Synplify Pro の回路図ウィンドウを開き、[External Cross Probing Engaged] チェック ボックスがオンになっていることを確認します。ロジック クロスプローブを行うには、Error Viewer で NAV ファイルを、タイミング クロスプローブを行うには、Timing Analyzer の XML ファイルを再び開きます。

クロスプローブに使用されるポートの競合

環境変数 XIL_ITC_XVENDOR_PORT および XPROBE_PORTID は、Error Viewer、Synplify/Synplify Pro 間のクロスプローブ用ポートを制御するのに使用されます。この2つの変数は、同じ値に設定されている必要があります。XIL_ITC_XVENDOR が「synplicity」に設定されている場合は、変数のデフォルト値は 8000 です。この変数は、ポートの競合が見られない限りデフォルト値のままにしておきます。

ポートがライセンス サーバーなどの別のアプリケーションで使用されている場合は、接続できないことがあります。その場合は、この2つの変数を別のポートに設定します。この問題を解決するには、Synplify/Synplify Pro および Error Viewer を閉じ、変数を別のポートに設定します。ポート環境変数を設定し直したら、もう一度両方のアプリケーションを開きます。

ポート接続を再設定するには、次の手順に従います。

UNIX の場合 :

コマンド ラインに次を入力します。

```
setenv XIL_ITC_XVENDOR_PORT port_number
setenv XPROBE_PORTID port_number
```

Windows の場合 :

Windows 98 の場合、autoexec.bat ファイルで次のように設定し、システムを再起動します。Windows NT の場合、システム環境設定エリアで次のように設定します。

```
set XIL_ITC_XVENDOR_PORT=port_number
set XPROBE_PORTID=port_number
```

port_number にはローカル システムで使用可能な TCP/IP ポートを入力します。有効なポート番号は、1700 から 65000 までの 4 桁または 5 桁の整数です (8000、3645、15999 など)。

Xprobe_server が正しく終了されない

ほかのアプリケーションとのクロス プローブを行う場合、Synplify/Synplify Pro では「xprobe_server」というプロセスが起動されます。Synplify/Synplify Pro を終了する際に、このプロセスが正しく終了されないことがあります。このために、通信エラーを知らせる警告メッセージが表示されていなくても、ほかのアプリケーションとのクロス プローブができなくなります。このような場合、xprobe_server プロセスを次のように終了します。

UNIX の場合：

- 「ps」または「top」と入力します。「xprobe_server」が実行中のプロセスとして表示されているか確認してください
- PID 番号をメモに取ります
- コマンドラインに次の行を入力して、プロセスを削除します

```
kill -9 xprobe_server_PID#
```

Windows の場合：

- Ctrl+Alt+Del キーを押します
- [タスク マネージャ] をクリックして [Xprobe_server] を選択します
- [タスクの終了] をクリックします

プロセスを終了したら、クロス プローブの手順を最初から繰り返します。

LeonardoSpectrum とのクロス プローブ

このセクションでは、Xilinx と LeonardoSpectrum の回路図ウィンドウ間でクロス プローブするための設定手順、ガイドライン、トラブルシューティングについて説明します。

設定

LeonardoSpectrum とのクロス プローブに必要な設定は次のとおりです。

1. 環境変数 XIL_ITC_XVENDOR を「exemplar」に設定します。

UNIX の場合：

コマンドラインに次を入力します。

```
setenv XIL_ITC_XVENDOR exemplar
```

Windows の場合：

Windows 98 の場合、autoexec.bat ファイルで次のように設定し、システムを再起動します。Windows NT の場合、システム環境設定エリアで次のように設定します。

```
set XIL_ITC_XVENDOR=exemplar
```

2. LeonardoSpectrum でデザインを合成します。
3. TCL 変数 comm_socket を設定します。この変数は、Exemplar で TCP/IP ポートを制御するのに使用され、LeonardoSpectrum では、「16000」に設定する必要があります。

comm_socket を設定するには、LeonardoSpectrum TCL コマンドラインで次を入力します。

```
set comm_socket 16000
```

注：LeonardoSpectrum のレベル 1 またはレベル 2 を使用する場合、.tcl 拡張子付きのテキスト形式でファイルを作成し、そのファイル (TCL スクリプト) に前述のコマンドを入力します。TCL スクリプトを実行するには、[File] → [Run Script] → [TCL script] → [Open] の順にクリックします。これで、comm_socket 変数が設定されます。

comm_socket の設定は、プロジェクト保存時に LeonardoSpectrum のプロジェクト (LSP) ファイルに保存され、再度プロジェクトを開く際も、この設定が使用されます。

comm_socket の設定を取り消すには、次を入力します。

```
unset comm_socket 16000
```

comm_socket の値を確認するには、次を入力します。

```
puts $comm_socket
```

4. [File] → [Save Project As] をクリックして、デザインプロジェクトを保存します。
5. Xilinx ツールを使ってデザインをインプリメントします。

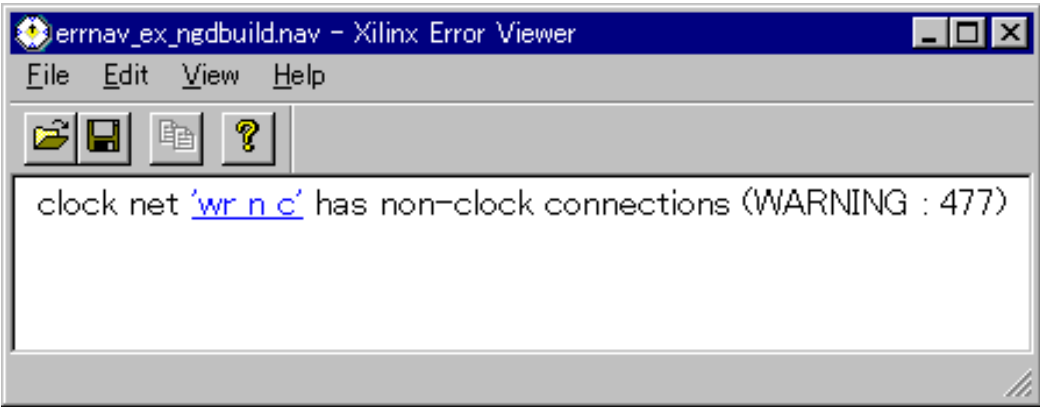
変換 (NGDBuild) が終了すると、「**ロジック クロスプローブ**」に進むことができます。

配置配線 (PAR) が終了すると、「**タイミング クロスプローブ**」に進むことができます。

注: LeonardoSpectrum を使用すると、ロジック クロスプローブまたはタイミング クロスプローブのいずれか一方のみが実行され、同時に両方が実行されることはありません。

ロジック クロスプローブ

Error Viewer から LeonardoSpectrum へのクロスプローブは次の手順に従います。

1. Design Manager またはコマンドラインから Error Viewer を起動します。Error Viewer ウィンドウに NGDBuild からの DRC エラーおよび警告メッセージが表示され、エラーの発生したネット名が  12 で示すように表示されます。

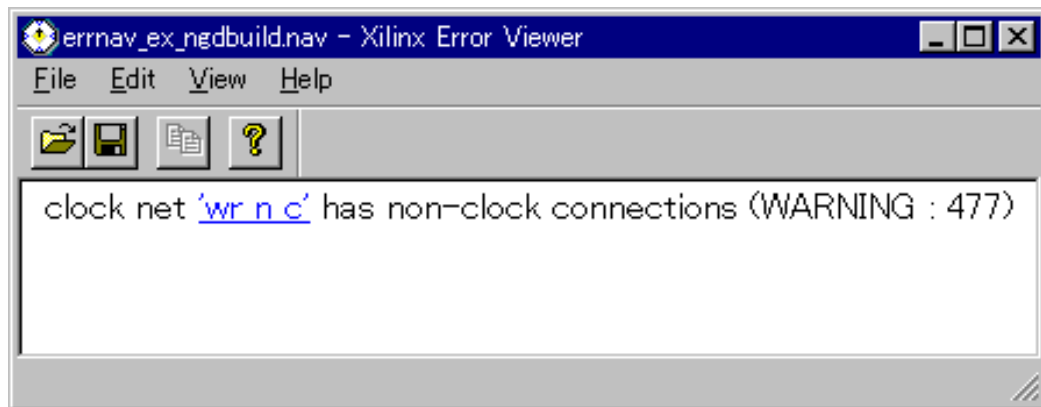


図 12: LeonardoSpectrum で合成されたデザインのナビゲーション レポート



2. LeonardoSpectrum でデザインプロジェクト (LSP) ファイルを開きます。
3. TCL 変数 comm_socket の設定を確認してください。詳細は「**設定**」を参照してください。
4. [Tools] → [Connect to External Tool] をクリックします。接続が完了すると、次のメッセージが表示されます。

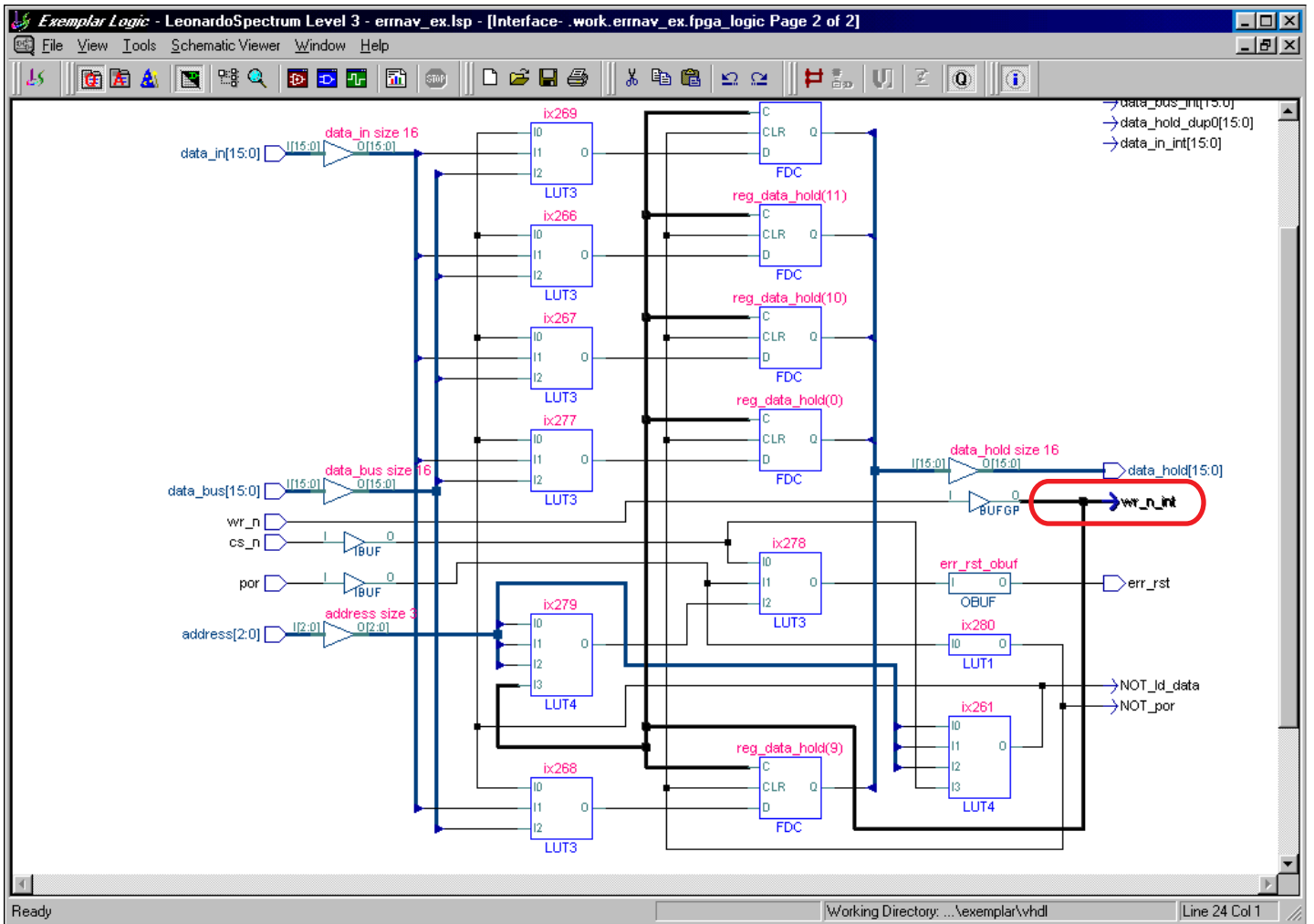
```
xmplr_send_msg $xmplr_socket "Connected to
LeonardoSpectrum"
```

接続できない場合は、次のメッセージが表示されます。

```
couldn't open socket: connection refused
```

ソケットが開かれないため接続できない場合は、16 ページの「**トラブルシューティング**」を参照してください。

5. オプション: [Tools] → [View RTL Schematic] をクリックします。
6. [Tools] → [View Gate Level Schematic] をクリックします。
7. Error Viewer ウィンドウに表示されるネット名をクリックします。対応するネットが  13 ページの  13 に示すように、回路図ウィンドウにハイライトされて表示されます。



X406_06_083100

図 13: 回路図ウィンドウに表示されるネット wr_n_int

タイミング クロス プローブ

Timing Analyzer のタイミング レポートから LeonardoSpectrum へのクロス プローブを行うには、次の手順に従います。

- 2 ページの「タイミング クロス プローブに使用するナビゲート可能なタイミング レポートの表示」の手順に従って XML ファイルを表示します。Timing Analyzer のタイミング レポートには、[図 2](#) に示すようにパスおよびインスタンスにリンクが付いています。

```

=====
Timing constraint: OFFSET = IN 10 nS BEFORE COMP "wr_n" ;
96 items analyzed, 15 timing errors detected.
Minimum allowable offset is 14.685ns.
-----
Slack:      -4.685ns path address\(0\) to data\_hold\(2\) relative to
            3.040ns delay constraint wr_n to data_hold(2) and
            10.000ns offset address\(0\) to wr\_n
-----
Data path address\(0\) to data\_hold\(2\) contains 4 levels of logic:
Path starting from Comp: P21.PAD
To          Delay type          Delay(ns)  Physical Resource
                                         Logical Resource(s)
-----
P21.I1      Tpid                    1.560R     address\(0\)
                                         IPAD\_address\(0\)
CLB_R14C8.F1 net (fanout=2)          4.040R     address\(0\)\_ibuf
CLB_R14C8.X  Tilo                    1.590R     address\(0\)\_int
                                         ld\_data
CLB_R14C16.G2 net (fanout=15)        4.747R     ix267
CLB_R14C16.Y Tilo                    1.590R     ld\_data
                                         nx93
P99.O       net (fanout=1)          3.788R     ix281
P99.OK      Took                    0.410R     nx99
                                         data\_hold\(2\)
                                         req\_data\_hold\(2\)
-----
Total (5.150ns logic, 12.575ns route)  17.725ns (to wr_n_int)
(29.1% logic, 70.9% route)

```

図 14: LeonardoSpectrum 回路図ウィンドウへのクロス プローブのために選択されたパス

- パスまたはインスタンス名をクリックすると、Timing Analyzer でクロス プローブができます。
- LeonardoSpectrum でデザイン プロジェクト (LSP) ファイルを開きます。
- TCL 変数 `comm_socket` が設定されていることを確認してください。詳細は、「[設定](#)」を参照してください。
- [Tools] → [Connect to External Tool] をクリックします。接続が完了すると、次のメッセージが表示されます。

```
xmplr_send_msg $xmplr_socket "Connected to
LeonardoSpectrum"
```

接続できない場合は、次のメッセージが表示されます。

```
couldn't open socket: connection refused
```

ソケットが開かれないため接続できない場合は、[16 ページの「トラブルシューティング」](#)を参照してください。

- オプション: [Tools] → [View RTL Schematic] をクリックします。
- [Tools] → [View Gate Level Schematic] をクリックします。
- タイミング レポートのパスまたはインスタンスをクリックして、クロス プローブを行います。対応するネットが [13 ページの図 13](#) に示すように、ゲートレベルの回路図ウィンドウにハイライトされて表示されます。パスがハイライトされていない場合は、「[回路図ウィンドウでのネットおよびインスタンス確認方法](#)」を参照してください。

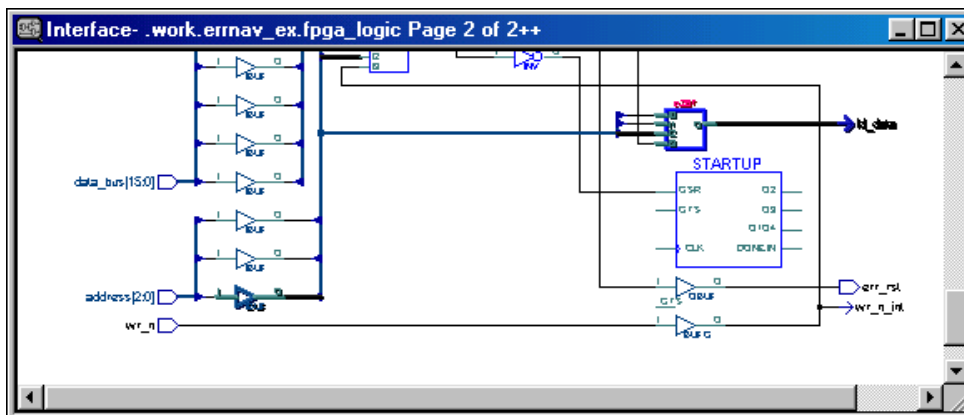


図 15: LeonardoSpectrum のゲートレベル回路図ウィンドウでハイライトされたパス

9. 選択したパスの回路図のみを表示するには、ゲート レベルの回路図ウィンドウ内でマウスの右ボタンをクリックして、[View Trace Schematic] を選択します。フィルタ パスについては、図 11 を参照してください。

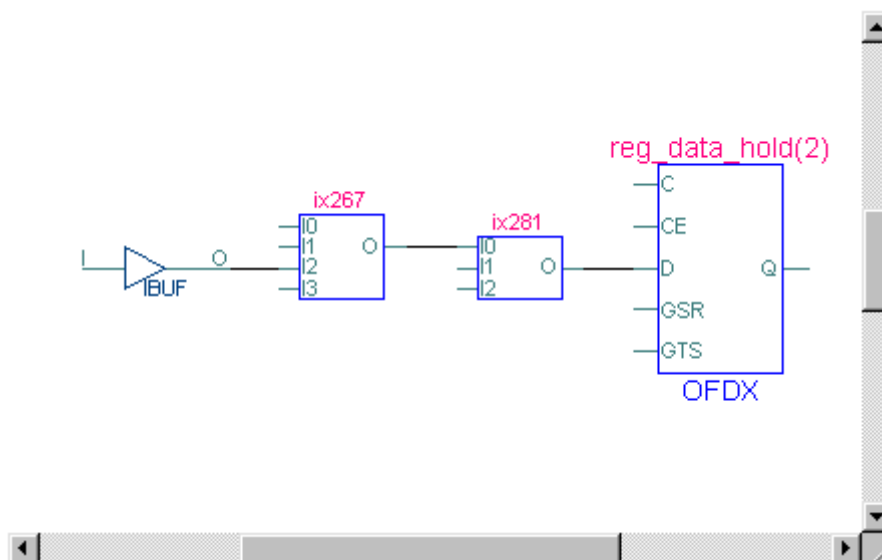


図 16: LeonardoSpectrum のゲート レベル回路図ウィンドウのフィルタ パス

回路図ウィンドウでのネットおよびインスタンス確認方法

LeonardoSpectrum でネット、パス、インスタンスを確認するには、次のガイドラインに従ってください。

1. 必ず、LeonardoSpectrum 2000.1b 以降のバージョンを使用してください。それ以前のバージョンを使用すると、タイミング クロス プローブで必要な情報が Xilinx ツールで認識されません。
2. インスタンス、ネット、パス名のほとんどは、ゲート レベル回路図ウィンドウへのみクロスプローブできます。

LeonardoSpectrum では、ネットおよびインスタンス名はテクノロジ マップ中に合成ツールで変更されます。このため、RTL 回路図で表示される名前がゲート レベル回路図で表示される名前と異なります。しかし、Xilinx のインプリメンテーション ツールを使用すると、EDIF ネットリストのネット名、インスタンス名がゲート レベル回路図ウィンドウで表示される名前と同じものになります。名前が一致しないとロジック クロス プローブおよびタイミング クロス プローブが行われないため NAV ファイルまたは XML ファイルから RTL 回路図へのクロスプローブができないことがあります。

3. このネットを駆動する、またはこのネットによって駆動されるコンポーネントをマウスの右ボタンでクリックしてから、[Trace to HDL Source] をクリックし、ゲート レベル回路図ウィンドウから HDL ソースコードへクロスプローブします。HDL Editor ウィンドウが開き、このロジックを記述するコードがハイライトされて表示されます。
4. ハイライトされているネットに接続されているコンポーネントのみを表示するには、ゲート レベル回路図ウィンドウでマウスの右ボタンをクリックし、[View Trace Schematic] をクリックします。

トラブルシューティング

ナビゲーションレポート (NAV) ファイルまたはナビゲート可能なタイミングレポート (XML) ファイルから LeonardoSpectrum へクロスプローブができない場合は、アプリケーション間の通信エラーが原因です。

不正な起動シーケンス

2 つのアプリケーション間の通信に問題がある場合は、次のメッセージが LeonardoSpectrum のウィンドウに表示されます。

```
Attempting to connect to host: 127.0.0.1 on port:16000  
couldn't open socket: connection refused
```

Error Viewer や Timing Analyzer など、ほかのアプリケーションとのクロスプローブを行う場合、LeonardoSpectrum では、そのアプリケーションがサーバーとして指定されます。必ずそのアプリケーションでクロスプローブを設定してから、LeonardoSpectrum で [Connect to External Tool] チェックボックスをオンにしてください。正しいシーケンスについては、「[ロジック クロスプローブ](#)」または「[タイミング クロスプローブ](#)」を参照してください。この順序が入れ替わると、2 つのアプリケーション間での通信はうまくいきません。

この問題を修正してロジック クロスプローブを行うには、次の手順に従います。

1. Error Viewer をいったん閉じ、もう一度起動します。
2. LeonardoSpectrum のメニューから [Tool] → [Connect to External tool] をクリックします。
3. 「[ロジック クロスプローブ](#)」のステップ 5 に続きます。

この問題を修正してタイミング クロスプローブを行うには、次の手順に従います。

1. Timing Analyzer をいったん閉じ、もう一度起動します。
2. Timing Analyzer で XML ファイルを開きます。
3. パスまたはインスタンスをクリックして、タイミング クロスプローブの設定をします。
4. LeonardoSpectrum のメニューから、[Tool] → [Connect to External tool] をクリックします。
5. 「[タイミング クロスプローブ](#)」のステップ 6 に続きます。

comm_socket が設定されていない

comm_socket が正しく設定されていない場合は、次のメッセージが LeonardoSpectrum のウィンドウに表示されます。

```
xmplr_socket_init  
can't read "comm_socket": no such variable
```

環境変数 XIL_ITC_XVENDOR_PORT および TCL コマンド set comm_socket は、Error Viewer および LeonardoSpectrum 間のクロスプローブ用ポートを制御するのに使用されます。この変数とコマンドは、同じ値に設定する必要があります。XIL_ITC_XVENDOR が「exemplar」に設定されている場合、XIL_ITC_XVENDOR_PORT のデフォルト値は 16000 ですが、comm_socket のデフォルト値はありません。この問題を修正するには、「[設定](#)」に説明されているように comm_socket を設定する必要があります。

クロスプローブに使用されるポートの競合

デフォルトポート 16000 がライセンスサーバーなどの別のアプリケーションで使用されている場合は、接続できないことがあります。この場合は XIL_ITC_XVENDOR_PORT および comm_socket を別のポートに設定します。

この問題を解決するには、次の手順に従います。

1. Error Viewer または Timing Analyzer を終了します。
2. 別のポートを使用するよう XIL_ITC_XVENDOR_PORT を次のように設定します。

UNIX の場合：

コマンドラインに次を入力します。

```
setenv XIL_ITC_XVENDOR_PORT port_number
```

Windows の場合：

Windows 98 の場合、autoexec.bat ファイルで次のように設定し、システムを再起動します。
Windows NT の場合、システム環境設定エリアで次のように設定します。

```
set XIL_ITC_XVENDOR_PORT=port_number
```

port_number にはローカルシステムで使用可能な TCP/IP ポートを入力します。有効なポート番号は、1700 から 65000 までの 4 桁または 5 桁の整数です (8000、3645、15999 など)。

3. 「ロジッククロスプローブ」または「タイミングクロスプローブ」の手順に従うには、次のように LeonardoSpectrum の TCL プロンプトで comm_socket を XIL_ITC_XVENDOR_PORT に一致するように設定する必要があります。

```
set comm_socket port_number
```

既知の問題

Error Viewer に関する既知の問題には次のようなものがあります。

1. Error Viewer でハイライトされているネットにポインタを置いても、ポインタの形が変わらない。
2. Error Viewer でハイライトされているネットをクリックしても、ハイライト部分の色が変わらない。
3. Windows 98 の場合、エラーナビゲーション機能を設定するための環境変数が設定しにくい。この件に関しては、オプションまたは UCF 制御機能が将来のリリースで追加される予定です。

新しく追加された既知の問題については、<http://support.xilinx.co.jp> のアンサーデータベースを参照してください。クロスプローブに関する問題については、キーワードに「cross probing」を入力して検索してください。

改訂履歴

次の表に、この文書の改定履歴を示します。

日付	バージョン番号	改訂内容
09/01/00	1.0	初期リリース
12/01/00	2.0	表題変更、ロジック/タイミングクロスプローブ機能の詳細を追加