



XAPP427 (v2.7) 2017 年 12 月 20 日

# 鉛フリーパッケージのインプリメンテーション およびはんだリフロー

著者: Amjad Esfahani

## 概要

最近の法的な指導や企業による率直的な活動では、電子機器産業の多くの分野で使用されている鉛およびその他の有害物質の廃絶が提唱されています。ザイリンクスにおける鉛フリー プログラムは、鉛フリー アプリケーションに適した材質とプロセスを開発し、使用することを目的とした積極的な取り組みとして、1999 年に導入されました。ザイリンクスは、カスタマー、メーカー、業界団体と直ちに協力関係を結ぶことによって、リーダーとしての役割を果たし、業界の要求を満たす技術的ソリューションを提供しています。

ザイリンクスでは、鉛化合物の代替材質を研究した結果、リードフレーム パッケージおよび BGA パッケージの SnAgCu はんだボールに、無光沢スズリード仕上げを採用することにしました。また、適切な材質セットが選択され、これらは、鉛フリーはんだプロセスに要求される高いリフロー温度 (240 ~ 260 )での品質が認定されています。ザイリンクスの鉛フリー製品では、デバイス番号のパッケージ識別コード部分に「G」または「V」が追加されています。

はんだリフローのアプリケーションには、業界で SnAgCu はんだが採用されています。これは、共晶スズ/鉛はんだに代わる最も実用的な鉛フリーのはんだです。その他の鉛フリー合金と比較すると、SnAgCu はコストおよび加工性においてより優れた特性を持ち、共晶スズ/鉛はんだと同様またはそれ以上の信頼性があります。ただし、SnAgCu 合金の融点 (217 )は、標準的な共晶スズ/鉛はんだよりも非常に高くなります。したがって、最高のイールドおよび信頼性達成のため、アセンブリ プロセスを最適化する必要があります。

このアプリケーション ノートでは、鉛フリーパッケージのはんだリフロー、品質検査、およびリワーク プロセスのガイドラインを示します。

## 後方互換性

ここで説明する後方互換性とは、SnPb はんだペーストを使用するプリント基板への鉛フリー パッケージまたはコンポーネントのはんだ付けのことを指します。ザイリンクスの鉛フリー デバイスには、標準的な鉛ベースの製品と同様の形式、適合性、および機能があるため、このような鉛フリー製品を使用する際に、ボード デザインを変更する必要はありません。ただし、ボードを仕上げるための材質の調整が必要な場合があります。共晶はんだボールを使用したザイリンクスの標準パッケージを鉛フリー プロセスで使用することは推奨していません。

ザイリンクスのリードフレームパッケージ (PQG、TQG、VQG、PCG など) は、後方互換性があります。つまり、スズ/鉛はんだとそのプロセスを使用してコンポーネントをはんだ付けできます。ザイリンクスのリードフレーム パッケージには、鉛フリーはんだ合金およびスズ/鉛はんだ合金の両方と互換性を持つ無光沢スズ メッキをリードに使用しています。

一方、BGA パッケージ (CPG、FTG、FGG、BGG など) の場合は、スズ/鉛はんだプロセスを使用したスズ/鉛はんだの接合を推奨していません。従来のスズ/鉛はんだプロセスのピークリフロー温度は、通常 205 ~ 220 です。この温度範囲では、SnAgCu BGA はんだボールは適切に溶解せず、はんだ表面のぬれ性も十分ではありません。このため、信頼性およびアセンブリイールドが低下します。

後方互換アセンブリが必要な場合は、信頼性の高いはんだ接合部を確保するために、適切なリフロー プロファイルが不可欠です。BGA パッケージの場合、一般的な鉛フリーはんだボール合金は SnAgCu (SAC305) です。SnAgCu は約 217 で液化するため、SnAgCu の一般的なリフロー ピーク温度は 230 ~ 250 です。ただし、この後方互換性のあるアセンブリでこの鉛フリー リフロー プロファイルを使用することには 2 つの懸念事項があります。1 つ目は、PCB および PCB 上にある SnPb コンポーネントに対して、リフロー温度が高すぎる可能性があります。2 つ目は、SnPb はんだペースト内のフラックスが、このような高いリフロー温度では適切に機能しない可能性があります。一方、ピークリフロー温度が低すぎると、SnAgCu はんだボールは部分的にしか溶解されず、自己整合ができなくなるため、信頼性に影響を及ぼします。したがって、後方互換性のあるアセンブリの場合、自己整合を確保するために SnPb ペーストと鉛フリーはんだボールを完全に混ぜり合うことのできる最も低いリフロー ピーク温度を判断することが重要です。

鉛フリーはんだ付けに関する考慮事項については、「[はんだリフローの考慮事項](#)」で説明します。

## はんだリフローの考慮事項

鉛フリー コンポーネントのはんだリフロー プロセスは、従来の共晶はんだの場合と非常に類似しています。ただし、鉛フリーはんだの場合には考慮すべき重要な違いがいくつかあります。鉛フリーはんだ付けに使用される材質が異なり、より高いリフロー温度が必要になることです。

最適なリフロー温度プロファイルは、使用するはんだペースト/フラックス、ボードサイズ、ボード上のコンポーネント密度、大規模コンポーネントと小規模で軽量コンポーネントの混在などを考慮して作成する必要があります。新しいボードデザインの温度プロファイルは、コンポーネント上の複数箇所での熱電対を使用して作成します。また、ボード上にデバイスが混在している場合は、ボード上の複数の位置で温度プロファイルをチェックする必要があります。最小リフロー温度が大規模なコンポーネントをリフローできる温度に達していると同時に、高熱に対応していない小さなコンポーネントを損傷する可能性がある温度しきい値を超えないようにする注意が必要です。

一般に、鉛フリー パッケージ用の最適化リフロー プロファイルは、[図 1](#) に示すようになだらかな傾斜となります。このプロファイルは、傾斜にくぼみが見られる従来の SnPb システムのプロファイルよりも、ぬれ性が向上し、熱ショックも減少しています。SnAgCu 合金は、230 °C で完全に液化します。プロファイルの際には、温度が最低であると考えられるはんだ接合部の位置を特定し、これらの位置において、230 °C の最低ピーク温度が最低 10 秒間維持されていることを確認してください。必ずしも 260 °C のピーク温度またはそれ以上に上昇させる必要はありません。260 °C またはそれ以上に高い温度でリフローすることは、熱に対して敏感なコンポーネントに損傷を与え、ボードに反りを起こす可能性があります。コンポーネント本体で許容可能なピーク温度については、最新の IPC/JEDEC J-STD-020 規格を参照してください。この温度は、コンポーネントのサイズによって決定されます。各パッケージのピーク リフロー温度については、[表 2](#) を参照してください。いかなる場合においても、ピーク温度が最低となっているリフロー プロファイルを使用する必要があります。

後方互換アセンブリの場合は、鉛フリー リフロー プロファイルを使用できます。SnPb ペーストと SnAgCu ボールを完全に混ぜ合わせるためには、最小ピーク リフロー温度 230 °C を推奨します。また、SnPb はんだペーストの製造元に問い合わせて、高いリフロー温度に適していることを確認することも推奨します。

大小のコンポーネントが混在した高機能なボードの場合、ボードの温度偏差  $\Delta T$  を最小 (10 °C 未満) に維持し、ボードに反りが起こらないようにして、高いアセンブリ イールドを達成することが非常に重要です。 $\Delta T$  を最小にするには、予備加熱の段階で温度の上昇率を低くします。予備加熱およびソークの段階では、1 °C/秒未満の比率で温度を上昇させ、その後のプロファイルでは 2 °C/秒以下で上昇させることを推奨します。

また、コンポーネントの表面と底面の温度偏差を最小にする必要があります。これは、特に冷却段階で重要になります。実際、冷却はリフロー プロセスで非常に重要であるため、確実に最適化しなくてはなりません。温度の低下率を下げることでアセンブリ率は高くなりますが、接合金属間のグレイン サイズは大きくなります。結果として、はんだ接合部分の強度が低下します。一方、温度の低下率を上げるとはんだ接合グレイン サイズが小さくなり、はんだ付け部分の強度を高めることができます。ただし、発熱部分が大きいパッケージを急激に冷却すると、コンポーネントの表面と底面、およびコンポーネントと PCB に温度差が発生するために、クラックやパッケージの反りを引き起こす場合があります。

パッケージの表面とはんだ接合部分の温度差が最小となるように冷却することが重要です。リフロー プロセスの冷却段階ではコンポーネントの表面とはんだボールの温度差を 7 °C 未満に維持します。この段階は、ボールがまだ完全にボードに接着されていない非常に重要な段階で、通常、このときの温度は 200 °C ~ 217 °C の範囲になります。冷却部分をいくつか分割し、それぞれを異なる温度で効果的に冷却することで、温度差による問題を解決できます。

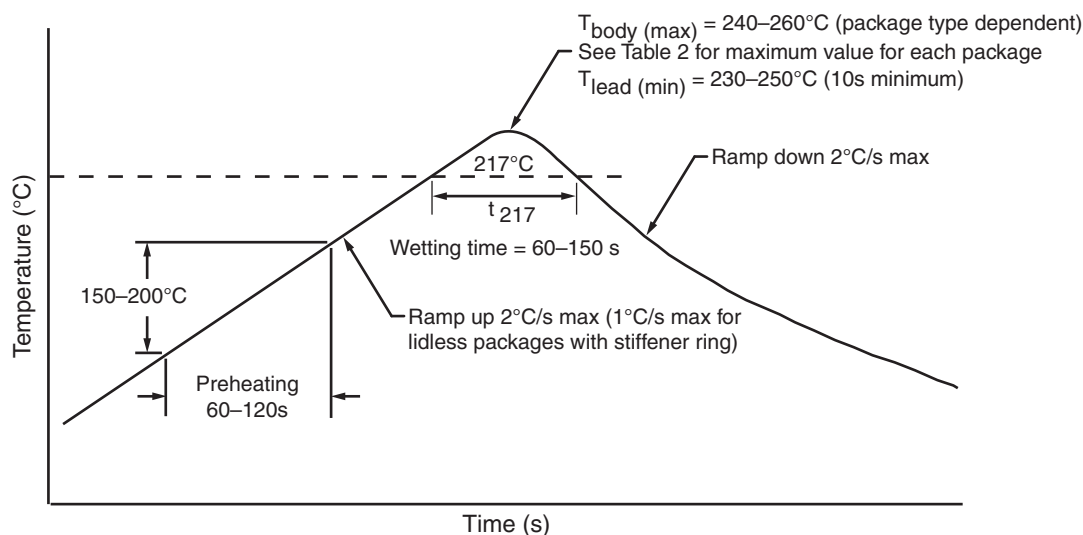
[表 1](#) および [図 1](#) に、鉛フリーのはんだ付けフローのガイドラインを示します。

表 1: 鉛フリーのはんだ付けガイドライン

プロファイル	対流型、IR/対流型
温度上昇率	2 °C/秒 (最大) 1 °C/秒 (最大) (スティフナー リング付きリッドレス パッケージの場合)
予備加熱温度 150 ~ 200	60 ~ 120 秒
217 °C 以上に維持する時間	60 ~ 150 秒 (標準は 60 ~ 90 秒)
ピーク温度から 5 °C 以内の時間	30 秒 (最大)

表 1: 鉛フリーのはんだ付けガイドライン (続き)

プロファイル	対流型、IR/対流型
ピーク温度 (リード/ボール)	230 ~ 245 (標準) (はんだペースト、ボードサイズ、混在するコンポーネントによって異なる)
ピーク温度 (本体)	240 ~ 260 (パッケージ本体のサイズによって異なる) (表 2 参照)
温度低下率	2 /秒 (最大)
25 からピーク温度までの時間	3.5 分 (最短)、5.0 分 (標準)、8 分 (最長)。



X427\_01\_102517

図 1: 鉛フリーのはんだ付けプロセスにおける一般的な条件

表 2: ザイリンクスの鉛フリー パッケージにおける本体の最大リフロー温度 (J-STD-020 規格に準拠)<sup>(1)</sup>

パッケージ	パッケージ リフロー 本体温度	JEDEC 耐湿レベル (MSL)	
リード フレーム			
PLCC	PCG20 PCG44 PCG68 PCG84	245	3
プラスチック DIP	PDG8	250	1
PQFP	PQG100 PQG160 PQG208 PQG240	245	3
PQFP (ヒートシンク)	HQG208 HQG240 HQG304	245	3
TQFP	TQG100 TQG128 TQG144	260	3
VQFP	VQG44 VQG64 VQG100	260	3

表 2: ザイリンクスの鉛フリー パッケージにおける本体の最大リフロー温度 (J-STD-020 規格に準拠)<sup>(1)</sup> (続き)

パッケージ		ピーク パッケージ リフロー 本体温度	JEDEC 耐湿レベル (MSL)
VO/SO	VOG8 VOG20 VOG48 SOG20	260	3
BGA/フリップチップ			
BGA (キャピティ アップ)	FTG64 FTG256 FGG256 FGG320	260	3
	BGG225 BGG256 BGG575 FGG324 FGG400 FGG456 FGG484 FGG556 FGG676 FGG900	250	3
	BGG728 FGG1156	245	3
BGA (キャピティ ダウン)	BGG352 BGG432 BGG560 FGG680	245	3
チップスケール	CLG225 CLG400 CLG484 CPG56 CPG132 CPG196 CSG48 CSG144 CSG225 CSG280 CSG324 CSG484 FSG48	260	3

表 2: ザイリンクスの鉛フリー パッケージにおける本体の最大リフロー温度 (J-STD-020 規格に準拠)<sup>(1)</sup> (続き)

パッケージ	ピーク パッケージ リフロー 本体温度	JEDEC 耐湿レベル (MSL)	
フリップチップ BGA	SFG363	260	4
	FBG484 FBG676 FFG323/FFV323 FFG324/FFV324 FFG484/FFV484 FFG665/FFV665 FFG668 FFG672 FFG676/FFV676 SBG484	250	4
	BFG957 FBG900 FFG784/FFV784 FFG896 FFG900 FFG1136/FFV1136 FFG1148 FFG1152 FFG1153/FFV1153 FFG1154 FFG1155 FFG1156/FFV1156 FFG1157 FFG1513 FFG1517 FFG1696 FFG1704 FFG1738/FFV1738 FFG1759/FFV1759 FFG1760/FFV1760 FFG1761 FFG1923 FFG1924 FFG1926 FFG1927	245	4
QFN	QFG32 QFG48	260	3

注記:

- Zynq®-7000 All programmable (AP) SoC パッケージの場合は『Zynq-7000 All Programmable SoC パッケージおよびピン配置ガイド』(UG865) [参照 1]、7 シリーズ FPGA パッケージの場合は『7 シリーズ FPGA パッケージおよびピン配置ユーザー ガイド』(UG475) [参照 2] を参照してください。その他のデバイス ファミリの場合は、該当製品のパッケージおよびピン配置ガイドを参照してください。

## ポストリフロー/クリーニング/ウォッシング

PCB アセンブリの外注業者の多くは、アセンブリ後の洗浄が不要の、無洗浄プロセスを使用しています。ザイリンクスは無洗浄プロセスを推奨しますが、洗浄が必要な場合は水溶性のペーストと脱イオン水を用いた洗浄機を使用してください。液体の残留を防ぐために、水洗後はベーキングを推奨します。

洗浄用の溶液や溶剤は使用できません。リッドの接着剤、サーマルコンパウンド、パッケージ内のコンポーネントを劣化させる化学物質を含んでいる場合があります。

## コンフォーマルコーティング

ザイリンクスは、コンフォーマルコーティング後のボード上のフリップチップBGAパッケージの信頼性に関する情報を提供していません。コンフォーマルコーティングを使用する場合は、材料とプロセスステップを含む特定のユースケースに適したプロセスである必要があります。

注記: ザイリンクスはトルエンベースのコンフォーマルコーティングを推奨しません。これはのパッケージに使用されているリッド接着剤を劣化させる恐れがあります。

## リフロー炉

常に高いアセンブリイールドを維持するには、ゾーンの広い設備にアップグレードし、 $\Delta T$ が最小になるようにプロセスを調整することが必要な場合があります。IRリフローは適していない場合があるため、強制対流式リフロー炉の使用を推奨します。

## 窒素

窒素の使用は強制ではありませんが、ぬれ性を向上させ、プロセスウィンドウ(最適範囲)を広げるために使用することを推奨しています。窒素は、特にボード上の温度偏差が大きい場合に有効です。さらに、窒素は酸化の影響を抑制するため、はんだ接合部の外観を保護します。

## 品質検査

鉛フリーのはんだ接合部は、SnPbの場合に比べ、くすみおよび粗さが見られます。これは主に、高Sn鉛フリーはんだ合金の表面の粗さに起因します。また、一般的に、ぬれ性もSnPbはんだ接合ほど優れていません。接合担当の技術者は、鉛フリーはんだ接合とSnPbはんだ接合を区別できるように訓練が必要です。詳細情報は、最新のIPC-A-610D規格[参照3]を参照してください。

## 手付けはんだ

手付けはんだでは、はんだごての品質とはんだ付けの技術の2つが重要になります。また、鉛フリーアプリケーションは、高温ではんだ付けするため、特に厳密な温度と時間の制御が重要です。はんだごての先端温度が過度に高くなるとディウェッティングが生じ、熱によって基板や部品が損傷する可能性があります。先端の温度が十分に高くない場合、またはフラックスの活性化が不十分な場合は、はんだのぬれ性が悪い状況になります。信頼性の高いはんだ接合部を作成するには、適切な熱伝導を持つ正しいはんだ先端温度を使用することが不可欠です([参照4])。 $\Delta T$ を減少させ、高温のはんだごての使用を避けるため、予備加熱を推奨します。はんだごての先端温度および所要時間は、接合部の大きさによって

異なります。通常、先端温度は、SnPb はんだ付けの場合よりも高くなり (350 ~ 375 )、所要時間は最長で 5 秒です。最良の結果を得るために、異なるサイズのはんだごて先を使用する必要があります。接合部が大きい場合は、こて先も大きいものが適しています。

今日では、負荷にかかわらず、さまざまな電力に対して、はんだごて先の温度を一定に維持することができる新しいはんだ付けシステムを利用できます。鉛フリーのはんだ付けでは、こて先の温度が一定であることが重要です。これは、作業を中断する必要がなくなり、熱に対して敏感なコンポーネントを損傷するリスクを軽減できるためです。

最後に、鉛フリーパッケージは、汚れたはんだごて先に非常に敏感であるため、こて先は常に清潔に保つ必要があります。

---

## 鉛フリーのリワーク

適切にリワークするには、はんだ接合部とコンポーネント本体の温度差を最小にすることが重要です。プロファイルを設定する場合、熱電対をパッケージの表面、はんだ接合部の底面中央、および接合部のコーナー部分に配置してください。ぬれ性を向上させるには、はんだ接合部のピーク温度が、最低 230 ~ 235 になる必要があります。また、液相線 (217 ) を超える時間は、45 ~ 90 秒の範囲にしてください。

はんだ接合部とコンポーネント本体の温度差を最小にするためには、ボードの底面を適切な温度に加熱することを推奨します。トップノズルからの処理を開始する前に、ボードの表面温度が 150 に到達するまで底面を加熱してください。トップノズルを最適化することによって、熱の大部分がはんだ接合部に伝わるようにします。

ザイリンクスの鉛フリーコンポーネントは、IPC/JEDEC J-STD-020D.1 セクション 4 の Pb フリーアセンブリリワークに準拠しています。さらに、コンポーネント本体の温度が温度制限 (240 ~ 260 、パッケージサイズによって異なる (表 2 参照)) を超えないようにしてください。コンポーネント本体の最大許容温度は、パッケージサイズとボリュームによって異なります。詳細は、最新の J-STD-020 規格を参照してください。

240 ~ 260 の推奨される最高温度範囲を超えないようにするため、コンポーネント削除用の熱プロファイルを作成する必要があります。

---

## 追加情報

鉛フリー製品の信頼性に関する情報は、次のザイリンクスウェブサイトにあるデバイス信頼性レポートから入手できます。

<https://japan.xilinx.com/support/quality.html>

ザイリンクスの鉛フリー製品に関する詳細は、<https://japan.xilinx.com/support/quality/pb-free-rohs-compliant.html> を参照してください。

---

## Xilinx Documentation Navigator およびデザインハブ

Xilinx Documentation Navigator (DocNav) では、ザイリンクスの資料、ビデオ、サポートリソースへアクセスでき、特定の情報を取得するためにフィルター機能や検索機能を利用できます。Xilinx Documentation Navigator を開くには、次のいずれかを実行します。

- Vivado® IDE で [Help] [Documentation and Tutorials] をクリックします。
- Windows で [スタート] [すべてのプログラム] [Xilinx Design Tools] [DocNav] をクリックします。
- Linux のコマンドプロンプトに「docnav」と入力します。

ザイリンクスのデザインハブでは、資料へのリンクがデザインタスクおよびトピックごとにまとめられており、これらを参照することで重要なコンセプトに関する知識を得たり、よくある質問 (FAQ) を参考に問題を解決できます。デザインハブにアクセスするには、次のいずれかを実行します。

- Xilinx Documentation Navigator で [Design Hubs View] タブをクリックします。
- ザイリンクス ウェブサイトの [デザインハブ](#) ページを参照します。

注記: Xilinx Documentation Navigator の詳細は、ザイリンクス ウェブサイトの [Documentation Navigator](#) ページを参照してください。Xilinx Documentation Navigator から日本語版は参照できません。ウェブサイトのデザインハブ ページの一部は翻訳されており、日本語版が提供されている場合はそのリンクも追加されています。

## 参考資料

注記: 日本語版のバージョンは、英語版より古い場合があります。

1. 『Zynq-7000 All Programmable SoC パッケージおよびピン配置ガイド』 (UG865: [英語版](#)、[日本語版](#))
2. 『7 シリーズ FPGA パッケージおよびピン配置ユーザー ガイド』 (UG475: [英語版](#)、[日本語版](#))
3. IPC-A-610D “Acceptability of Electronic Assemblies”, Association Connecting Electronics Industries, February 2005.
4. Bath, Jasbir et al., “Lead-Free Soldering”, Springer-Verlag, 2007.
5. American Competitive Institute, “Initiatives in Lead Free Soldering,” [www.aciusa.org](http://www.aciusa.org).
6. Bath, Jasbir, Handwer, Carol, and Bradley, Edwin, “Research Update: Lead-Free Solder Alternatives,” [www.circuitassembly.com](http://www.circuitassembly.com), May 2000.
7. Gilleo, Ken, Area Array Packaging Handbook, copyrighted 2002 by McGraw-Hill Co., pages 14.14-14.16.
8. Hall, James, “Concentrating on Reflow's Cooling Zones,” EP&P, 3/01/2001
9. Narrow, Phil, “Soldering,” SMT Magazine, August 2000
10. Parker, Richard, “The Next No-Lead Hurdle: The Components Supply Chain,” [www.circuitree.com](http://www.circuitree.com), August 1, 2000.
11. Peo, Mark, and DeAngelo, Don, “New Reflow Profiles and Oven Configurations Must be Explored to Meet the Needs of Lead-Free Solder Paste,” <http://smt.icconnect007.com>, May 2000.
12. Selig, Karl and Suraski, David, “A Practical Guide to Achieving Lead Free Electronics Assembly,” [www.aimsolder.com](http://www.aimsolder.com).

## 改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	内容
2002 年 12 月 9 日	1.0	初版
2004 年 9 月 16 日	2.0	改訂された鉛フリーの規格に準拠するための全体的な変更。
2005 年 12 月 9 日	2.1	<a href="#">表 1</a> および <a href="#">図 1</a> の温度上昇率データを変更。 <a href="#">表 2</a> のピーク リフロー温度を変更、パッケージを追加、フリップチップ鉛フリーの表示を FFR および BFR から FFG および BFG に変更。
2006 年 1 月 30 日	2.2	<a href="#">表 2</a> に VOG8 MSL の値を含めて変更。
2008 年 11 月 17 日	2.3	<a href="#">表 2</a> に、CSG484、FFG323、FFG324、および FFG1738 の情報を含めて変更、ピーク温度から +0/-5 の耐性を削除。 <a href="#">[参照 3]</a> および <a href="#">[参照 4]</a> を追加。 <a href="#">6 ページ</a> の「品質検査」 および <a href="#">6 ページ</a> の「手付けはんだ」に情報を追加。
2009 年 2 月 12 日	2.4	<a href="#">表 2</a> に FTG64、FFG665、FFG1136、FFG1153、および FFG1759 を含めて変更。 <a href="#">2 ページ</a> の <a href="#">表 1</a> および <a href="#">図 1</a> を最新の JEDEC 規格に変更。



日付	バージョン	内容
2010年2月4日	2.5	表2に、CPG196、CSG225、CSG324 チップスケール BGA パッケージ (4 ページ)、および FFG484、FFG784、FFG1154、FFG1155、FFG1156、FFG1923、FFG1924 フリップチップ BGA パッケージ (5 ページ) を追加。7 ページの「鉛フリーのリワーク」に、IPC/JEDEC J-STD-020D.1 セクション 4 への参照を追加。
2012年9月4日	2.6	表2の「BGA (キャパシティダウン)」、「チップスケール」、および「フリップチップ BGA」パッケージリストを更新。「鉛フリーのリワーク」の説明を更新。「お読みください: 重要な法的通知」を更新。
2017年12月20日	2.7	「概要」および「後方互換性」セクションを更新。「はんだリフローの考慮事項」に、表1および図1を追加。温度上昇率を3 /秒から2 /秒へ変更、(スティフナーリングがあるリッドレスパッケージの温度上昇率データを追加、ピーク温度(リード/ボール)およびピーク温度(本体)の値を更新。表2の「フリップチップ BGA」に、「V」鉛フリーパッケージを追加(例: パッケージタイプは、先頭に FFV が付く)。表2に注記を追加。「ポストリフロー/クリーニング/ウォッシング」および「コンフォーマルコーティング」のセクションを追加。

## お読みください: 重要な法的通知

本通知に基づいて貴殿または貴社(本通知の被通知者が個人の場合には「貴殿」、法人その他の団体の場合には「貴社」、以下同じ)に開示される情報(以下「本情報」といいます)は、ザイリンクスの製品を選択および使用することのためにのみ提供されます。適用される法律が許容する最大限の範囲で、(1)本情報は「現状有姿」、およびすべて受領者の責任で (with all faults) という状態で提供され、ザイリンクスは、本通知をもって、明示、黙示、法定を問わず(商品性、非侵害、特定目的適合性の保証を含みますがこれらに限られません)、すべての保証および条件を負わない(否認する)ものとします。また、(2)ザイリンクスは、本情報(貴殿または貴社による本情報の使用を含む)に関し、起因し、関連する、いかなる種類・性質の損失または損害についても、責任を負わない(契約上、不法行為上(過失の場合を含む)、その他のいかなる責任の法理によるかを問わない)ものとし、当該損失または損害には、直接、間接、特別、付随的、結果的な損失または損害(第三者が起こした行為の結果被った、データ、利益、業務上の信用の損失、その他あらゆる種類の損失や損害を含みます)が含まれるものとし、それは、たとえ当該損害や損失が合理的に予見可能であったり、ザイリンクスがそれらの可能性について助言を受けていた場合であったとしても同様です。ザイリンクスは、本情報に含まれるいかなる誤りも訂正する義務を負わず、本情報または製品仕様のアップデートを貴殿または貴社に知らせる義務も負いません。事前の書面による同意のない限り、貴殿または貴社は本情報を再生産、変更、頒布、または公に展示してはなりません。一定の製品は、ザイリンクスの限定的保証の諸条件に従うこととなるので、<https://japan.xilinx.com/legal.htm#tos> で見られるザイリンクスの販売条件を参照してください。IP コアは、ザイリンクスが貴殿または貴社に付与したライセンスに含まれる保証と補助的条件に従うこととなります。ザイリンクスの製品は、フェイルセーフとして、または、フェイルセーフの動作を要求するアプリケーションに使用するために、設計されたり意図されたりしていません。そのような重大なアプリケーションにザイリンクスの製品を使用する場合のリスクと責任は、貴殿または貴社が単独で負うものです。  
<https://japan.xilinx.com/legal.htm#tos> で見られるザイリンクスの販売条件を参照してください。

### 自動車用のアプリケーションの免責条項

オートモーティブ製品(製品番号に「XA」が含まれる)は、ISO 26262 自動車用機能安全規格に従った安全コンセプトまたは余剰性の機能(「セーフティ設計」)がない限り、エアバッグの展開における使用または車両の制御に影響するアプリケーション(「セーフティアプリケーション」)における使用は保証されていません。顧客は、製品を組み込むすべてのシステムについて、その使用前または提供前に安全を目的として十分なテストを行うものとします。セーフティ設計なしにセーフティアプリケーションで製品を使用するリスクはすべて顧客が負い、製品責任の制限を規定する適用法令および規則にのみ従うものとします。

© Copyright 2017 Xilinx, Inc. Xilinx, Xilinx のロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、およびこの文書に含まれるその他の指定されたブランドは、米国およびその他各国のザイリンクス社の商標です。すべてのその他の商標は、それぞれの所有者に帰属します。

この資料に関するフィードバックおよびリンクなどの問題につきましては、[jpn\\_trans\\_feedback@xilinx.com](mailto:jpn_trans_feedback@xilinx.com) まで、または各ページの右下にある[フィードバック送信]ボタンをクリックすると表示されるフォームからお知らせください。フィードバックは日本語で入力可能です。いただきましたご意見を参考に早急に対応させていただきます。なお、このメールアドレスへのお問い合わせは受け付けておりません。あらかじめご了承ください。