



XAPP450 (v1.0) 2001 年 11 月 15 日

Spartan-II および Spartan-IIE ファミリにおけるパワー オンの必要条件

著者: Kim Goldblatt

概要

Spartan™-II および Spartan-IIE FPGA には、パワー オンのために必要となる最小の電源電流があります。このアプリケーションノートでは、初めにパワー オン サージ (POS) 電流の性質について説明します。そして、Spartan-II および Spartan-IIE のデータシートに記されているパワー オン電流の仕様について検討し、POS 電流に影響を与える主要な要因について説明します。さらに、ボードレベルの考慮事項とレギュレータの選択について検討し、最後のセクションでは過電流保護回路がある場合の FPGA のパワー オンに対するアプローチを紹介합니다。

はじめに

すべてのフィールドプログラマブル ゲートアレイ (FPGA) には、パワー オンを成功させるために必要となる最小の電源電流があります。このパワー オン サージ (POS) 電流は、Spartan-II のデータシートでは I_{CCPO} として規定されています。電流の必要条件は、FPGA ファミリによって異なります。高速な FPGA では、比較的高いレベルの POS 電流が必要となります。Spartan-II ファミリでは、ジャンクション温度が 0°C 以上の場合は最低 500mA、 0°C 未満の場合は最低 2A が必要となります。Spartan-IIE ファミリでは、商業用デバイスの場合は最低 500mA、工業用デバイスの場合は最低 2A が必要となります。これらは非常に大きい値の電流ですが、必要となるのは非常に短い時間だけです (通常はミリ秒のオーダー)。多くの電源は連続出力の場合の規格よりも非常に多い電流を瞬間的には供給できるので、必要条件を満たすことは困難ではありません。しかし、電源の条件が厳しいデザインでは、仕様で定められている値より小さい電流で FPGA のパワー オンを行う必要があります。このような場合は、アプリケーションノート [XAPP451 『Power Assist Circuits for the Spartan-II and Spartan-IIE Families』](#) で紹介されているコンデンサを使用する簡単で低価格なソリューションを参照してください。

POS 電流の性質

パワー オン サージは、初めに電源を投入するときに FPGA に流れる電流です。FPGA は RAM ベースのデバイスなので、このような大電流が必要となります。FPGA は、インターコネクットの経路を切り替えるコンフィギュレーションデータを RAM セルに格納することによってプログラムされます。FPGA の電源を投入してから初期化が行われるまでの間、RAM セルは一時的にランダムな状態になるので、インターコネクットに競合が生じます。この競合のため、パワー オン時に POS 電流が必要となります。

高速な FPGA では、パワー オン電流が大きくなる場合があります。特に Spartan-II および Spartan-IIE ファミリの場合は、信号の切り替えと伝搬を高速に行うため大量のバッファを使用するので、パワー オン電流が大きくなります。電源投入時は、これらのバッファによって電源とグラウンドの間に新たな電流のパスが生じるのです。

Spartan-II および Spartan-IIE ファミリの場合、POS 電流は電源を投入したときにすべての V_{CCINT} ピンに流れ込む I_{CCINT} 電流の合計です。どちらのファミリでも、POS 電流は V_{CCINT} がおよそ 0.6 ~ 0.8V の範囲にあるとき、つまり、チップ上のトランジスタがオンになろうとしているときに発生します。

POS 電流が流れている間、FPGA は非常にインピーダンスが低い素子 (一般に 0.3 ~ 6.0 Ω) としてモデル化できます。FPGA の電源を投入すると、 V_{CCINT} が上昇します。そして、 V_{CCINT} が前述した電圧範囲に達すると、多くの I_{CCINT} 電流が流れると考えられます。 V_{CCINT} が 0.8V に達するまでに、 I_{CCINT} はスタンバイ レベル (通常 Spartan-II の場合は 10 ~ 15mA) になります。そして、 V_{CCINT} は標準的な動作レベル (Spartan-II ファミリの場合は 2.5V、Spartan-IIE ファミリの場合は 1.8V) まで上昇します。

コアの電圧レベルが最小の V_{CCINT} (Spartan-II ファミリの場合は 2.38V、Spartan-IIE ファミリの場合は 1.71V) になれば、パワーオンは成功しています。もう一つの判断基準としては、INIT ラインの「Low」から「High」への遷移を確認します。

Spartan-II の パワー オン仕様の 概要

ザイリックス社は、多くのパワー オン電流を必要とするすべての FPGA についてデータシートでパワー オン電流の仕様 (I_{CCPO}) を公開しています。Spartan-II の POS 電流は、データシート モジュール 3 の「Supply Current Requirements During Power-On」に記載されています。パワー オンを成功させるには、次の条件を満たす必要があります。

1. 電源が、0 ~ 100 °C のジャンクション温度範囲で動作する各 Spartan-II FPGA (商業用と工業用の両方) に 500mA という最小 I_{CCINT} を供給している。ジャンクション温度が 0 °C 未満になる工業用 FPGA には最低 2A を供給している。
 2. V_{CCINT} の立ち上がり時間が 50ms 未満である。
 3. V_{CCINT} が GND から 2.5V まで安定して上昇する (電圧が降下しない)。
- これらの仕様と勧告については、以後のセクションで説明します。

Spartan-IIE の パワー オン仕様の 概要

Spartan-IIE のデータシートに記載されている POS 仕様から、パワー オンを成功させるには次の条件を満たす必要があります。

1. 電源が、各商業用 Spartan-IIE FPGA に最低 500mA の I_{CCINT} を供給している。工業用 Spartan-IIE FPGA には最低 2A の I_{CCINT} を供給している。
2. V_{CCINT} の立ち上がり時間が 2 ~ 50ms である。
3. V_{CCINT} が GND から 1.8V まで安定して上昇する (電圧が降下しない)。

さらに、V_{CCO} と V_{CCINT} に同時に電力を供給することが重要です。

これらの仕様と勧告については、以後のセクションで説明します。

最小 POS 電流の 必要条件

通常、IC の電源電流の仕様は最大値であると考えられます。しかし、I_{CCPO} の場合は違います。I_{CCPO} の仕様は最小値であると認識することが重要です。0°C 以上のジャンクション温度で動作する Spartan-II FPGA と商業用の Spartan-IIE FPGA の場合、パワー オンを成功させるには 500mA 以上の電流を供給する必要があります。この量の電流を供給できない場合、V_{CCINT} は中途半端なレベルのままになり、推奨動作レベル (Spartan-II の場合は 2.5V、Spartan-IIE の場合は 1.8V) に達しません。0°C 未満のジャンクション温度で動作する Spartan-II アプリケーションの場合、2A という最小仕様が満たされないと同様のことが起こります。

Spartan-II と Spartan-IIE の最小 POS 電流の必要条件が適用されるのは、V_{CCINT} が GND から推奨される最小動作レベル (Spartan-II の場合は 2.38V、Spartan-IIE の場合は 1.71V) まで上昇する間だけです。通常、POS 電流が発生するのは、V_{CCINT} が 0.6 ~ 0.8V の範囲にあるときです。この状態にあるのは、ほんの数ミリ秒だけです。つまり、POS 電流は持続的なものではなく瞬間的なものです。したがって、電源またはレギュレータを選択するときは、持続的な電流ではなく瞬間的な電流を供給する能力について考えてください。

初めに電源を投入したときにボードに効率よく電荷を蓄えるため、多くの電源は連続的な出力の場合の定格よりも多くの電流を瞬間的には供給できるように設計されています。このため、ほとんどのデザインにおいて、コンポーネントを追加しなくても普通に選択した電源で I_{CCPO} の最小必要条件を満たすことができます。電源の条件が厳しい特別なデザインの場合は、大容量のコンデンサを追加するだけで最小 I_{CCPO} より少ない電流でも Spartan-II FPGA をパワー オンできます。この方法や関連するソリューションについては、アプリケーション ノート [XAPP451 『Power Assist Circuits for the Spartan-II and Spartan-IIE Families』](#) を参照してください。

最大の POS 電流

I_{CCPO} の上限は、Spartan-II と Spartan-II E のデータシートには記載されていません。サージ電流の上限は、FPGA に供給できる電源電流の量 (実際の電流の上限) によって決定されます。これは、パワー オン中の FPGA は電源とグランドの間のインピーダンスが非常に小さくなるためです。最小 I_{CCPO} を満たすために必要な量より多くの電流を供給できる場合、FPGA は余分な電流を消費するでしょう。実際には、室温における POS 電流は数アンペアのオーダーになる場合もあります。可能な電流の量に応じて POS がどのように変化するかについては、5 ページの「電流の制限による影響」を参照してください。

POS 電流が大きい場合に FPGA への電力供給が行われなくなる可能性があるため、過電流保護回路 (トリップ/クローバー、フォールドバック、ヒューズなど) には注意してください。詳細については、6 ページの「レギュレータの選択」を参照してください。

立ち上がり時間の必要条件

Spartan-II と Spartan-II E でパワーオンを成功させるには、パワーオン時に V_{CCINT} の立ち上がり時間、 T_{CCPO} が 50ms 以内でなければなりません。この制限は、パワーオン電流の特性化とテストを正式に行った最低の立ち上がり時間に対応します。 T_{CCPO} の測定には、電源に負荷 (FPGA を接続したテストボードなど) を接続します。

図 1 のグラフは、Spartan-II デバイスの V_{CCINT} と時間の関係 (実線) を描いたものです。この図には、許容できる最低の V_{CCINT} の立ち上がりも勾配が 0.05V/ms の破線で示してあります。 V_{CCINT} の立ち上がりが図 1a のように完全に破線より上にあれば、 T_{CCPO} の必要条件が満たされています。 V_{CCINT} が 0.05V/ms の破線より下になると、立ち上がり時間の必要条件が満たされなくなります。これは、図 1b のように標準レベルに達するまでに破線より上になる場合でも同様です。

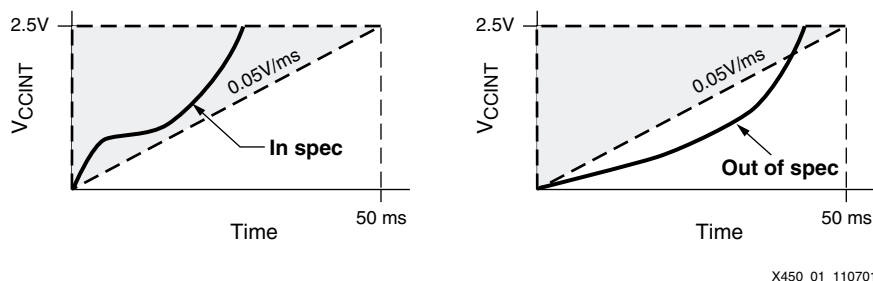


図 1: Spartan-II の最大 V_{CCINT} 立ち上がり時間の仕様

Spartan-II デバイスの場合、 V_{CCINT} が上昇する速度に上限はありません。立ち上がりが速くなっても、最小 I_{CCPO} の仕様は変化しません。 V_{CCINT} の立ち上がりが速くても (たとえば 2ms 未満)、 I_{CCPO} の仕様が満たされていれば Spartan-II デバイスのパワーオンは成功します。

Spartan-II E デバイスの仕様は Spartan-II デバイスと似ていますが、 V_{CCINT} の立ち上がり時間は 50ms 以内という制限に加えて 2ms 以上でなければならないという制限もあります。図 2 のグラフは、Spartan-II E デバイスの V_{CCINT} の立ち上がり (実線) を描いたものです。勾配が 0.036V/ms の破線は、許容できる最も遅い V_{CCINT} の立ち上がりです。0.90V/ms の破線は、許容できる最も速い V_{CCINT} の立ち上がりです。 V_{CCINT} の立ち上がりは、この 2 本の破線の間にとまる必要があります (図 2a)。 V_{CCINT} の立ち上がりがこの範囲にとまらない場合、 T_{CCPO} の必要条件は満たされていません (図 2b および 2c)。

どちらのファミリーでも、立ち上がり時間が 50ms を越えると、0.6 ~ 0.8V というトランジスタがオンになるしきい値の範囲に V_{CCINT} がある時間が長くなるので、パワーオン電流が流れる時間が長くなります。 V_{CCINT} の立ち上がり時間が 50ms を越える場合 (仕様に従わない場合)、電源が FPGA に大電流 (アンペア単位の電流) を供給すると熱による破損の可能性があります。 V_{CCINT} の立ち上がり時間が 2ms 未満になると、POS 電流がわずかに増加します。

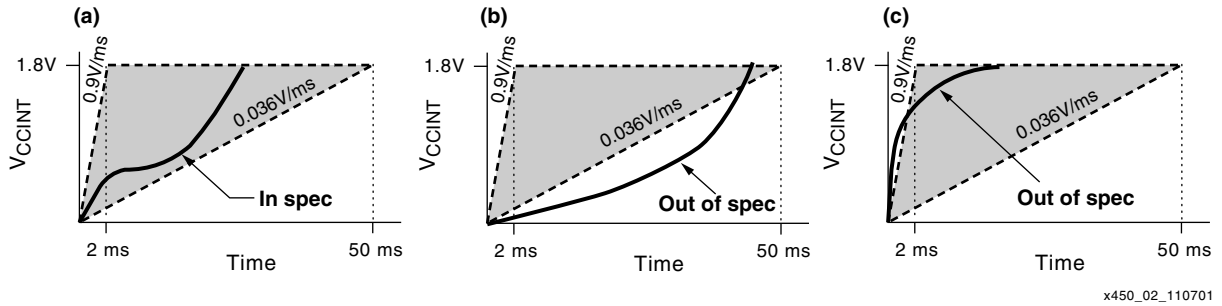


図 2: Spartan-IIE の立ち上がり時間の仕様

その他の必要条件

電源を負荷 (FPGA を接続したボードなど) に接続した場合、 V_{CCINT} は安定して増加する必要があります。 V_{CCINT} は、推奨動作電圧に達するまでの間に横ばい状態になってかまいません。これは、電流の制限による正常な結果です (詳細については、5 ページの「電流の制限による影響」を参照)。電圧が低下してはいけません。

負荷が接続されていない電源は、安定して電圧が増加する必要があります。この場合、電圧が横ばい状態になってはいけません。

推奨される Spartan-IIE のパワーオンシーケンス

Spartan-IIE デバイスの場合、 V_{CCINT} ラインと V_{CCO} ラインに同時に電力を供給するようにしてください。 V_{CCINT} より前に V_{CCO} に電力を供給すると、FPGA 内の I/O の一部がハイインピーダンス状態にならない可能性があります。さらに、内部のプルアップ抵抗とプルダウン抵抗がさまざまな I/O でアクティブになる可能性もあります。このような状況になると、 I_{CCO} (すべての V_{CCO} ラインを流れる電流) が高いレベルになる可能性があります。

パワーオンシーケンスは、Spartan-IIE ファミリーの I_{CCPO} の仕様には影響を与えません。たとえば、 V_{CCINT} より前に V_{CCO} に電力を供給すると V_{CCO} ラインに一時的にサージ電流が流れる可能性があります。しかし、 V_{CCINT} ラインに最小 I_{CCPO} の電流を流せばパワーオンに成功します。

POS の仕様の テスト

すべての Spartan-II および Spartan-IIIE FPGA のパワー オン特性は、ウェハを分類する段階と最終テストの段階でテストされます。したがって、該当するデータシートの仕様 (I_{CCPO} や T_{CCPO} など) を満たせば、出荷されるすべての FPGA はパワー オンに成功します。

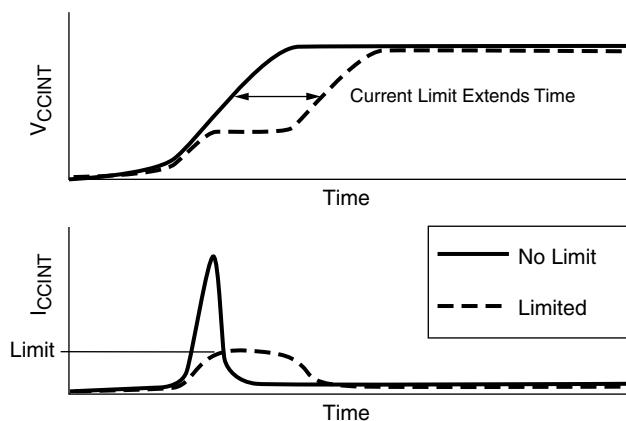
電流の制限による 影響

POS 電流の最大サージは、電源が FPGA に供給できる電流の量によって決定されます。多くの電流を供給できる場合、POS 電流が流れる期間は短くなります。これに対して、電流が少ない場合は (500mA など)、POS 電流が流れる時間が長くなります。FPGA のパワー オンを成功させるためには一定量のエネルギーが必要であると考えたとわかりやすくなります。

図 3 に、FPGA の電源パスに流れる電流の制限による影響を示します。上のグラフは、 V_{CCINT} の時間変化を示したものです。下のグラフは、POS 電流の時間変化を示したものです。

実線の曲線は、多くの電源電流を FPGA に供給できるため実質的に制限がない場合を示しています。この場合、短い時間に多くの POS 電流が流れており、 V_{CCINT} は安定して上昇しています。

破線の曲線は、電流の制限がある場合に起こることを示しています。この場合、POS 電流は制限より大きくなることなく、流れる時間が長くなります。また、 V_{CCINT} はおよそ 0.6 ~ 0.8V の範囲で横ばい状態になります。



X450_06_091001

図 3: POS 電流の制限による影響

ボードの電源に関する考慮事項

FPGA を接続したボードの電源を選択する場合は、動作時の最大電流だけでなくボード全体に必要な POS 電流も考慮することが重要です。通常、必要な POS 電流はすべての FPGA の最小 I_{CCPO} を合計することによって決定されます。必要な I_{CCPO} は FPGA によって異なることに注意してください。

小規模な FPGA の場合、特にジャンクション温度が 0°C 未満になると、最小 I_{CCPO} がユーザー モードにおける動作時電流より大きくなる場合があります。つまり、ボード全体で必要な POS 電流がユーザーモードにおける最大動作時電流より多くなるということです。したがって、ボードの最大動作時電流以上の電流を継続して供給できる電源を選択する必要があります。さらに、ボード全体の POS 電流の必要条件を満たすため、瞬間的に十分な電流を供給する必要があります。一般に、多くの電源は連続出力の場合の規格よりも多くの電流を瞬間的には供給できるので、最後の条件を満たすことは困難ではありません。

ジャンクション温度が 0°C 未満の場合、POS 電流として 2A が必要な Spartan-II FPGA が複数あると、POS 電流の合計が数アンペアになります。このように大きい POS 電流に対応するには、FPGA に電力を供給するタイミングをずらしたり、大容量のコンデンサを電源ラインに接続します。これらのアプローチについては、アプリケーション ノート [XAPP451 『Power Assist Circuits for the Spartan-II and Spartan-IIE Families』](#) の「Powering on Multiple FPGAs」を参照してください。

通常、パワー オン時に Spartan-II および Spartan-IIE FPGA がボード上にある他種のコポーネントと電力で競合することはありません。一般に、FPGA 以外の集積回路はパワー オン時に多くの電流を必要としません。ある FPGA が別の FPGA の電力を奪うという危険もありません。この様子を [図 4](#) に示します。この図では、4 つの同じ FPGA をパワー オンしようとしています。電源は、最小 POS 電流の合計に必要なだけの電流 (I_{CCPO} の制限の 4 倍) を供給できるとします。パワー オン時に、各 FPGA は非常にインピーダンスが低い素子としてモデル化できます。このように単純化すると、電源からは 4 つの低インピーダンス素子が並列に接続されているように見えます。ある FPGA のインピーダンスが他の FPGA より小さい場合、その FPGA には短い時間により多くの POS 電流が流れます。他の FPGA には、より長い時間に少ない電流が流れます。このように、パワーオンを成功させるために必要なエネルギーがすべての FPGA に与えられます。

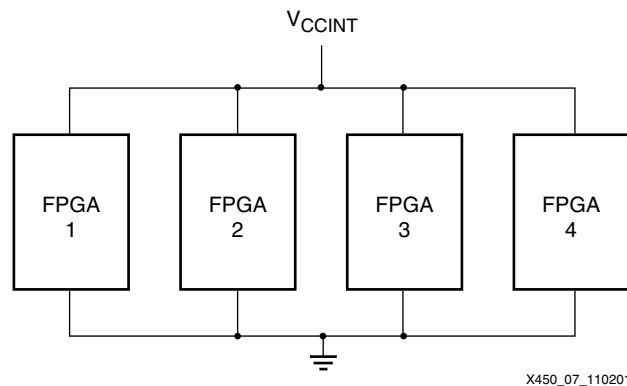


図 4: パワー オン時の複数 FPGA

レギュレータの選択

多くの場合、ボードに与える電源電圧は、FPGA が受け付ける標準的な V_{CCINT} のレベル (Spartan-II デバイスの場合は 2.5V、Spartan-IIE デバイスの場合は 1.8V) より高くなります。このような場合、通常は電源電圧を変換するためにレギュレータを使用します。5V または 3.3V を V_{CCINT} に変換するには、LDO (Low-Drop-Out) レギュレータを使用すると良いでしょう。これは、入力から出力への電圧降下が小さくなるように設計されているためです。

最小 POS 電流の仕様が満たされるかどうかを確認するには、レギュレータが FPGA のパワー オン期間中に最小の I_{CCPO} を供給できるか確認します。パワー オン期間は、常に V_{CCINT} の立ち上がり時間より短くなります。

多くのレギュレータには、パワー オン時の電流ブースト機能があります。この場合、レギュレータは保証されている出力定格より多くの電流をパワー オン時に FPGA に供給できます。この結果、 V_{CCINT} の立ち上がり時間が短くなり (たとえば 2ms 以下)、POS 電流が流れる期間も短くなります。詳細については、2 ページの「最小 POS 電流の必要条件」を参照してください。

レギュレータによっては、短絡電流制限 (I_{LIMIT}) が規定されています。これは、出力が瞬間的にグラウンドに接続された場合に流れる電流です。パワー オンのときに、レギュレータの出力に負荷として接続されている FPGA はこのような短絡状態に近づきます。したがって、最小 I_{LIMIT} の仕様と FPGA の最小 I_{CCPO} の仕様を比較すると良いでしょう。例として、MAX1818 2.5V LDO レギュレータのデータシートに記載されている仕様を表 1 に示します。0°C 以上で動作する Spartan-II デバイスと商用 Spartan-II E デバイスの 500mA という最小 I_{CCPO} より最小 I_{LIMIT} (0.55A) が大きいので、このレギュレータは必要条件を満たしています。

表 1: MAX1818 LDO レギュレータの仕様

項目	シンボル	パラメータ	最小	標準	最大	単位
保証される出力電流 (RMS)	I_{OUT}	$V_{IN} \geq 2.7V$	500	-	-	mA
短絡電流の制限	I_{LIMIT}	$V_{OUT} = 0V, V_{IN} \geq 2.7V$	0.55	0.8	1.8	A
レギュレーション時の電流制限		$V_{OUT} > \text{標準値の } 96\%, V_{IN} \geq 2.7V$	-	1.6	-	A
ドロップアウト電圧	$V_{IN} - V_{OUT}$	$I_{OUT} = 500mA$				
		$V_{OUT} = 5V$	-	100	220	mV
		$V_{OUT} = 3.3V$	-	120	215	
		$V_{OUT} = 2.5V$	-	210	360	
SHDN の入力しきい値	V_{IH}	$2.5V < V_{IN} < 5.5V$	1.6	-	-	V
	V_{IL}	$2.5V < V_{IN} < 5.5V$	-	-	0.6	V

短絡電流の最小値がデータシートに記載されていないレギュレータの場合は、必要以上に控えめな評価になりますが、保証されている出力電流 (I_{OUT}) を代わりに使用できます。

多くのレギュレータには、何らかの過電流保護回路や熱保護回路があります。一般に、トリップ/クローバークやフォールドバックなどの過電流保護回路が内部にあるレギュレータは使用しないでください。これは、POS 電流によってこのような回路がアクティブになると FPGA のパワー オンが妨げられる可能性があるためです。レギュレータのデータシートには、使用している過電流保護回路の種類が明確には記載されていない場合があります。MAX1818 は、このような保護回路がありません。図 5 に、他のレギュレータのフォールドバック特性の例を示します。このレギュレータでは、出力電圧の負荷が大きくなると、供給する電流の量が少なくなります。

データシートに短絡電流の仕様が記載されているレギュレータは、フォールドバック機能がないと考えることができます。短絡状態が存在する場合、レギュレータは停止せずに電流が制限された状態を維持できる必要があります。

POS 電流が流れる時間は短いので、熱保護回路が誤って起動する危険はありません。

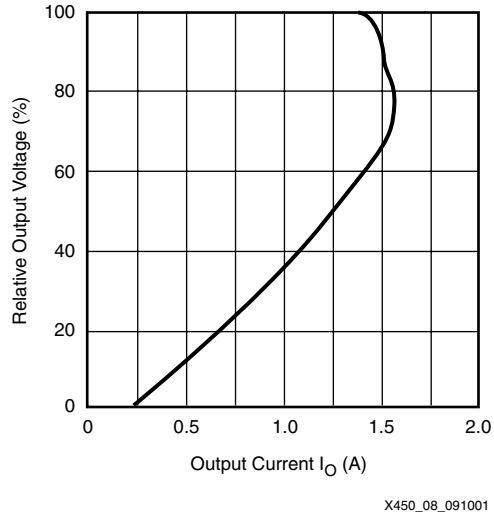


図 5: レギュレータのフォールドバック特性

過電流保護回路がある場合の FPGA の使用

前のセクションで一般的な警告をしましたが、電源パスに特別な注意を払えば、同じボード上に過電流保護回路と FPGA を共存させることができます。これは、FPGA への電源パスに適切な電流制限を設けるだけで実現できます。この制限は、すでにボード上にあるコンポーネントから自然に導かれる結果(レギュレータの最大短絡電流など)であるか、新たに作り出すことができます(飽和状態で P チャネル MOSFET を使用するなど)。図 6 に、フォールドバック機能がある電源が Spartan-II FPGA と他のコンポーネントに電力を供給するボードのブロック図を示します。この場合、最小 I_{CCPO} 以上の電流を FPGA に流すことができ、フォールドバック機能はアクティブにならないような制限を設ける必要があります。この様子を図 7 にグラフィックで示します。制限は、最小 I_{CCPO} とトリップポイントの間になります。トリップポイントを越えるまでのマージンは、パワーオン期間中にフォールドバックをアクティブにしないでボード上の FPGA 以外の部分を通ることができる電流の量です。パワーオン中に FPGA 以外のほとんどの IC にはあまり電流が流れないので、このマージンを大きくする必要はありません。

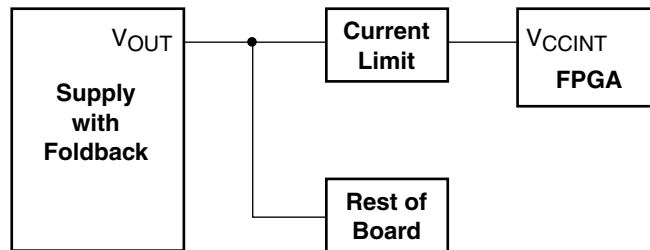


図 6: 電源パスに制限を設けてフォールドバックを回避

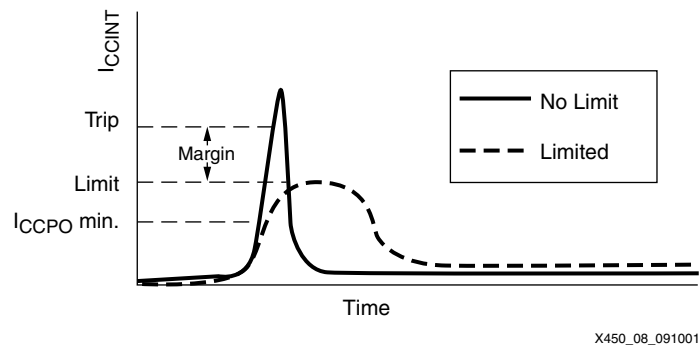


図 7: フォールドバックを避けるための電流制限の選択

ここで説明した制限を設けるアプローチは、大きい POS 電流が流れてもヒューズがとばないようにするためにも使用できます。ただし、スローブローヒューズを使用する方が、インプリメントが簡単なので、より好ましいソリューションです。このようなヒューズは、一定の遅延時間後でないととびません。最大の POS 期間より遅延時間が長いヒューズを選択してください。電流の制限がある場合、動作温度が低くなるほど Spartan-II デバイスのパワーオン電流が流れる時間が長くなります。

参考資料

Power-Assist Circuits for the Spartan-II and Spartan-IIE Families ([XAPP451](#))

Powering Xilinx Spartan-II FPGAs ([XAPP189](#))

Spartan-II 2.5V FPGA Family : DC and Switching Characteristics ([Spartan-II のデータシート モジュール 3](#))

Spartan-IIE 1.8V FPGA Family : DC and Switching Characteristics ([Spartan-IIE のデータシート モジュール 3](#))

改訂履歴

次の表に、このドキュメントの改訂履歴を示します。

日付	バージョン	改訂内容
11/15/01	1.0	初期リリース