XILINX®

XAPP469 (v1.0) 2008 年 8 月 22 日

# ディスプレイ アプリケーションにおける スペクトラム拡散クロックの受信

著者 : Jim Tatsukawa

本資料は英語版 (v1.0) を翻訳したものです。英語の更新バージョンがリリースされている場合には、最新の英語版を必ずご参照ください。

## 概要

フラット パネル ディスプレイやビデオ プレイヤなどの民生用ディスプレイ アプリケーションでは通常、高速 LVDS (Low Voltage Differential Signaling) インターフェイスを使用してビデオ データが送信されています。 これらの信号によって生じる放射エネルギーの影響は、EMC (Electromagnetic Compatibility) の規格に適合するよう、スペクトラム拡散クロッキングを使用して削減させることができます。これらの信号源としてスペクトラム拡散クロックを使用することで、放射エネルギーが周波数範囲に拡散するため、ある周波数でのピーク エネルギーが低減します。

このアプリケーション ノートでは、Spartan®-3E および Extended Spartan-3A ファミリ デバイスのデザインでスペクトラム拡散クロックを用い、システム パフォーマンスを低下させることなく、LVDS インターフェイスを駆動する場合について説明します。また、DCM (デジタル クロック マネージャ ) のスペクトラム拡散クロックの最大変調周波数を概算する方法、および標準的な LVDS 通信パスにおけるスペクトラム拡散クロックの影響を評価する簡単なテスト設定についても説明します。

**メモ** : このアプリケーション ノートは Spartan-3E および Extended Spartan-3A ファミリ デバイスのみを対象としています。

## スペクトラム拡散クロックによる EMI の削減

電子デバイス メーカーは、ある製品からの電磁エネルギーが付近で動作している別の電子デバイスに干渉しないレベルとなるように製品を製造しなければなりません。たとえば、電話がビデオ ディスプレイの側にあっても、その音質が低下しないようにしなければならないのと同様に、電話の使用中に、ディスプレイの画質が影響を受けないようにする必要があります。

EMC とは、このような妨害を引き起こすノイズまたは EMI (電磁干渉) を規制するものです。EMC の要件を満たす一般的なソリューションとしては、高価なシールド、フェライト ビーズあるいはチョークコイルの追加があります。このようなソリューションは、結果として PCB 配線が複雑になり、製品の開発期間が長期化するため、最終的な製品コストを増加させる可能性があります。

EMC の規定が満たされているかを確認する場合、動作している製品が発する電磁エネルギーの放射強度を測定します。アンテナは、テストする製品との距離が異なる複数の位置で、さまざまな周波数での電磁放射強度を計測します。ある周波数での電磁放射強度が、特定のレベル (表 1) に反している場合は、製品がその他の製品に干渉する可能性があります。

**表 1 : 許容可能な EMC レベル**

| 周波数(MHz) | FCC[1] 電磁放射強度 (dBμV/m) @ 10 メータ | CISPR[2] 電磁放射強度 (dBμV/m) @ 10 メータ |
|---|---|---|
| 88 | 29.5 | 30 |
| 216 | 33 | 30 |
| 230 | 35.6 | 30 |
| 960 | 35.6 | 37 |

**メモ** :

1. FCC : Federal Communications Commission
2. CISPR : International Special Committee on Radio Interference

© Copyright 2008 Xilinx, Inc. All rights reserved. Xilinx, the Xilinx logo, the Brand Window, Virtex, Spartan, CoolRunner, ISE, and other designated brands included herein are trademarks of Xilinx, Inc. Certain other third-party trademarks are used under license, for further information, see http://japan.xilinx.com/legal.htm. All other trademarks are the property of their respective owners. (この日本語訳 (参考のみ) は、http://japan.xilinx.com/support/documentation/disclaimer.htm を参照してください。)

スペクトラム拡散クロックは、その出力を変調させることにより、ある周波数におけるピーク時の電磁エネルギーを削減します。これによって出力の周波数が変動し、エネルギーが周波数全体に拡散されるため、その周波数でのピーク EMI が低減します。図 1 に、スペクトラム拡散クロックの周波数出力を示します。

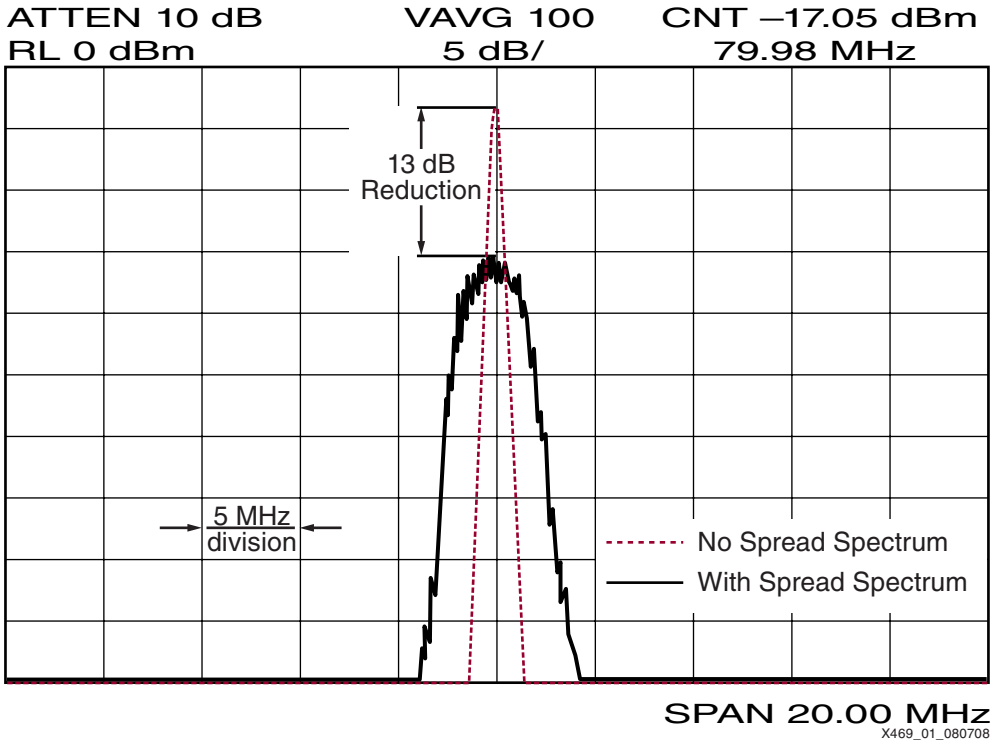


**図 1： スペクトラム拡散によるエネルギー分散**

図 2 に、三角波の変調波形を示します。変調波形の変調周波数、偏差、そして形状が EMI レベルを下げる要素です。変調周波数によって、その周波数範囲でクロックが分散するレートが決定します。また、偏差は拡散される周波数範囲を決定し、変調波形の形状によって出力スペクトラムの形状が変わります。

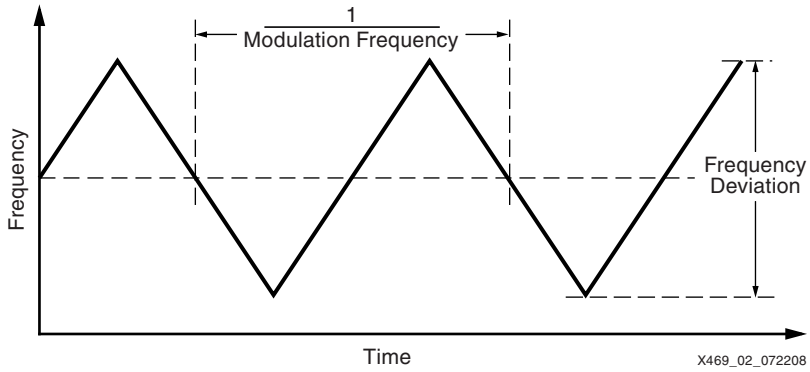


**図 2： スペクトラム拡散による三角波の変調プロファイル**

一般的な変調波形の形状には、正弦波、三角波、および元々は Lexmark International によって開発された Lexmark あるいは Hershey's Kiss と呼ばれるプロファイル (図 3) が含まれます。Hershey's Kiss の波形は、EMI レベルをさらに低減させるため、偏差範囲全体でスペクトルのエネルギー プロファイルの頂点を平坦にしたものです。DCM のパフォーマンスは、周波数の変化率 (傾き) に依存するため、傾きが一定の変調波形は解析が簡単で、かつ優れたパフォーマンスも実現します。この理由から、ここから先では三角波プロファイルを用いて説明を進めます。

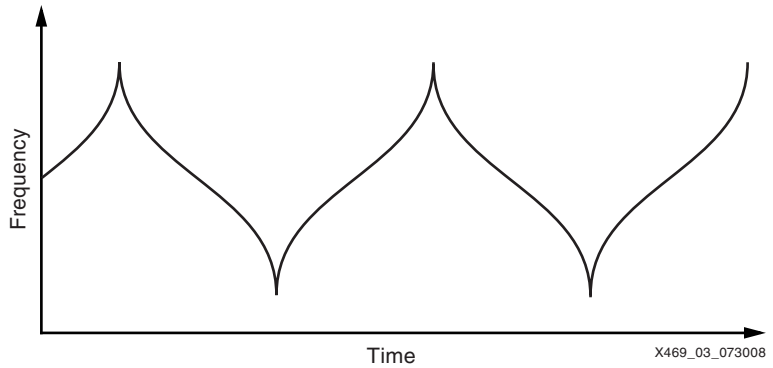


**図 3 : Hershey's Kiss 変調プロファイル**

スペクトラム拡散クロックは、オシレータのソース周波数に対する周波数の変化で定義されるセンター、ダウン、およびアップ拡散の 3 つ方式の 1 つで生成されます。センター拡散はソース周波数の上下に周波数の変動を分散させるものです。ダウン拡散では、ソース周波数の下方に周波数の変動を分散させ、アップ拡散では、周波数全体を入力周波数より高い帯域に分散させます。DCM を適切なパフォーマンスで確実に動作させるには、拡散方式にかかわらず、設計者はスペクトラム拡散クロックによる最も高い周波数の出力の動作を考慮する必要があります。

DCM に使用するスペクトラム拡散クロックを選択する場合、周波数変動および変調周波数両方の影響を考慮してください。周波数偏差が大きいと、広いスペクトラム全体でエネルギーが分散されるために EMI が低減し、その周波数での最大エネルギーが削減されます。ただし、変化する変調周波数レートが高すぎる場合には、サイクル間のジッタが許容値を超える可能性があります。

## スペクトラム拡散クロック使用時の DCM 設定

受信側のデシリアライザで使用される高速クロックを作成するには、入力されてくるスペクトラム拡散クロックの周波数を DCM で逓倍します。この際、位相と周波数のアライメントを維持するため、DCM はスペクトラム拡散クロックのソースに沿い (図 4)、かつソースをゆがめることなく、デスキューと位相シフトを更新する必要があります。

**図 4 : 時間軸に対する DCM 周波数の推移**

許容可能な DCM の動作範囲は、ある周波数偏差に対する変調周波数の制限値を概算することで決定できます。これらの制限値を超えた場合、DCM の位相および周波数アライメントのずれが生じ、レシーバのスキュー マージンが削減されてしまいます。

## 最大変調周波数 - DLL

ビデオ ディスプレイのレシーバ設計では、DLL (遅延ロック ループ) および DFS (デジタル周波数合成) の両方が使用され、DLL によってデジタル デスキュー回路が作成されます。式 1 から、ある入力周波数に対するスペクトラム拡散クロックの最大変調周波数 ($F_{mDLL}$) を求めることができます。図 5 に示されている点線が、この計算の結果として求められた周波数です。

$$F_{mDLL} < \frac{DCM_DELAY_STEP}{\left(24 \times S \times T_{in}{}^{2}\right)} \qquad \text{式 - 1}$$

$F_{mDLL}$ = DLL で許容可能な最大変調周波数 (Hz)

DCM_DELAY_STEP = FPGA データシートに記載されている DCM の最小遅延精度 (秒) (DLL のスイッチ特性の表を参照)

S = 最大速度または周波数偏差 (%)

$T_{in}$ = 最も短い有効な入力クロック周期 (秒)

24 = DLL 周波数および位相アライメントの更新レートに関連した工場で設定される定数

## 最大変調周波数 - DFS

DFS では、ユーザーが定義する 2 つの整数値、逓倍値 (CLKFX_MULTIPLY) と分周値 (CLKFX_DIVIDE) の比に基づいて、さまざまな周波数の出力が作成されます。式 2 から、ある入力周波数に対するスペクトラム拡散クロックの最大変調周波数 ($F_{mDFS}$) を求めることができます。図 5 に示されている実線が、この計算の結果として求められた周波数です。

$$F_{mDFS} < \frac{DCM_DELAY_STEP}{\left(2 \times M \times D \times S \times T_{in}{}^{2}\right)} \qquad \text{式 - 2}$$

$F_{mDFS}$ = DFS で許容可能な最大変調周波数 (Hz)

DCM_DELAY_STEP = FPGA データシートに記載されている DCM の最小遅延精度 (秒) (DLL のスイッチ特性の表を参照)

M = CLKFX_MULTIPLY

D = CLKFX_DIVIDE

S = 最大速度または周波数偏差 (%)

$T_{in}$ = 最も短い有効な入力クロック周期 (秒)

2 = DFS 周波数および位相アライメントの更新レートに関連した工場で設定される定数

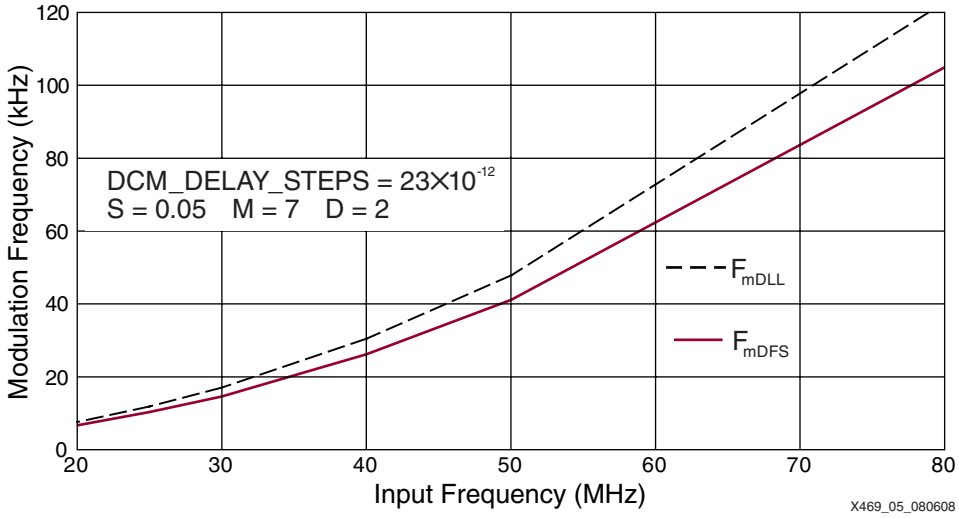


**図 5： DCM の最大変調周波数**

## 例

DFS および DLL の両方を使用するアプリケーションの場合、最大変調周波数は 図 5 に示した曲線の下に位置する方で決定されます。図 6 は、特性評価方法で述べるテスト用の DCM 設定です。これらのパラメータ は、ディスプレイ アプリケーションに一般的に使用される 7:1 LVDS デザインを表しています。`CLKFX_MULTIPLY` = 7、`CLKFX_DIVIDE` = 2 と設定した場合、DCM では周波数が 3.5 倍のクロックが作成されます。また、『Spartan-3E/3A FPGA における最高レート 666Mbps での 1:7 のデシリアライズ』[Ref 1] および『Spartan-3E FPGA における最高レート 666Mbps での 7:1 のシリアライズ』[Ref 2] で説明しているように DDR (ダブル データ レート) レジスタを使用することで、データ レートを 7X にすることができます。

```
dcm_rxclka : dcm_sp
     generic map (
          DESKEW_ADJUST => “0”, --banks 0/2
          --DESKEW_ADJUST => “3”, --banks 2/3
          CLKFX_MULTIPLY => 7,
CLKFX_DIVIDE => 2,
          PHASE_SHIFT => 55,
          CLKOUT_PHASE_SHIFT => “FIXED”);
```

**図 6： ディスプレイ アプリケーション向けの通常の DCM 設定 (VHDL)**

メモ：スペクトラム拡散クロックの使用時は、固定位相シフト (`CLKOUT_PHASE_SHIFT => FIXED`) を使用してください。`CLKOUT_PHASE_SHIFT => VARIABLE` と設定すると、周波数の変動に応じて位相シフトを更新する内部の位相シフト制御が無効となります。したがって、スペクトラム拡散クロックの入力には可変位相シフトは使用しないでください。

図 6 の DCM 設定を適用し、式 1 と式 2、および『Spartan-3A FPGA ファミリ：データシート』[Ref 3] に記載されてる DCM_DELAY_STEP の標準値、23ps を使用すると、周波数が 75MHz で、その偏差が 5% のスペクトラム拡散クロックの最大変調周波数 は、式 3 および式 4 に示すようになります。

$$F_{mDLL} < \frac{23 \times 10^{-12}}{\left(24 \times 0.05 \times (13.3x10^{-9})^{2}\right)} = 108\ kHz \qquad 式 - 3$$

$$F_{mDFS} < \frac{23 \times 10^{-12}}{\left(2 \times 7 \times 2 \times 0.05 \times (13.3x10^{-9})^{2}\right)} = 92.9\ kHz \qquad 式 - 4$$

PPDS または MINI_LVDS を使用するディスプレイ ファンクションの設計では、10:1 や 8:1 などのシリアライズ比が必要になる場合があります。DCM で周波数を逓倍した際に、スペクトラム拡散クロックに対応できる性能は、式 2 で使用された逓倍値および分周値の関数です。つまり、PPDS (M = 5、D = 1) または MINI_LVDS (M = 4、D = 1) などのディスプレイ ファンクションでは、変調周波数のしきい値が、ここで説明している 7X の解析よりも実質的に高くなります。

## 特性評価方法

スペクトラム拡散クロックがシステム に与える潜在的な影響を評価するため、75MHz ピクセル クロックを用い、データ レートが 525Mb/s の標準的なディスプレイ環境をモデル化しました (図 7)。レシーバがスペクトラム拡散信号に正しく追従できるかのテスト用に、スペクトラム拡散のソースはトランスミッタ回路に作成されています。こ のソースから派生したクロックおよびデータは、ループでレシーバの入力に送信されます。そして、スペクトラム拡散クロック信号が DCM を駆動し、DCM がシリアライズ回路を駆動します。シリアライズされたデータは送信データと比較されて、レシーバ回路がスペクトラム拡散ソースに適切に追従していることが確認されました。

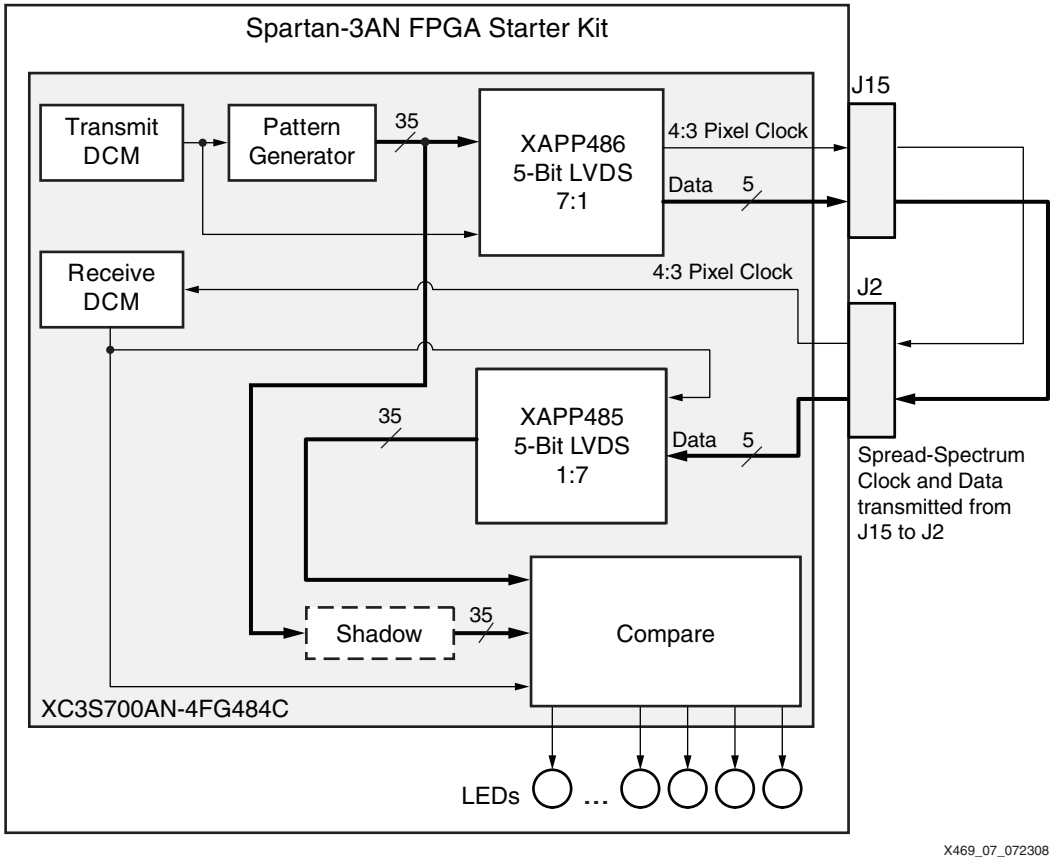


**図 7： スペクトラム拡散のループバック テスト**

また、受信信号の質を評価するため、ループバック テスト データを適切に受信している位相シフト値をテストすることでデータ アイの幅を計測しました。このように送信データを適切に受信している位相シフト値の数がレシーバのスキュー マージンを示し、スペクトラム拡散クロックを用いるシステム のマージンを、このようなクロックを使用しないシステムの場合と比較しました (図 8)。

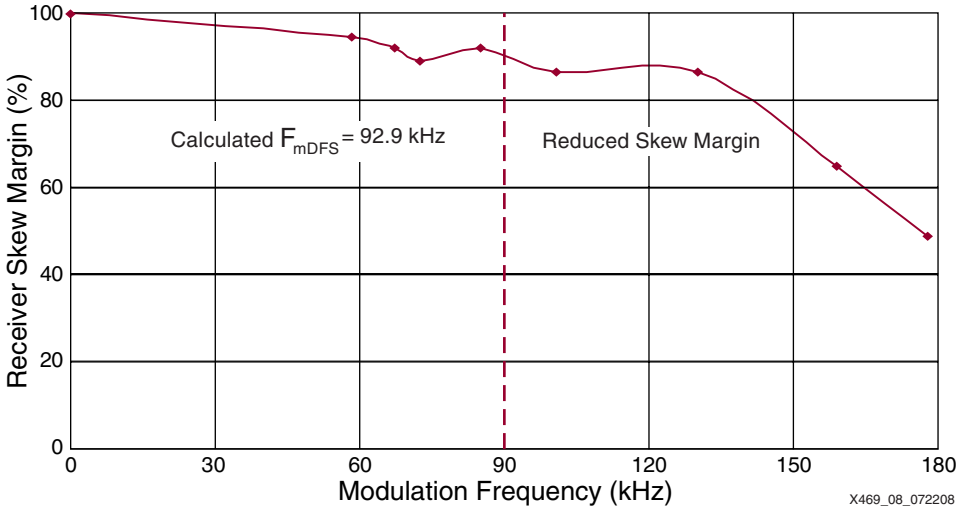


**図 8： 75MHz の周波数変調テスト**

テストは、周波数が 20、50、および 75MHz のピクセル クロックで実施されています。変調周波数は、スキュー マージンが 5% 以上減少することを示したスペクトラム拡散に DCM が追従できる限界を特定するよう選択されました。式 2 から DFS は最大 90kHz まで、5% の周波数偏差に対応できることがわかります。テスト結果として、変調周波数を 130kHz まで増加させる間は、レシーバのスキュー マージンはあまり変化しないことがわかりました。

これらの結果から、ザイリンクスでは、EMC の要件を満たすために可能な限り最も低い周波数偏差および変調周波数を使用することを推奨します。

## その他の EMI 削減方法

Extended Spartan-3A ファミリは、スペクトラム拡散クロックに対応するだけでなく、SelectIO™ インターフェイスで選択される I/O タイプを制御することでも EMI を低減させることができます。

従来の LVCMOS および LVTTL 出力を高速にスイッチングすることで発生するリンギングも EMI のソースとなる可能性があります。これに対して、Extended Spartan-3A ファミリの場合、LVCMOS および LVTTL I/O で SLEW レートと駆動能力属性を別々に指定できます。このデバイス ファミリでは、SLEW レートを SLOW または QUIETIO に設定することでリンギングが削減でき、この属性を FAST に設定する場合は、駆動能力を下げることでリンギングを削減できます。

LCD モジュールによって使用されるノイズの多い LVTTL インターフェイスは、より EMC に準拠した、RSDS (Reduced Swing Differential Signaling)、MINI_LVDS、さらには PPDS (Point-to-Point Differential Signaling) などの差動インターフェイスに置き換えられています。Extended Spartan-3A ファミリは、これらの差動インターフェイスを直接駆動し、さらに EMI を削減できます。

SelectIO インターフェイス規格の詳細は、『Spartan-3 ジェネレーション FPGA ユーザー ガイド』[Ref 4] を参照してください。

## まとめ

このアプリケーション ノートでは、Spartan-3E および Extended Spartan-3A ファミリ FPGA で、ビデオ アプリケーション向けにスペクトラム拡散クロックを使用する方法について説明しました。DCM は通常通り機能しますが、位相シフトは固定モードにする必要があります。また DCM が許容可能なスペクトラム拡散クロックの変調周波数の最大値の概算方法やハードウェアでの検証についても説明しました。本書は特に LVDS ディスプレイ アプリケーション向けとなっていますが、スペクトラム拡散クロックは同様の方法で DCM を使用するアプリケーションでも利用可能です。

## 参考資料

この文書は次の資料を参考にしています。

1. XAPP485 :『Spartan-3E/3A FPGA における最高レート 666Mbps での 1:7 のデシリアライズ』
2. XAPP486 :『Spartan-3E FPGA における最高レート 666Mbps での 7:1 のシリアライズ』
3. DS529 :『Spartan-3A FPGA ファミリ : データシート』
4. UG331 :『Spartan-3 ジェネレーション FPGA ユーザー ガイド』

## その他の追加資料

次の資料には、このアプリケーション ノートの説明内容に関連する追加情報が記載されています。

1. Federal Communications Commission : http://www.fcc.gov.
2. American National Standards Institute : http://www.ansi.org.
3. International Special Committee on Radio Interference, National Telecommunications and Information Administration :http://www.ntia.doc.gov/osmhome/international/cispr.html.
4. Flat Panel Displays, National Semiconductor : http://www.national.com/appinfo/fpd/.
5. Engineering Note 290 : Comparison of FCC Limits with CISPR Limits, Communication Certification Laboratory : http://www.cclab.com/engnotes/eng290.htm.
6. UG334 :『Spartan-3A/3AN スタータ キット ボード ユーザー ガイド』
7. DS312 :『Spartan-3E FPGA ファミリ : データシート』
8. DS557 :『Spartan-3AN FPGA ファミリ : データシート』
9. DS610 :『Spartan-3A DSP FPGA ファミリ : データシート』

## 改訂履歴

次の表に、この文書の改訂履歴を示します。

| 日付 | バージョン | 内容 |
|---|---|---|
| 2008/08/22 | 1.0 | 初版リリース |

## Notice of Disclaimer

Xilinx is disclosing this Application Note to you “AS-IS” with no warranty of any kind. This Application Note is one possible implementation of this feature, application, or standard, and is subject to change without further notice from Xilinx. You are responsible for obtaining any rights you may require in connection with your use or implementation of this Application Note. XILINX MAKES NO REPRESENTATIONS OR WARRANTIES, WHETHER EXPRESS OR IMPLIED, STATUTORY OR OTHERWISE, INCLUDING, WITHOUT LIMITATION, IMPLIED WARRANTIES OF MERCHANTABILITY, NONINFRINGEMENT, OR FITNESS FOR A PARTICULAR PURPOSE. IN NO EVENT WILL XILINX BE LIABLE FOR ANY LOSS OF DATA, LOST PROFITS, OR FOR ANY SPECIAL, INCIDENTAL, CONSEQUENTIAL, OR INDIRECT DAMAGES ARISING FROM YOUR USE OF THIS APPLICATION NOTE.