



XAPP646 (v1.2.2) 2007 年 4 月 23 日

## 3.3V/5V PCI バスへの Virtex/Spartan デバイスの接続

本資料は英語版 (v1.2.2) を翻訳したものです。英語の更新バージョンがリリースされている場合には、最新の英語版を必ずご参照ください。

### 概要

このアプリケーション ノートでは、Virtex™-II、Virtex-II Pro、Virtex-4、Virtex-5、Spartan™-3 および Spartan-3E デバイスを 3.3V または 5V の PCI バスに接続する方法について説明します。このデザインは、Virtex-II デバイスと 5V の PCI バスによるアプリケーションおよび Virtex-II Pro デバイスと 3.3V の PCI バスによるアプリケーションについての一般的なソリューションに対する要求に応えるものです。

### 3.3V/5V ユニバーサル PCI のインプリメンテーション

図 1 で、IDT QuickSwitch デバイスは 3.3V または 5V バスの信号と直列に接続されています。遅延が約 250ps、負荷が 5pF 以下なので、このデバイスはバスのタイミングに影響を与えません。このデバイスは直列に接続された NMOS トランジスタで構成されていますので、V<sub>CC</sub> よりも高い電圧が入力された場合でも V<sub>CC</sub> 電圧より数百ミリボルト程度低い電圧にカットオフされます。

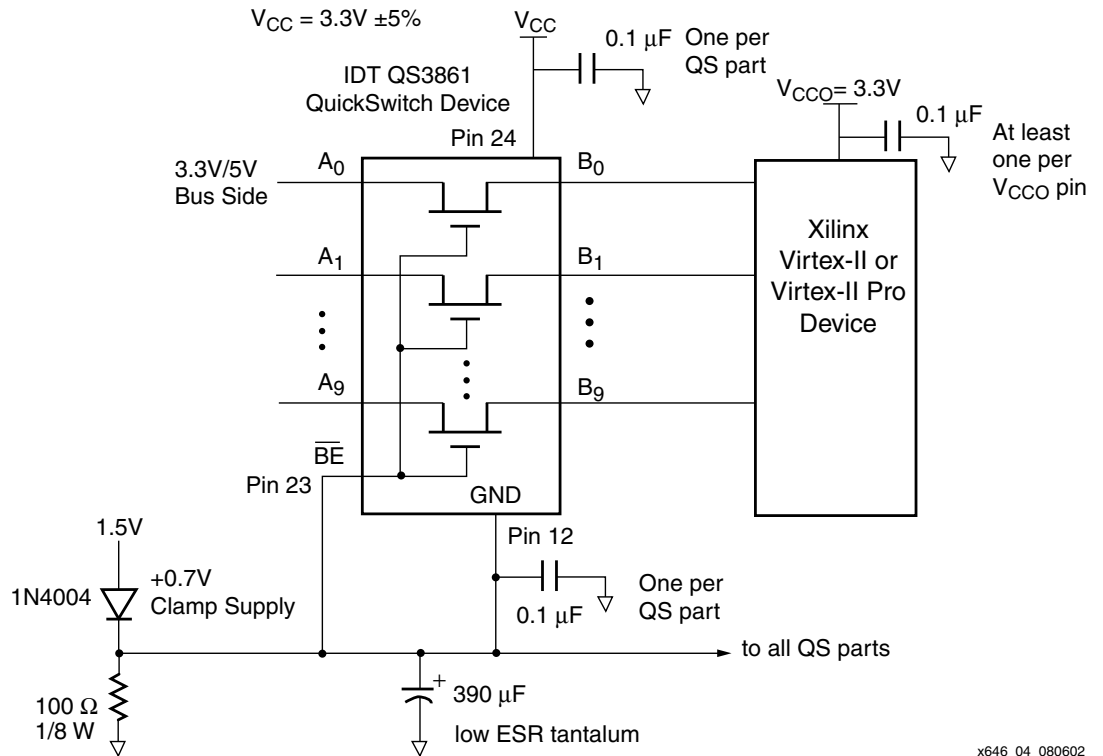


図 1: QuickSwitch と Virtex-II/Virtex-II Pro の接続

NMOS トランジスタはサブストレートの P ウェルにあり、デバイスのグラウンド ピンとの間にはダイオードが内在しています。グラウンド ピンに約 0.7V<sub>DC</sub> のバイアスをかけると、アンダーシュートがクランプされ、Virtex-II Pro デバイスの最低電圧はグラウンドよりも数百ミリボルト低くなることもあります。

QuickSwitch デバイスの B サイドは、A サイドからのオーバーシュート電圧を 3.0V 以下に抑え、アンダーシュート電圧は -0.1V 以上に抑えます。

過渡電流を吸収し、クランピングとカットオフの特性を向上させるため、 $V_{CC}$  とグラウンドの間 (各 QuickSwitch デバイスごとに 1 つ)、およびグラウンド ピンのバイアス ポイントとシステムのグラウンドの間に  $0.1 \mu F$  のバイパス コンデンサが必要になります。

0.7V のバイアスは、 $V_{CCINT}$  の 1.5V から順方向にバイアスをかけたダイオードによって簡単に生成できます。バスがどのように動作した場合でも電圧を安定させるため、大容量のタンタル コンデンサ (または低 ESR の電解コンデンサ) が必要になります。プルダウン抵抗によって、最大のバイアス電圧は約 0.9V DC になります。たとえば、この電源から 4 つの QuickSwitch デバイ스에 バイアスをかけると、66/64 ビットの PCI バスをサポートできます。

アンダーシュート電流はピンごとに平均で約 10mA なので、必要な電流 (ワーストケースで約 0.66A) は 1A のダイオードがある電源で簡単に供給できます。

35mm 以下で Virtex または Spartan デバイスをバイパスすることが、インターフェイスを優れたものにしてバイパス効果を得るための重要なポイントです。

**メモ:** このリファレンス デザインは、PCI システムで動作することが確認されていますが、PCI 信号のロード仕様ではプルアップ抵抗または外部デバイス (この場合、バス スイッチ) を PCI 信号に接続できないので、PCI 準拠の要件は満たされません。このリファレンス デザインを使用する前に PCI デザインの準拠目標を確認してください。外部バス スイッチを使用しない場合のソリューションについては、ザイリンクス アプリケーションノート ([XAPP653](#)) を参照してください。

PCI 規格のザイリンクス インプリメンテーションの詳細については、Virtex-II または Virtex-II Pro のユーザー ガイドおよびその他のザイリンクスのドキュメンテーションを参照してください。

## IDT の QuickSwitch 技術

QuickSwitch 技術の基本的な形式は、CMOS 技術を使用する組み合わせまたはシーケンシャル制御ロジックによって制御される N チャネル FET スイッチです。図 2 に、QuickSwitch の基本的なコンフィギュレーションを示します。

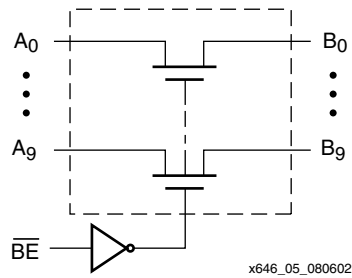


図 2: QuickSwitch の基本的なコンフィギュレーション

スイッチが接続されると、CMOS の論理ゲートによって駆動される N チャネル スイッチング トランジスタに  $V_{CC}$  がかかり、スイッチは  $5 \Omega$  という標準的なオン抵抗になります。この直列抵抗は、 $V_{CC}$  が 3.3V でポート A が 5V で駆動されるとき、 $5 \Omega$  を超えます。低いオン抵抗が必要な場合、QS3R861 を例にとって説明します。スイッチが切断されると、スイッチのゲートはグラウンド ポテンシャルになり、ポート A とポート B の間でスイッチの抵抗が非常に高くなります。オフ状態では、スイッチ端子の漏れ電流は 10nA になり、端子間の容量が低くなります。スイッチ端子間の標準的な容量は、オフ状態で 5pF です。

QuickSwitch デバイスは、IDT から入手できます。表 1 に、各パッケージの製品番号と寸法を示します。

表 1: QuickSwitch のパッケージ情報

製品番号	長さ X 幅 X 厚さ (mm)
IDTQS3861SO (SO パッケージ)	15.4 X 7.5 X 2.34
IDTQS3861Q (Q パッケージ)	8.7 X 3.8 X 1.47
IDTQS3861PA (PA パッケージ)	7.8 X 4.4 X 1.0

QuickSwitch デバイスの詳細については、<http://www.idt.com> を参照してください。

## 改訂履歴

次の表に、このドキュメントの改訂履歴を示します。

日付	バージョン	改訂内容
06/17/02	1.0	初期リリース
08/01/02	1.1	図 1 を変更
08/08/02	1.2	図 1 および QuickSwitch デバイスに関する記述を変更
01/16/04	1.2.1	2 ページ目に PCI 信号のロード仕様に準拠しない場合のメモを追加
04/23/07	1.2.2	<ul style="list-style-type: none"> <li>このアプリケーション ノートが適用されるデバイス (Virtex-II、Virtex-II Pro、Virtex-4、Virtex-5、Spartan-3、Spartan-3E) を追加</li> <li>タイトルを変更</li> </ul>