

UltraSCALE⁺

16nm テクノロジと
ポートフォリオの
背景説明



はじめに

ザイリンクスは 20nm の UltraScale™ ファミリの成功を基盤に、新しいメモリ、3D-on-3D、MPSoC (マルチプロセッシング SoC) テクノロジを組み合わせた 16nm UltraScale+™ ファミリの FPGA、3D IC、MPSoC により、一世代先をリードする価値を提供します。また、さらに高レベルのパフォーマンスと統合を可能にするため、UltraScale+ ファミリにはインターコネクト最適化テクノロジ SmartConnect も組み込まれています。ザイリンクスの UltraScale ポートフォリオには 20nm および 16nm の FPGA、SoC、3D IC デバイスが含まれるようになり、TSCM の 16FinFET+ 3D トランジスタにより 1 ワット当たりのパフォーマンスが大幅に向上しました。このファミリは実績のある 20nm UltraScale アーキテクチャ、Vivado® デザイン ツール、および世界一のサービス ファウンドリである TSCM の 16FinFET+ テクノロジを基盤に構築されているため、ザイリンクスは最も低いリスクと最高の価値を併せ持つ FinFET ベースのプログラマブル テクノロジを提供できます。

UltraScale+ はシステム レベルで最適化され、従来のプロセス ノードの移行を大きく超える価値を提供します。28nm デバイスと比較してシステム レベルで 1 ワット当たりのパフォーマンスは 2 ~ 5 倍で、はるかに多くのシステム統合とインテリジェンス、および最高レベルのセキュリティと安全性を提供します。

新たに拡張されたザイリンクスの UltraScale+ FPGA ポートフォリオは、市場を牽引する Kintex® UltraScale+ FPGA および Virtex® UltraScale+ FPGA および 3D IC ファミリで構成され、Zynq® UltraScale+ ファミリには業界で最初の All Programmable MPSoC が含まれます。このポートフォリオにより、ザイリンクスは LTE Advanced や初期の 5G ワイヤレス、テラビットのワイヤード通信、先進運転支援システム (ADAS)、IoT (Internet-of-Things: モノのインターネット) アプリケーションなど、広範な次世代アプリケーションに対応します。

UltraScale+ FPGA と 3D IC

ザイリンクスは業界で最高パフォーマンスの 16FinFET+ テクノロジを選択し、世界一のサービス ファウンドリであり 2015 年に 50 を超える 16FinFET+ のテアアウトを予定している TSMC と提携しました。FinFET ベースのプレーナの改良のみで、UltraScale+ FPGA ベースのシステムは 1 ワット当たりのシステム パフォーマンスが 2 倍に向上します。

UltraScale+ 製品では、大量の処理を行う機能において最大のボトルネックであるメモリ インターフェイスに改良が加えられています。メモリに拡張が加えられたこれらの新しいプログラマブル デバイスには UltraRAM が搭載されており、最大 432Mb の容量を提供します。UltraRAM は最適なシステム消費電力、柔軟性、予測可能なパフォーマンスを提供しながら、同時に外部メモリに置き換わるため、システムの総 BOM コストを削減できます。典型的なデザインでは、UltraRAM の使用により 1 ワット当たりのシステム パフォーマンスが少なくとも 25% 向上し、メモリを多く使用するデザインでははるかに高いレベルのパフォーマンス、消費電力、BOM コスト削減が可能となります。

ザイリンクスは、次世代のインターコネクト最適化テクノロジとして、FPGA 専用設計した SmartConnect を開発しました。このテクノロジは、システム レベルの IP インターコネクトのボトルネックを克服するため、スループット、レイテンシ、面積について特定のデザインの要件に合わせてインターコネクトを自動的に最適化し、同時に最適な 1 ワット当たりのパフォーマンスを提供します。また、SmartConnect は異なるタイプのインターフェイス間でインテリジェントなブリッジを行い、特定のアプリケーションの要件にインターコネクトを適合させます。このテクノロジだけで、1 ワット当たりのシステム レベル パフォーマンスが 20 ~ 30% 向上し、面積も削減できます。

ハイエンドの UltraScale+ ポートフォリオは、3D トランジスタと第 3 世代のザイリンクス 3D IC を組み合わせる能力を活用しています。FinFET によりプレーナ トランジスタと比較して 1 ワット当たりのパフォーマンスが飛躍的に向上したのと同様に、3D IC によりモノリシック デバイスと比較して 1 ワット当たりのシステム統合や帯域幅を飛躍的に向上できます。

UltraSCALE™

New at 20nm

Security

- AES-GCM Mode
- Greater Key Protection
- New Authentication Schemes

Next Gen SSI Technology

- Virtual Monolithic Die

Block RAM

- Hardened Data Cascading
- Improved Power
- Improved Performance

DSP

- Floating Point Optimizations
- Fixed Point Optimizations

Transceivers

- 16G and 28G Backplane
- 32.75G Chip-to-chip
- Fractional PLL (16nm)

Enhanced at 16nm

DDR4

- 2,400 Mb/s (20nm)
- 2,666 Mb/s (16nm)

Enhanced at 16nm

Integrated Packet Processing

- 100G Ethernet MAC with RS-FEC
- 150G Interlaken

Enhanced at 16nm

UltraSCALE™

New at 16nm

I/O Interfacing

- High-density I/O
- MIPI D-PHY

UltraRAM

- Massive Capacity for SRAM Replacement

PCI Express®

- Gen3 x 16
- Gen4 x 8

本社

Xilinx, Inc.
2100 Logic Drive
San Jose, CA 95124
USA
Tel: 408-559-7778
www.xilinx.com

ヨーロッパ

Xilinx Europe
One Logic Drive
Citywest Business Campus
Saggart, County Dublin
Ireland
Tel: +353-1-464-0311
www.xilinx.com

日本

ザイリックス株式会社
〒141-0032 東京都
品川区大崎 1-2-2
アートヴェレッジ大崎セントラルタワー 4F
Tel: 03-6744-7777
japan.xilinx.com

Asia Pacific Pte. Ltd.

Xilinx, Asia Pacific
5 Changi Business Park
Singapore 486040
Tel: +65-6407-3000
www.xilinx.com

India

Meenakshi Tech Park
Block A, B, C, 8th & 13th floors,
Meenakshi Tech Park, Survey No. 39
Gachibowli(V), Seri Lingampally (M),
Hyderabad -500 084
Tel: +91-40-6721-4000
www.xilinx.com

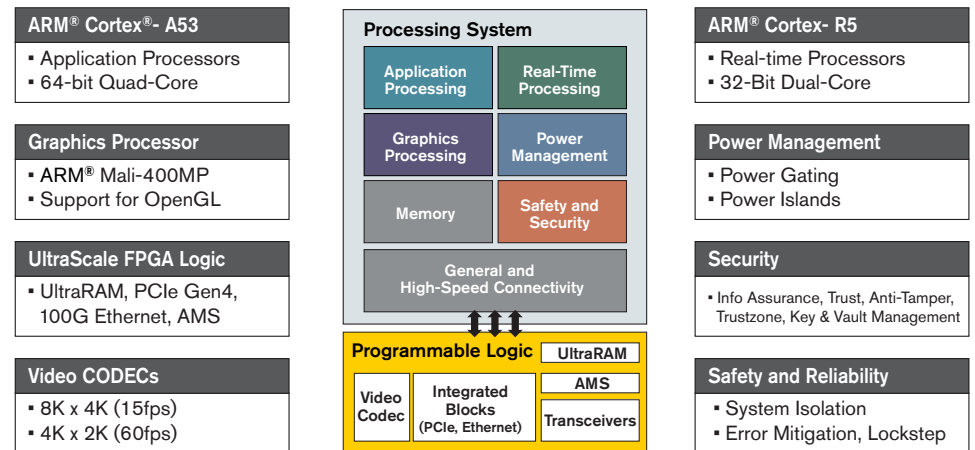
Zynq UltraScale+ MPSoC

ザイリックスはヘテロジニアスな MPSoC 分野におけるもう一つの業界初の技術として、All Programmable UltraScale MPSoC アーキテクチャを導入します。UltraScale MPSoC アーキテクチャは、仮想化のサポートにより 32 ビットから 64 ビットまでプロセッサのスケールビリティを提供し、ソフトおよびハード エンジンの連携によるリアルタイム制御、グラフィックス/ビデオ処理、波形およびパケット処理と、次世代インターコネクトおよびメモリ、最新の電力管理、技術強化によって、マルチレベルのセキュリティ、セーフティ、信頼性も提供します。これらの新しいアーキテクチャ要素は、Vivado® Design Suite およびアブストラクト設計環境と連動し、大幅にプログラミングを簡素化して生産性を向上します。

新しい Zynq UltraScale+ MPSoC には、上述のすべての FPGA テクノロジーとともに、これまでにないヘテロジニアスなマルチプロセッシングを搭載し、タスクごとに最適なエンジンを選択できます。これにより、従来の製品と比較して、1 ワット当たり約 5 倍のシステム レベルの性能を提供します。プロセッシング サブシステムの中核となっているのは、ハードウェア仮想化、非対称プロセッシングを搭載し、ARM® TrustZone® を完全サポートする 64 ビット クアッド コア ARM® Cortex®-A53 プロセッサです。

プロセッシング サブシステムには、決定論的演算用にデュアル コア ARM Cortex-R5 リアルタイム プロセッサも搭載されており、即応性、高スループット、低レイテンシを提供することで、最高レベルの安全性および信頼性を実現します。独立したセキュリティ ユニットは、M2M 通信や産業用 IoT アプリケーションで標準的に要求される、セキュア ブート、キー&ヴォールト管理、改ざん防止性能といった軍用レベルのセキュリティ ソリューションを実現します。

グラフィックス アクセラレーションとビデオ圧縮/解凍を補完するため、新しいデバイスはグラフィック専用の ARM® Mali™-400MP プロセッサ、H.265 ビデオ コーデック ユニットを搭載し、Displayport、MIPI D-PHY、HDMI をサポートしています。最後に、専用のプラットフォームと PMU (Power Management Unit: 電力管理ユニット) が追加され、システム モニタリング、システム管理、各プロセッシング エンジンの動的な電力ゲーティングをサポートします。



まとめ

新しい 16nm UltraScale+ ファミリの FPGA、3D IC、MPSoC は、新しいメモリ、3D-on-3D、MPSoC (マルチプロセッシング SoC) テクノロジーの組み合わせにより、一世代先をリードする価値を提供します。このファミリは実績のある 20nm UltraScale アーキテクチャ、Vivado デザイン ツール、および世界一のサービス ファウンドリである TSMC の 16FinFET+ テクノロジーを基盤に構築されているため、ザイリックスは最も低いリスクと最高の価値を併せ持つ FinFET ベースのプログラマブル テクノロジーを提供できます。

詳細は、japan.xilinx.com/ultrascaleを参照してください。