

概要

Virtex®-6 の 36Kb BRAM (RAMB36E1)、18Kb BRAM (RAMB18E1)、および 18Kb FIFO (FIFO18E1) が SDP、TDP、または ECC モードで使用されている場合、これらの一部の制御信号とアドレスラインが ISE® 11.x、12.、および 13.1 の TRCE/Timing Analyzer ツールで正しく解析されず、セットアップ違反とホールド違反があってもレポートされない場合があります。このような違反は未制約パスのレポート セクションに含まれるべきですがレポートされず、シリコンでリードおよびライト エラーが生じる可能性があります。

内容

この問題は、すべてのコンフィギュレーション比の 36Kb BRAM (RAMB36E1)、18Kb BRAM (RAMB18E1)、36Kb FIFO (FIFO36E1)、および 18Kb FIFO (FIFO18E1) に影響を与えます。

これらのブロックを使用するすべての Virtex®-6 デザインに対して、影響を受けているかを評価する必要があります。ISE® 13.2 (またはそれ以降) を使用してタイミング解析を実行し、作成されたデザインは問題ありません。

Virtex-6 以前のアーキテクチャおよび 7 シリーズは、この影響を受けません。

[AR42444](#) のソリューションの詳細で説明されているように、ISE® 13.2 で新しいバージョンのスピード ファイルが提供され、パッチもリリースされています。

該当デザイン

これらのブロックを使用し、かつこの問題の修正パッチを適用していない ISE® 13.1 またはそれ以前のバージョンのソフトウェアでタイミング解析を実行した、Virtex®-6 デバイスのデザインすべてが該当します。

推奨事項

ザイリンクスは、すべての該当デザインに対して [AR42444](#) で説明されているガイドラインに従ってタイミング解析を再実行するか、ISE® 13.2 (またはそれ以降) を使用することを推奨しています。

既存デザインにおいて許容できないタイミング エラーが発生することが判明した場合、[AR42444](#) で説明されている推奨事項に従ってそのデザインを再インプリメントしてください。

改訂履歴

次の表に、この文書の改訂履歴を示します。

| 日付 | バージョン | 内容 |
|----------------|-------|-----------------------------------------------------------|
| 2011 年 7 月 7 日 | 1.0 | 初版リリース |
| 2011 年 7 月 8 日 | 1.1 | 36Kb FIFO には影響がないとの記載を削除し、36Kb FIFO (FIFO36E1) を該当リストに追加。 |

Notice of Disclaimer

THE XILINX HARDWARE FPGA AND CPLD DEVICES REFERRED TO HEREIN (“PRODUCTS”) ARE SUBJECT TO THE TERMS AND CONDITIONS OF THE XILINX LIMITED WARRANTY WHICH CAN BE VIEWED AT <http://www.xilinx.com/warranty.htm>. THIS LIMITED WARRANTY DOES NOT EXTEND TO ANY USE OF PRODUCTS IN AN APPLICATION OR ENVIRONMENT THAT IS NOT WITHIN THE SPECIFICATIONS STATED ON THE XILINX DATA SHEET. ALL SPECIFICATIONS ARE SUBJECT TO CHANGE WITHOUT NOTICE. PRODUCTS ARE NOT DESIGNED OR INTENDED TO BE FAIL-SAFE, OR FOR USE IN ANY APPLICATION REQUIRING FAIL-SAFE PERFORMANCE, SUCH AS LIFESUPPORT OR SAFETY DEVICES OR SYSTEMS, OR ANY OTHER APPLICATION THAT INVOKES THE POTENTIAL RISKS OF DEATH, PERSONAL INJURY OR PROPERTY OR ENVIRONMENTAL DAMAGE (“CRITICAL APPLICATIONS”). USE OF PRODUCTS IN CRITICAL APPLICATIONS IS AT THE SOLE RISK OF CUSTOMER, SUBJECT TO APPLICABLE LAWS AND REGULATIONS. ALL SPECIFICATIONS ARE SUBJECT TO CHANGE WITHOUT NOTICE.

この文書は参考用として、英語版 (XCEN11026、バージョン 1.1、2011 年 7 月 8 日発行) を翻訳したものです。