

概要

この通知は、XCF01S、XCF02S および XCF04S デバイスでデータシート ([DS123](#)) の仕様外のデザインを実行した場合、これらのデバイスがノイズに弱くなるということをお知らせするものです。

バックグラウンド

次のようなデータシートの仕様外のデザインを実行した場合、内部アドレスカウンタ値が不正となり FPGA でコンフィギュレーションが正常に行えなくなります。

1. データシートでは、FPGA INIT および PROM OE/RESET# 信号ラインのプルアップを高速に行うには、4.7 Kohm (またはそれ以下) の外部抵抗が必要であると示されています。このため、FPGA INIT および PROM OE/RESET# 信号ラインの立ち上がりが遅すぎる場合、デバイスがシステムノイズに弱くなり PROM の内部アドレスカウンタ値が不正になることがあるため、FPGA のコンフィギュレーションが正常に行えなくなります。
2. データシートでは、FPGA の DONE ピンのシンク電流は 12mA を超えてはならないと規定されています。(特に)LED を駆動する回路には注意してください。DONE ピンが、バッファを使用せず直接 LED と CE# ピンを駆動する場合、この規定に違反します。

該当製品

次のデバイスが対象となります。

XCF01SVO20C	XCF01SVOG20C
XCF02SVO20C	XCF02SVOG20C
XCF04SVO20C	XCF04SVOG20C

推奨

1. データシートの仕様に従い、4.7 Kohm (またはそれ以下) の外部抵抗を PROM の OE/RESET# ピンおよび FPGA の INIT ピンに接続してください。新規デザインの場合は、330 ohm の外部抵抗の使用を推奨します (図 1)。

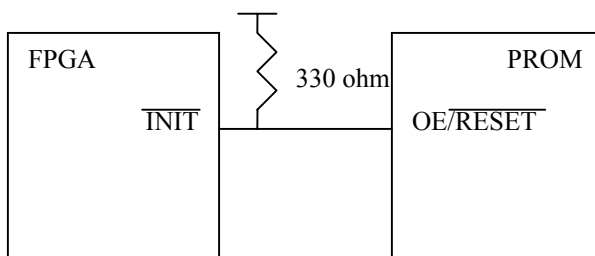


図 1 (新規デザインに推奨の抵抗値)

2. スタンバイ時の消費電力を低減するため FPGA の DONE ピンを使用し PROM CE# を駆動する場合は、信号が仕様内であり、立ち上がり/立ち下がり時間が短くなっていることを確認します。また、LED を駆動するには外部バッファを使用します（図 2 参照）。CE# を駆動するために DONE ピンを使用する場合は、CE# を LED に接続することができます（図 3 参照）。

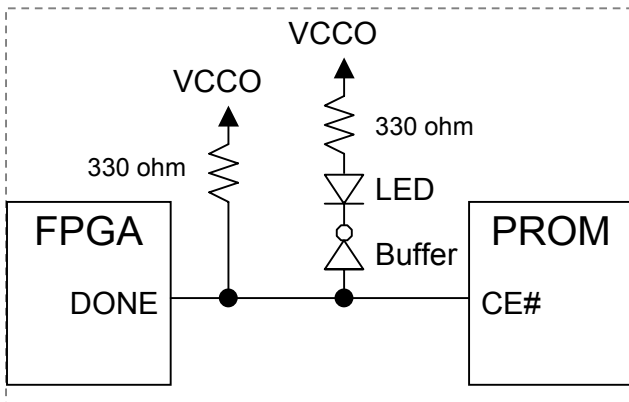


図 2 (バッファを介した LED 回路)

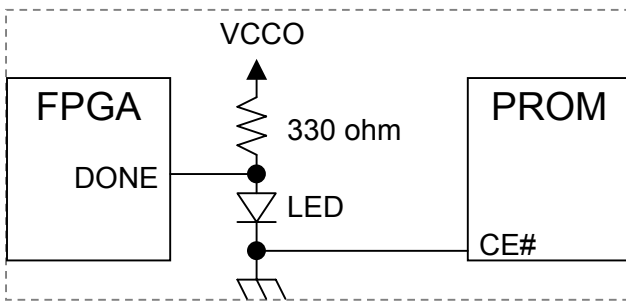


図 3 (バッファを介さない LED 回路)

この問題についてご質問などがある場合は、ザイリンクス販売代理店までお問い合わせください。

改訂履歴

次の表にこの通知の改訂履歴を示します。

日付	バージョン	改訂内容
2003/12/16	1.0	初版リリース

この通知は、英語版資料(CA2003-07、バージョン 1.0、2003 年 12 月 16 日発行)を翻訳したものです。