

## 概要

Virtex™ データシートの以前のバージョンでは、未接続として定義されていた予備（未使用）のインクリメンタル  $V_{CCINT}$  ピン（パッケージ/デバイスを変更する際に追加される  $V_{CCINT}$  ピン）の処理方法について明確に規定されていませんでした。最新のデータシート（「Virtex 2.5V FPGA ピン配置表（英語版）」バージョン 2.8、2002 年 7 月 19 日発行）では、このインクリメンタル  $V_{CCINT}$  ピンの正しい処理方法について記載しております。インクリメンタル  $V_{CCINT}$  ピンの不適切な処理は、パッケージ/デバイスを変更する際に互換性の問題を引き起こす可能性があります。

## 変更内容

従来の Virtex デバイス (0.25 $\mu$ m 5-レイヤ メタル プロセス) の場合、 $V_{CCINT}$  ダイパッドがパッケージの  $V_{CCINT}$  ボールに直接接続されていました。表 1 に示すデバイス/パッケージの組み合わせ（表 1 を参照）の場合、 $V_{CCINT}$  ダイパッドがパッケージの  $V_{CCINT}$  ボールの数より少なくなります。この場合の余剰  $V_{CCINT}$  ボールは、ダイへ物理的に接続されず、「未接続」と記述されていました。これらの余剰  $V_{CCINT}$  パッケージ ボールのことを、この PCN では「インクリメンタル  $V_{CCINT}$  ピン」と称し、データシートでは、上位互換「superset」と称し、太字で示しています。

新しい Virtex デバイス (PCN2000-08 に記載の 0.22/0.18 $\mu$ m 6-レイヤ メタル プロセス) の場合、ダイ上にあるすべての  $V_{CCINT}$  パッドは内部のパッケージ プレーンに接続されます。また、このプレーンはパッケージ上の指定されたすべての  $V_{CCINT}$  ボールへ接続されます。

今回の明確な処理規定により、パッケージ内への  $V_{CCINT}$  の電力分配が向上し、また、電源に接続されるべき  $V_{CCINT}$  ボールが不注意などで未接続となり、その結果としてデバイスへ均一な電力供給ができないという問題を回避できます。

デバイス間の互換性を維持するために、パッケージ（表 1 を参照）のすべての  $V_{CCINT}$  ピンを、次に示すどちらかの状態にしてください。

- a) ボードの  $V_{CCINT}$  プレーンに接続
- b) 未接続の状態（フローティング）

インクリメンタル  $V_{CCINT}$  は、上記以外の他のファンクションに使用しないでください。上記以外の設定を行った場合は、デバイス/パッケージ間の互換性を損なう可能性があります。最新データシート - 「Virtex 2.5V FPGA ピン配置表（英語版）」(v2.8) では、 $V_{CCINT}$  ピンの正しい処理方法について説明しています。

Virtex データシートは、次の Web サイトを参照してください。

[http://www.xilinx.co.jp/xlnx/xweb/xil\\_publications\\_display.jsp?category=/Data+Sheets/FPGA+Device+Families/Virtex&iLanguageID=2](http://www.xilinx.co.jp/xlnx/xweb/xil_publications_display.jsp?category=/Data+Sheets/FPGA+Device+Families/Virtex&iLanguageID=2)

## 該当製品

この通知内容は、次の表に示すデバイス/パッケージの組み合わせおよびインクリメンタル  $V_{CCINT}$  ピンのみに該当します。

デバイス	パッケージ	インクリメンタル V <sub>CCINT</sub> ピン
XCV300	BG432	B26、C7、F1、F30、AE29、AF1、AH8、AH24
XCV400	BG560	B12、C22、M3、N29、AB2、AB32、AJ13、AL22
XCV600	BG560	B12、C22、M3、N29、AB2、AB32、AJ13、AL22

表 1 – デバイス/パッケージの組み合わせおよびインクリメンタル V<sub>CCINT</sub> ピン

## トレーサビリティ

0.25 $\mu$ m 5-レイヤ メタル プロセスの Virtex デバイスは、プロセス形状コードを「P」と表示しています。0.22/0.18 $\mu$ m 6-レイヤ メタル プロセスの Virtex デバイスは、プロセス形状コードを「S」と表示しています。プロセス形状コードが「S」である Virtex デバイスには、内部 V<sub>CCINT</sub> パッケージ プレーンが含まれています。

図 1 に、パッケージのトップマークの例およびプロセス形状コードの位置を示します。

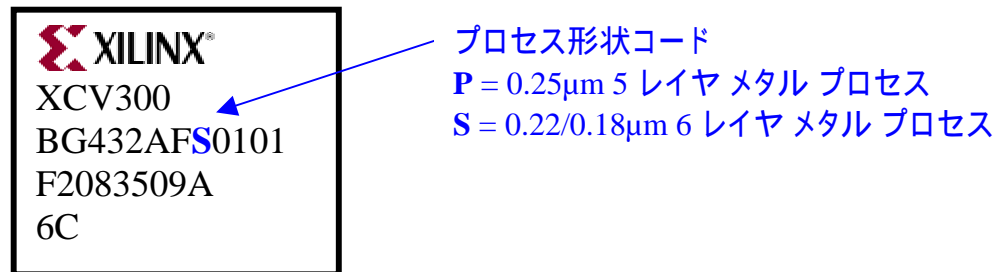


図 1 – パッケージのトップマークの例

## 推奨

該当なし。ご不明な点、ご質問等がございましたら [ザイリンクス テクニカル サポート](#) ザイリンクス テクニカル サポートまでお問い合わせ下さい。

**重要なお知らせ:** カスタマ変更通知 (PCN、PDN、アドバイザリ) は、弊社のウェブサイト MySupport (<http://www.xilinx.co.jp/support>) からの e-mail によるアラート配信のみとさせていただきます。すぐに MySupport への登録を済ませ、MyAlerts にカスタマ変更通知が含まれるようにカスタマイズしてください。登録していただくことにより、指定された製品に関する新規および更新情報、データシートやエラッタ、アプリケーションなどに関するアラートを受け取ることが可能になります。登録方法につきましては、[ザイリンクス アンサー 18683](#) を参照してください。

## 改訂履歴

次の表にこの通知の改訂履歴を示します。

日付	バージョン	変更内容
2004/8/9	1.0	初版リリース

この通知は、英語版資料 (PCN2004-12、バージョン 1.0、2004 年 8 月 9 日発行) を翻訳したものです。