

概要

この通知は、Virtex™-5 デバイスのデータシートに記載されている Pin-to-Pin 仕様の変更されたことをお知らせするものです。

詳細説明

Pin-to-Pin 仕様の変更: Virtex-5 ファミリでは、確実なタイミング レポート値が更に正確になるよう Pin-to-Pin パラメータの一部が変更されています。セットアップ/ホールドおよび Clock to Out タイミングの変更は、スピード ファイル v1.58 を用いる ISE™ 9.2.04i および『Virtex-5 FPGA データシート: DC 特性およびスイッチ特性』(DS202 v3.7) に反映されています。

- PLL を使用してデータをキャプチャするデザインの場合、ISE 9.2.04i でスピード ファイル v1.58 を使用してタイミングをリタイムする必要があります。
- DCM をシステム同期モードで使用する XC5V5X95T-2 デザインの場合、ISE 9.2.04i でスピード ファイル v1.58 を使用してタイミングをリタイムする必要があります。

メモ: 上記の条件に該当しない場合、デザインの変更は必要ありません。

DS202 v3.7 表番号	変更	該当デバイス	説明
表 66	グローバルクロックのセットアップ/ ホールド (システム同期モードの DCM あり)	SX95T-2 の セットアップ	SX95T-2 のみ ~ 200ps に変更、 正確な値は DS202 v3.7 を参照
表 68、表 61	グローバルクロックのセットアップ/ ホールド (および Clock to Out) (システム同期モードの PLL あり)	全デバイスと スピード グレード	平均的な変更値は セットアップが +200ps、正確な値は DS202 v3.7 を 参照
表 69、表 62	グローバルクロックのセットアップ/ ホールド (および Clock to Out) (ソース同期モードの PLL あり)	全デバイスと スピード グレード	これはセットアップとホールド タイ ムのマイナー最適化による変更 (100ps 未満)、正確な値は DS202 v3.7 を参照
表 70、表 63	グローバルクロックのセットアップ/ ホールド (および Clock to Out) (システム同期モードの PLL と DCM あり)	全デバイスと スピード グレード	平均的な変更値は セットアップが +200ps、正確な値は DS202 v3.7 を 参照
表 71、表 64	グローバルクロックのセットアップ/ ホールド (および Clock to Out) (ソース同期モードの PLL と DCM あり)	全デバイスと スピード グレード	平均的な変更値は セットアップが +200ps、正確な値は DS202 v3.7 を 参照

キーワードおよび注文情報

この変更は、スピード ファイル v1.58 を用いる ISE 9.2.04i リリースおよび『Virtex-5 FPGA データシート : DC 特性およびスイッチ特性』(DS202 v3.7) から実際に適用されています。

該当製品

この変更は表に記載したように、すべての Virtex-5 製品、つまりコマーシャル (C) およびインダストリアル (I) 温度仕様の両方かつ全スピード グレードの製品に該当します。

トレーサビリティ

該当する情報はありません。

お問合せ先

この通知に対する回答は必要ありません。ご不明な点、ご質問等ございましたら [ザイリンクス テクニカル サポート](#) までお問い合わせ下さい。

重要なお知らせ: カスタマ変更通知 (PCN, PDN, Quality Alert) は、弊社のサポート ウェブサイト <http://japan.xilinx.com/support> から e-mail によるアラート配信として受信できます。アラートにご登録後、My アラートにカスタマ変更通知が含まれるようにカスタマイズして下さい。これにより、指定された製品に関する新規および更新情報、データシートやエラッタ、アプリケーション ノートなどに関するアラートを受け取ることができるようになります。登録方法は、[ザイリンクス アンサー #18683](#) を参照して下さい。

改訂履歴

次の表に、この通知の改訂履歴を示します。

日付	バージョン	変更内容
2007/12/24	1.0	初版リリース

この通知は、英語版 (XC�07021、バージョン 1.0、2007 年 12 月 24 日発行) を翻訳したものです。