

## 概要

この通知は、Virtex<sup>®</sup>-6 FPGA のユーザーガイド、データシート、および JTAG リビジョン コードの変更内容についてお知らせするものです。それぞれ、次の点に変更されています。

- ・ ユーザー ガイド : GTX トランシーバの使用ガイドライン
- ・ データシート : System Monitor (SYSMON) DCLK の仕様
- ・ JTAG リビジョン コード : 継続的な製品改版の一環として変更

## 内容

下記に示すガイドラインが、『Virtex-6 FPGA GTX トランシーバ ユーザー ガイド』(UG366) に記載されています。

[http://www.xilinx.com/support/documentation/user\\_guides/ug366.pdf](http://www.xilinx.com/support/documentation/user_guides/ug366.pdf)

## GTX トランシーバのスタティック動作について

次の (1) かつ (2) の状態における累積時間が  $T_j = 65^\circ\text{C}$  で 15,000 時間、 $T_j = 85^\circ\text{C}$  で 2,500 時間、あるいは  $T_j = 100^\circ\text{C}$  で 800 時間を超過した場合、バッファ バイパス モードで使用しているトランシーバの TXOUTCLK および RXRECCLK の出力ポートの動作周波数が低くなる場合があります。

- (1). VCCINT に電源が投入されている
- (2). デバイスが次のいずれかの条件に該当する
  - a. FPGA はコンフィギュレーションされていない
  - b. FPGA はコンフィギュレーションされているが、トランシーバはインスタンス化されていない
  - c. トランシーバはインスタンス化されているが、リファレンス クロックはトグルしていない
  - d. トランシーバはインスタンス化されているが、リセット状態であるか電源が入っていない

## 変更理由

変更理由は、ザイリンクス アンサー レコード #35055 (<http://japan.xilinx.com/support/answers/35055.htm>) で説明されています。また、バッファ バイパス モードに関する詳細は、『Virtex-6 FPGA GTX トランシーバ ユーザー ガイド』の「TX バッファ バイパス」および「RX バッファ バイパス」セクションを参照して下さい。動作周波数が低下した結果、ビット エラー レートが高くなります。

## 該当製品

Virtex-6 LXT および SXT FPGA 製品 – すべてのスピード グレード (-1, -2, -3, -1L) と温度グレード (C および I)  
Virtex-6 CXT FPGA 製品 – すべてのスピード グレード (-1 および -2) と温度グレード (C および I)  
すべての標準製品番号および、それらの SCD (Specification Control Document) 製品が該当します。

『Virtex-6 FPGA データシート : DC 特性およびスイッチ特性』(DS152) に記載の次の仕様が変更されています。  
[http://www.xilinx.com/support/documentation/data\\_sheets/ds152.pdf](http://www.xilinx.com/support/documentation/data_sheets/ds152.pdf)

## System Monitor クロック (SYSMON DCLK)

System Monitor (SYSMON) クロック (DCLK) の最大周波数仕様が 250MHz から 80MHz に変更されました。

この変更は、「システム モニタの ADC 仕様」のセクションに記載されており、該当パラメータは **DRP クロック周波数 (DCLK)** です。

### 変更理由

System Monitor (SYSMON) クロックの DCLK の周波数が 80MHz を超えている場合、System Monitor では誤ったアナログ/デジタル変換が行われる場合があります。これは、すべてのオンチップ センサーと外部チャンネルのモニタリングに影響を与えます。このため、DCLK の最大周波数仕様が 250MHz から 80MHz に変更されました。System Monitor の仕様に変更はありません。ザイリンクス アンサー レコード #36642 (<http://japan.xilinx.com/support/answers/36642.htm>) も参照して下さい。

### 該当製品

Virtex-6 LXT および SXT FPGA 製品 – すべてのスピード グレード (-1、-2、-3、-1L) と温度グレード (C および I) すべての標準製品番号および、それらの SCD (Specification Control Document) 製品が該当します。

Virtex-6 デバイスの JTAG ID リビジョンが変更になります。

## JTAG ID リビジョン

Virtex-6 LXT、SXT、および CXT FPGA デバイスの JTAG ID リビジョンが、継続的な製品改版の一環として変更になります。

各製品デバイスの JTAG ID リビジョンは、参考資料セクションの [表 1](#) に示します。

### 該当製品

Virtex-6 LXT および SXT FPGA 製品 – すべてのスピード グレード (-1、-2、-3、-1L) と温度グレード (C および I)  
Virtex-6 CXT FPGA 製品 – すべてのスピード グレード (-1 および -2) と温度グレード (C および I)  
すべての標準製品番号および、それらの SCD (Specification Control Document) 製品が該当します。JTAG ID CODE を読み出す方法については、ザイリンクス アンサー レコード #37579 (<http://japan.xilinx.com/support/answers/37579.htm>) を参照して下さい。

## 該当製品

[内容](#) セクションに記載の各説明をご確認ください。

## キーデートおよび注文情報

これらの変更は、この PCN のリリース時点で有効となります。

## お問い合わせ先

この通知に対する回答は必要ありません。その他ご不明な点、ご質問等ございましたら、[ザイリンクス テクニカル サポート](#)までお問い合わせ下さい。

**重要なお知らせ** : カスタマ変更通知 (XCN, XDN, Quality Alert) は、弊社のサポートウェブ サイト <http://japan.xilinx.com/support> から e-mail によるアラート配信として受信できます。アカウントご登録後、資料とデザイン アドバイザリ アラートにカスタマ変更通知が含まれるようにカスタマイズして下さい。ザイリンクス サポート サイトでは、指定された製品に関する新規および更新情報、データシートやエラッタ、アプリケーション ノートなどに関するアラートを受け取ることができるサービスを提供しています。登録方法は、[ザイリンクス アンサー #18683](#) を参照して下さい。

## 参考資料

Virtex-6 製品エラッタ

<http://www.xilinx.com/support/documentation/virtex-6.htm>

DS152 『Virtex-6 FPGA データシート : DC 特性およびスイッチ特性』

[http://www.xilinx.com/support/documentation/data\\_sheets/ds152.pdf](http://www.xilinx.com/support/documentation/data_sheets/ds152.pdf)

UG366 『Virtex-6 FPGA GTX トランシーバ ユーザーガイド』

[http://www.xilinx.com/support/documentation/user\\_guides/ug366.pdf](http://www.xilinx.com/support/documentation/user_guides/ug366.pdf)

表 1 : 製品デバイスの JTAG ID リビジョン コード

デバイス	製品デバイス
XC6VLX75T	JTAG ID revision=4 または JTAG ID revision=6
XC6VLX130T	JTAG ID revision=4 または JTAG ID revision=6
XC6VLX195T	JTAG ID revision=4 または JTAG ID revision=6
XC6VLX240T	JTAG ID revision=4 または JTAG ID revision=6
XC6VLX365T	JTAG ID revision=0 または JTAG ID revision=2
XC6VLX550T	JTAG ID revision=0 または JTAG ID revision=2
XC6VLX760	JTAG ID revision=2 または JTAG ID revision=4
XC6VSX315T	JTAG ID revision=4 または JTAG ID revision=6
XC6VSX475T	JTAG ID revision=4 または JTAG ID revision=6
XC6VCX75T	JTAG ID revision=4
XC6VCX130T	JTAG ID revision=2 または JTAG ID revision=4
XC6VCX195T	JTAG ID revision=4
XC6VCX240T	JTAG ID revision=2 または JTAG ID revision=4

## 改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	内容
2010/9/27	1.0	初版リリース

## Notice of Disclaimer

THE XILINX HARDWARE FPGA AND CPLD DEVICES REFERRED TO HEREIN (“PRODUCTS”) ARE SUBJECT TO THE TERMS AND CONDITIONS OF THE XILINX LIMITED WARRANTY WHICH CAN BE VIEWED AT <http://www.xilinx.com/warranty.htm>. THIS LIMITED WARRANTY DOES NOT EXTEND TO ANY USE OF PRODUCTS IN AN APPLICATION OR ENVIRONMENT THAT IS NOT WITHIN THE SPECIFICATIONS STATED ON THE XILINX DATA SHEET. ALL SPECIFICATIONS ARE SUBJECT TO CHANGE WITHOUT NOTICE. PRODUCTS ARE NOT DESIGNED OR INTENDED TO BE FAIL-SAFE, OR FOR USE IN ANY APPLICATION REQUIRING FAIL-SAFE PERFORMANCE, SUCH AS LIFESUPPORT OR SAFETY DEVICES OR SYSTEMS, OR ANY OTHER APPLICATION THAT INVOKES THE POTENTIAL RISKS OF DEATH, PERSONAL INJURY OR PROPERTY OR ENVIRONMENTAL DAMAGE (“CRITICAL APPLICATIONS”). USE OF PRODUCTS IN CRITICAL APPLICATIONS IS AT THE SOLE RISK OF CUSTOMER, SUBJECT TO APPLICABLE LAWS AND REGULATIONS. ALL SPECIFICATIONS ARE SUBJECT TO CHANGE WITHOUT NOTICE.

この通知は参照用として、英語版 (XCN10032、バージョン 1.0、2010 年 9 月 27 日発行) を翻訳したものです。