

概要

この通知は、ザイリンクス XQR5VFX130-1CF1752V の B グレード製品で使用されているリードのサイズが変更となることをお知らせするものです。ザイリンクスは、さらに今後 XQR4VFX60-10CF1144V、XQR4VSX55-10CF1140V、XQR4VLX200-10CF1509V、および XQR4VFX140-10CF1509V のリード サイズの変更も予定しています。

説明

ザイリンクスが現時点で出荷している XQR5VFX130-1CF1752V の B グレード製品のリード サイズは、32 x 25 x 2mm となっています。このリードはダイのみを覆うもので、チップ キャパシタは露呈しています。取り扱いを誤ると、このチップ キャパシタに機械的に損傷を与える可能性があります。ザイリンクスは、キャパシタを保護するために XQR5VFX130-1CF1752V の B グレード製品のリードを現在よりも大きなサイズ、38.5 x 38.5 x 2mm にすることを決定いたしました。

同様に、Virtex®-4 QV FPGA CF パッケージ製品のリード サイズもチップ キャパシタを覆うサイズのものへ変更することを予定しています。このリード変更はパッケージの扱いやすさを一層向上させることを目的としており、現在の Virtex-4 および Virtex®-5 QV FPGA 製品は適切な注意を払って扱えば、非常に信頼性の高い製品です。在庫がなくなるまでは、変更前のリード サイズの製品が出荷されます。取り扱いに関するガイドラインは、ザイリンクス ウェブサイトから入手可能な [UG496](#) (Virtex-4 QV FPGA セラミック パッケージおよびピン配置) と [UG520](#) (Virtex-5 QV FPGA パッケージおよびピン配置) に記載されています。

この変更によって、IBM アセンブリ サプライヤーの標準 CF パッケージ デザインに沿うこととなります。この変更はいかなるパッケージ材質にも影響を与えません。新しいリードによって各デバイス/パッケージの総重量はわずかですが増加します。この増加分は 5 グラム未満となっています。

該当製品

この変更は、XQR V の B グレード製品のすべてのスピード、パッケージ、温度範囲の製品に該当します。[表 1](#) に、該当製品番号を示します。

表 1: 該当製品

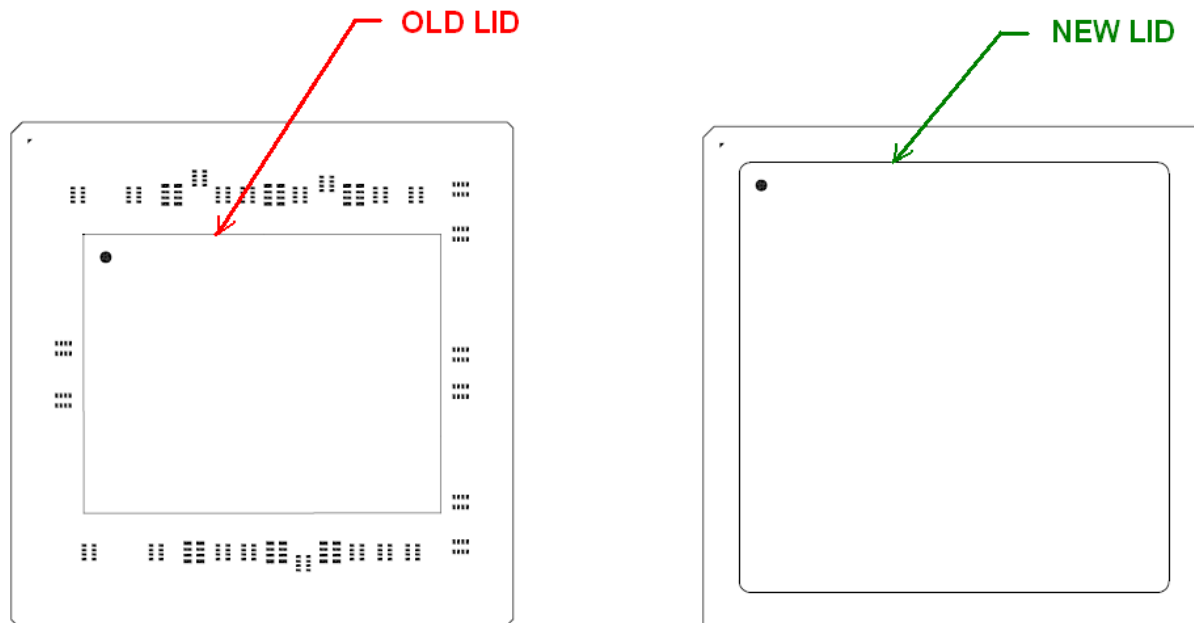
製品番号
XQR5VFX130-1CF1752V
XQR5VFX130-1CF1752B
XQDAISY-CF1752
XQR4VFX60-10CF1144V
XQR4VSX55-10CF1140V
XQR4VLX200-10CF1509V
XQR4VFX140-10CF1509V
XCDaisy-CF1140
XCDaisy-CF1144
XCDaisy-CF1509

キーデータおよび注文情報

変更はこの通知のリリース時点で有効です。ザイリンクスは、デートコード 1240 以降、すべてのロットで新しいリードを使用してアSEMBルした XQR5VFX130-1CF1752V の B グレード製品の出荷を開始する予定です。Virtex-4 QV FPGA 製品の場合は、デートコード 1301 以降の製品で新しいリードの実装を予定しています。

XQDAISY および XCDAISY は、上記のデートコードあるいはそれ以前に新しいリードを使用してアSEMBルされます。

図 1 : CF1752 のリード サイズの変更



品質評価データ

ザイリンクスは、新しいサイズのリードでアSEMBルしたすべてのデバイス/パッケージ ロットに対してグループ D 品質評価を実施します。

お問い合わせ

この通知に対する回答は必要ありません。その他ご不明な点、ご質問等ございましたら、ザイリンクス販売代理店までお問い合わせください。

重要なお知らせ : ザイリンクス カスタマー通知 (XCN, XDN, Quality Alert) リリースの通知は、サポートウェブサイト (<http://japan.xilinx.com/support>) から e-mail で受け取ることができます。アカウントご登録後、資料とデザイン アドバイザリ アラートにカスタマー変更通知が含まれるようにカスタマイズしてください。ザイリンクス サポート サイトでは、指定された製品に関する新規および更新情報、データシートやエラッタ、アプリケーション ノートなどに関するアラートを受け取ることができます。登録方法は、ザイリンクス アンサー #18683 を参照してください。
<http://japan.xilinx.com/support/answers/18683.htm>

改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	内容
2012 年 9 月 10 日	1.0	初版リリース

Notice of Disclaimer

The information disclosed to you hereunder (the "Materials") is provided solely for the selection and use of Xilinx products. To the maximum extent permitted by applicable law: (1) Materials are made available "AS IS" and with all faults, Xilinx hereby DISCLAIMS ALL WARRANTIES AND CONDITIONS, EXPRESS, IMPLIED, OR STATUTORY, INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, NON-INFRINGEMENT, OR FITNESS FOR ANY PARTICULAR PURPOSE; and (2) Xilinx shall not be liable (whether in contract or tort, including negligence, or under any other theory of liability) for any loss or damage of any kind or nature related to, arising under, or in connection with, the Materials (including your use of the Materials), including for any direct, indirect, special, incidental, or consequential loss or damage (including loss of data, profits, goodwill, or any type of loss or damage suffered as a result of any action brought by a third party) even if such damage or loss was reasonably foreseeable or Xilinx had been advised of the possibility of the same. Xilinx assumes no obligation to correct any errors contained in the Materials, or to advise you of any corrections or update. You may not reproduce, modify, distribute, or publicly display the Materials without prior written consent. Certain products are subject to the terms and conditions of the Limited Warranties which can be viewed at <http://www.xilinx.com/warranty.htm>; IP cores may be subject to warranty and support terms contained in a license issued to you by Xilinx. Xilinx products are not designed or intended to be fail-safe or for use in any application requiring fail-safe performance; you assume sole risk and liability for use of Xilinx products in Critical Applications: <http://www.xilinx.com/warranty.htm#critapps>.

この通知は参照用として、英語版 (XCN12020、バージョン 1.0、2012 年 9 月 10 日発行) を翻訳したものです。