

## 特長

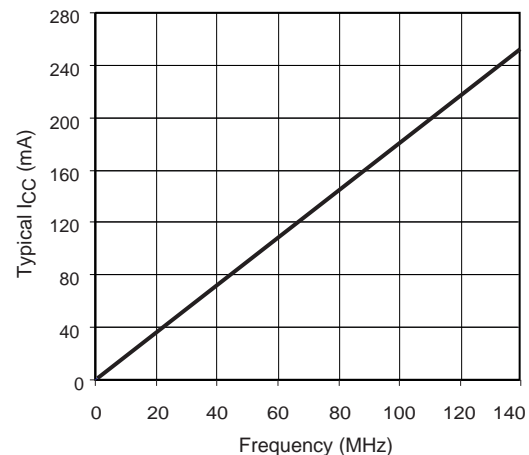
- 低電力 3.3V で 384 個のマクロセル CPLD
- ピン間のロジック遅延 : 7.0ns
- 最大システム周波数 : 135MHz
- 384 個のマクロセル (9,000 個の利用可能なゲート)
- 小規模なフットプリント パッケージ
  - 144 ピン TQFP (118 個のユーザー I/O)
  - 208 ピン PQFP (172 個のユーザー I/O)
  - 256 ボール FBGA (212 個のユーザー I/O)
  - 324 ボール FBGA (220 個のユーザー I/O)
- 3.3V システム用に最適化
  - 超低消費電力
  - 標準スタンバイ電流 = 25 で 18 $\mu$ A
  - 3.3V コア供給で 5V トレラント I/O ピン
  - 高度な 0.35 $\mu$  5 層メタル EEPROM プロセス
  - Fast Zero Power™ (FZP) CMOS デザイン テクノロジー
  - 3.3V PCI 電氣的仕様に準拠する出力 (すべての入力または I/O に内部クランプ ダイオードはない)
- 高度なシステム機能
  - インシステム プログラミング
  - 入力レジスタ
  - 予想可能なタイミング モデル
  - 各ファンクション ブロックに最大 23 クロック
  - デザイン変更時の優れたピン固定機能
  - IEEE 1149.1 バウンダリ スキャン (JTAG) を完全サポート
  - 4 つのグローバル クロック
  - 各ファンクション ブロックに 8 個の P-term 制御項
- 高速 ISP プログラミング タイム
- 追加 I/O のポート イネーブル ピン
- インダストリアルグレード電圧範囲で 2.7V ~ 3.6V
- 各出力でスルー レートをプログラム可能
- セキュリティ ビットによる不正アクセス防止
- アーキテクチャの詳細は、『CoolRunner™ XPLA3 ファミリー データシート』(DS012) を参照

## ファミリの概要

CoolRunner™ XPLA3 XCR3384XL デバイスは 3.3V で 384 個のマクロセルを持つ CPLD であり、最先端のプログラマブル ロジック ソリューションを必要とする低電力アプリケーションをターゲットとするデバイスです。合計 24 個のファンクション ブロックでは、9,000 個のゲートが使用可能です。ピン間の伝播遅延は、最大システム周波数 135MHz で 7.0ns となります。

## Fast Zero Power を採用した TotalCMOS デザイン テクノロジー

CoolRunner XPLA3 CPLD は、プロセス テクノロジーおよびデザイン テクニックの両方において、TotalCMOS™ ソリューションを提供します。このファミリは、従来のようにセンス アンプを使用するのではなく、CMOS ゲートをカスケード接続して積和をインプリメントします。CMOS ゲートをこのようにインプリメントすることにより、ザイリンクスの CPLD では、消費電力を低下させるとパフォーマンスも低下するという概念を覆し、高パフォーマンスと低消費電力が共に実現可能になりました。XCR3384XL TotalCMOS CPLD での周波数と  $I_{CC}$  の関係 (3.3V で 25 の場合で、16 ビット アップ/ダウン カウンタを使用した測定値) を示す図 1 および表 1 を参照してください。



DS024\_01\_061802

 図 1 : 標準的な  $I_{CC}$  と周波数の関係 ( $V_{CC} = 3.3V$ , 25 )

 表 1 : 標準的な  $I_{CC}$  と周波数の関係 ( $V_{CC} = 3.3V$ , 25 )

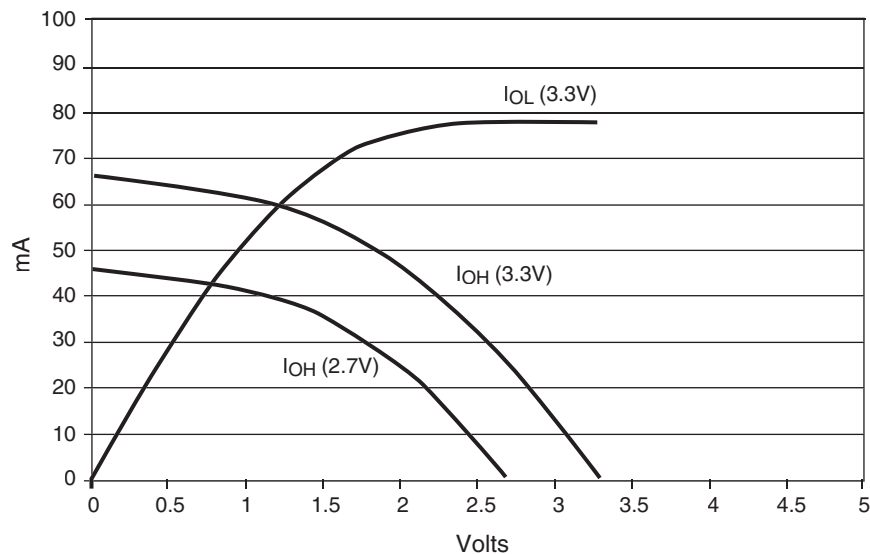
周波数 (MHz)	0	1	10	20	40	60	80	100	120	140
標準的な $I_{CC}$ (mA)	0.018	2.2	24.4	42.4	82.6	123.0	155.6	187.8	227.5	258.1

## 推奨動作条件での DC 電気特性(1)

シンボル	パラメータ	テスト条件	標準	最小	最大	単位
$V_{OH}^{(2)}$	最大出力電圧	$V_{CC} = 3.0V \sim 3.6V, I_{OH} = -8mA$	-	2.4	-	V
		$V_{CC} = 2.7V \sim 3.0V, I_{OH} = -8mA$	-	2.0	-	V
		$I_{OH} = -500\mu A$	-	$90\% V_{CC}^{(3)}$	-	V
$V_{OL}$	最小出力電圧	$I_{OL} = 8mA$	-	-	0.4	V
$I_{IL}$	入力漏洩電流	$V_{IN} = GND$ または $V_{CC} \sim 5.5V$	-	-10	10	$\mu A$
$I_{IH}$	I/O が High-Z 時の漏洩電流	$V_{IN} = GND$ または $V_{CC} \sim 5.5V$	-	-10	10	$\mu A$
$I_{CCSB}^{(7)}$	スタンバイ電流	$V_{CC} = 3.6V$	31.5	-	100	$\mu A$
$I_{CC}$	ダイナミック電流(4,5)	$f = 1MHz$	-	-	5	mA
		$f = 50MHz$	-	-	140	mA
$C_{IN}$	入力ピン キャパシタンス(6)	$f = 1MHz$	-	-	8	pF
$C_{CLK}$	クロック入力キャパシタンス(6)	$f = 1MHz$	-	-	12	pF
$C_{I/O}$	I/O ピン キャパシタンス(6)	$f = 1MHz$	-	-	10	pF

メモ：

1. 推奨動作条件の詳細は、『CoolRunner XPLA3 ファミリー データシート』(DS012) を参照してください。
2. CoolRunner XPLA3 ファミリーの出力ドライブ特性は、図 2 を参照してください。
3. このパラメータは、テストによるものではなく、デザインおよび特性評価によって保証されています。
4. 標準値は、表 1 および図 1 を参照してください。
5. このパラメータは、すべてのファンクション ブロックにロードされた 16 ビットのリセット可能なアップ/ダウン カウンタで、すべての出力を無効および負荷がない状態で測定されたものです。入力は、 $V_{CC}$  またはグランドに接続されています。このパラメータは、テストによるものではなくデザインおよび特性評価によって保証されています。
6. 標準値です (テストされていません)。
7. 70 の場合の標準値です。



DS012\_10\_031802

図 2 : CoolRunner XPLA3 ファミリーの標準 I/V 曲線 (25 )

## 推奨動作条件での AC 電気特性(1、2)

シンボル	パラメータ	-7		-10		-12		単位
		最小	最大	最小	最大	最小	最大	
T <sub>PD1</sub>	伝播遅延時間 (シングル P-term)	-	7.0	-	9.0	-	10.8	ns
T <sub>PD2</sub>	伝播遅延時間 (OR アレイ) <sup>(3)</sup>	-	7.5	-	10.0	-	12.0	ns
T <sub>CO</sub>	Clock to Out (グローバル同期ピン クロック)	-	4.5	-	5.8	-	6.9	ns
T <sub>SUF</sub>	セットアップ タイム (高速入力レジスタ)	2.5	-	3.0	-	3.0	-	ns
T <sub>SU1</sub> <sup>(4)</sup>	セットアップ タイム (シングル P-term)	4.3	-	5.5	-	6.7	-	ns
T <sub>SU2</sub>	セットアップ タイム (OR アレイ)	4.8	-	6.5	-	7.9	-	ns
T <sub>H</sub> <sup>(4)</sup>	ホールド タイム	0	-	0	-	0	-	ns
T <sub>WLH</sub> <sup>(4)</sup>	グローバル クロック パルス幅 (High または Low)	3.0	-	4.0	-	5.0	-	ns
T <sub>PLH</sub> <sup>(4)</sup>	P-term クロック パルス幅	4.5	-	6.0	-	7.5	-	ns
T <sub>APRPW</sub>	非同期プリセット/リセット パルス幅 (High または Low)	4.5	-	6.0	-	7.5	-	ns
T <sub>R</sub> <sup>(4)</sup>	入力立ち上がり時間	-	20	-	20	-	20	ns
T <sub>L</sub> <sup>(4)</sup>	入力立ち下がり時間	-	20	-	20	-	20	ns
f <sub>SYSTEM</sub> <sup>(4)</sup>	最大システム周波数	-	135	-	102	-	83	MHz
T <sub>CONFIG</sub> <sup>(4)</sup>	コンフィギュレーション時間 <sup>(5)</sup>	-	200	-	200	-	200	μs
T <sub>INIT</sub> <sup>(4)</sup>	ISP 初期化時間	-	200	-	200	-	200	μs
T <sub>POE</sub> <sup>(4)</sup>	P-term OE から出力が有効になるまでの時間	-	9.0	-	11.0	-	13.0	ns
T <sub>POD</sub> <sup>(4)</sup>	P-term OE から出力が無効になるまでの時間 <sup>(6)</sup>	-	9.0	-	11.0	-	13.0	ns
T <sub>PCO</sub> <sup>(4)</sup>	P-term の Clock to Out	-	8.0	-	10.3	-	12.4	ns
T <sub>PAO</sub> <sup>(4)</sup>	P-term のセット/リセットから有効な出力までの時間	-	9.0	-	11.0	-	13.0	ns

メモ :

- 出力スイッチング 1 回で測定した仕様です。
- 推奨動作条件は、『CoolRunner XPLA3 ファミリー データシート』(DS012) を参照してください。
- 図 4 を参照してください。
- これらのパラメータは、テストによるものではなくデザインおよび特性評価によって保証されています。
- コンフィギュレーション中に流れる標準的な電流は、3.6V で 17mA です。
- 出力 C<sub>L</sub> = 5 pF です。

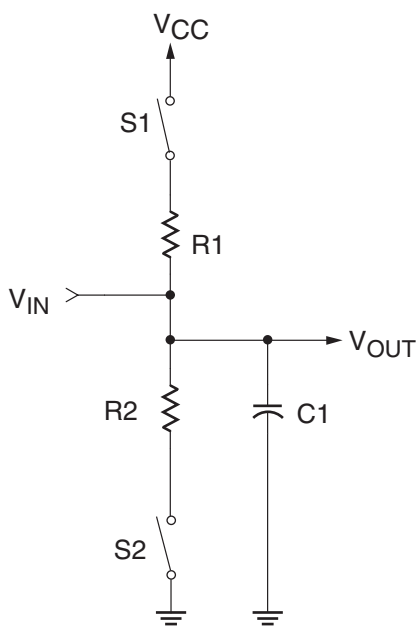
## 内部タイミングパラメータ(1, 2)

シンボル	パラメータ	-7		-10		-12		単位
		最小	最大	最小	最大	最小	最大	
<b>バッファ遅延</b>								
T <sub>IN</sub>	入力バッファ遅延	-	2.5	-	3.3	-	4.0	ns
T <sub>FIN</sub>	高速入力バッファ遅延	-	2.7	-	3.3	-	3.3	ns
T <sub>GCK</sub>	グローバルクロック バッファ遅延	-	1.0	-	1.3	-	1.5	ns
T <sub>OUT</sub>	出力バッファ遅延	-	2.5	-	3.2	-	3.8	ns
T <sub>EN</sub>	出力バッファ イネーブル/ディスエーブル遅延	-	4.5	-	5.2	-	6.0	ns
<b>内部レジスタおよび組み合わせ遅延</b>								
T <sub>LDI</sub>	透過ラッチ遅延	-	1.3	-	1.6	-	2.0	ns
T <sub>SUI</sub>	レジスタ セットアップ タイム	0.8	-	1.0	-	1.2	-	ns
T <sub>HI</sub>	レジスタ ホールド タイム	0.3	-	0.5	-	0.7	-	ns
T <sub>ECSU</sub>	レジスタ クロック イネーブル セットアップ タイム	2.0	-	2.5	-	3.0	-	ns
T <sub>ECHO</sub>	レジスタ クロック イネーブル ホールド タイム	3.0	-	4.5	-	5.5	-	ns
T <sub>COI</sub>	レジスタの Clock to Out 遅延	-	1.0	-	1.3	-	1.6	ns
T <sub>AOI</sub>	レジスタの非同期 S/R to Out 遅延	-	2.0	-	2.0	-	2.2	ns
T <sub>RAI</sub>	レジスタの非同期リカバリ時間	-	5.0	-	7.0	-	8.0	ns
T <sub>PTCK</sub>	積項クロック遅延	-	2.0	-	2.5	-	3.0	ns
T <sub>LOGI1</sub>	内部ロジック遅延 (シングル P-term)	-	2.0	-	2.5	-	3.0	ns
T <sub>LOGI2</sub>	内部ロジック遅延 (PLA OR term)	-	2.5	-	3.5	-	4.2	ns
<b>フィードバック遅延</b>								
T <sub>F</sub>	ZIA 遅延	-	3.1	-	4.0	-	5.0	ns
<b>追加遅延</b>								
T <sub>LOGI3</sub>	NAND のフォールドバック遅延	-	2.0	-	2.5	-	3.0	ns
T <sub>UDA</sub>	ユニバーサル遅延	-	2.2	-	2.8	-	3.5	ns
T <sub>SLEW</sub>	スルー レート制限遅延	-	4.0	-	5.0	-	6.0	ns

メモ :

- これらのパラメータは、テストによるものではなくデザインおよび特性評価によって保証されています。
- タイミングモデルは、『CoolRunner XPLA3 ファミリー データシート』 ([DS012](#)) を参照してください。

スイッチ特性



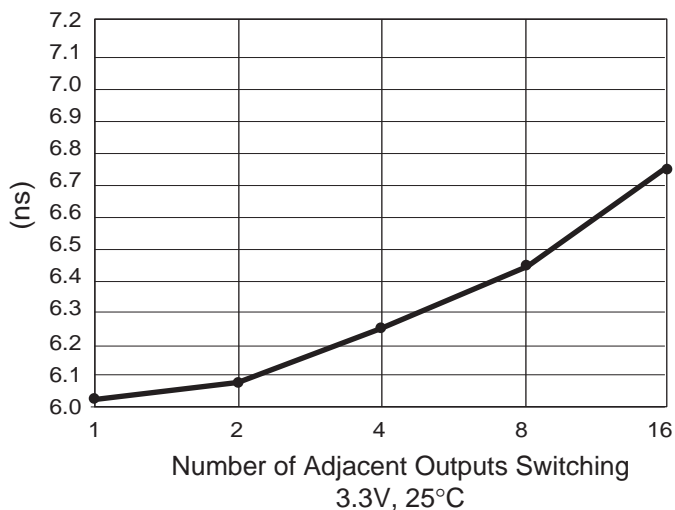
Component	Values
R1	390Ω
R2	390Ω
C1	35 pF

Measurement	S1	S2
T <sub>POE (High)</sub>	Open	Closed
T <sub>POE (Low)</sub>	Closed	Open
T <sub>P</sub>	Closed	Closed

**Note:** For T<sub>POD</sub>, C1 = 5 pF. Delay measured at output level of V<sub>OL</sub> + 300 mV, V<sub>OH</sub> - 300 mV.

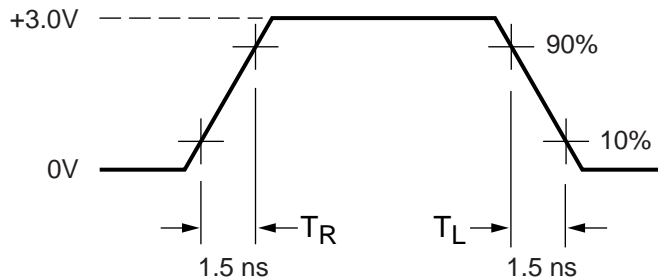
DS023\_03\_102401

図 3 : AC 負荷回路



DS024\_04\_061802

図 4 : T<sub>PD2</sub> の軽減曲線



**Measurements:**

All circuit delays are measured at the +1.5V level of inputs and outputs, unless otherwise specified.

DS017\_05\_042800

図 5 : 電圧波形

## ピンについて

表 2 : XCR3384XL ユーザー I/O ピン

	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
ユーザー I/O ピンの総数	118	172	212	220

メモ :

1. XCR3384XL TQ144 JTAG ピンは、TQ144 パッケージのその他の CoolRunner XPLA3 ファミリー デバイスとは互換性はありません。

表 3 : XCR3384XL I/O ピン

ファンクション ブロック	マクロ セル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
1	1	94	-	E15	G22
1	2	-	-	F13	H20
1	3	-	13	E16	H21
1	4	-	15	F14	J19
1	5	93	16	F15	J21
1	6	-	-	-	-
1	7	-	-	-	-
1	8	-	-	-	-
1	9	-	-	-	-
1	10	-	-	-	-
1	11	-	-	-	-
1	12	-	-	-	-
1	13	92	17	G12	J22
1	14	-	18	G15	K19
1	15	-	19	G13	K21
1	16	91	20	F16	K22
2	1	-	12	E14	G21
2	2	96	11	D16	G19
2	3	97	10	F12	F22
2	4	98	9	C16	F21
2	5	99	8	E13	F20
2	6	-	-	-	-
2	7	-	-	-	-
2	8	-	-	-	-
2	9	-	-	-	-
2	10	-	-	-	-
2	11	-	-	-	-
2	12	-	-	-	-
2	13	100	-	D15	E22
2	14	101	7	D14	E21
2	15	102	6	B16	F19
2	16	103	-	C15	E20
3	1	-	21	G14	L19
3	2	-	22	G16	L20

表 3 : XCR3384XL I/O ピン (続き)

ファンクション ブロック	マクロ セル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
3	3	-	-	H13	L21
3	4	90	-	-	M20
3	5	89	24	H12	M19
3	6	-	-	-	-
3	7	-	-	-	-
3	8	-	-	-	-
3	9	-	-	-	-
3	10	-	-	-	-
3	11	-	-	-	-
3	12	-	-	-	-
3	13	-	25	H15	M22
3	14	88	26	H14	N22
3	15	-	27	H16	N21
3	16	87	28	J14	N19
4	1	104	4	A16	D22
4	2	106	3	E12	C22
4	3	107	-	-	B21
4	4	110	-	C14	B20
4	5	111	207	D13	C19
4	6	-	-	-	-
4	7	-	-	-	-
4	8	-	-	-	-
4	9	-	-	-	-
4	10	-	-	-	-
4	11	-	-	-	-
4	12	-	-	-	-
4	13	112	206	A15	B19
4	14	113	205	B15	A20
4	15	114	204	B14	C18
4	16	116	203	C13	B18
5	1	-	29	J15	P22
5	2	86 <sup>(1,2)</sup>	30 <sup>(2)</sup>	J13 <sup>(2)</sup>	P20 <sup>(2)</sup>
5	3	-	31	J16	P19
5	4	-	-	L14	R22
5	5	84	-	K15	R21
5	6	-	-	-	-
5	7	-	-	-	-
5	8	-	-	-	-
5	9	-	-	-	-
5	10	-	-	-	-
5	11	-	-	-	-
5	12	-	-	-	-
5	13	-	33	K14	R20
5	14	83	34	K16	T22
5	15	82	35	K13	T21

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
5	16	81	36	L15	T20
6	1	67	62	R13	AA16
6	2	-	61	M11	Y16
6	3	-	60	T14	W16
6	4	-	59	N12	AB17
6	5	-	58	R14	AA17
6	6	-	-	-	-
6	7	-	-	-	-
6	8	-	-	-	-
6	9	-	-	-	-
6	10	-	-	-	-
6	11	-	-	-	-
6	12	-	-	-	-
6	13	-	57	P13	AB18
6	14	-	56	T15	AA18
6	15	68	-	P14	W17
6	16	69	-	T16	AA19
7	1	80	37	K12	T19
7	2	79	38	L16	U22
7	3	78	39	M15	U21
7	4	77	40	N15	U20
7	5	-	-	L13	V22
7	6	-	-	-	-
7	7	-	-	-	-
7	8	-	-	-	-
7	9	-	-	-	-
7	10	-	-	-	-
7	11	-	-	-	-
7	12	-	-	-	-
7	13	-	-	M16	U19
7	14	-	42	M14	V21
7	15	75	43	N16	V20
7	16	-	44	L12	W22
8	1	70	55	M12	Y18
8	2	71	51	R15	AA20
8	3	72	-	N13	Y19
8	4	-	-	-	AA21
8	5	-	49	P16	Y20
8	6	-	-	-	-
8	7	-	-	-	-
8	8	-	-	-	-
8	9	-	-	-	-
8	10	-	-	-	-
8	11	-	-	-	-
8	12	-	-	-	-

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
8	13	-	48	N14	Y21
8	14	-	47	R16	W20
8	15	-	46	M13	W21
8	16	74	45	P15	Y22
9	1	122	187	D9	C13
9	2	-	188	A9	D13
9	3	121 <sup>(1,2)</sup>	189 <sup>(2)</sup>	C10 <sup>(2)</sup>	B14 <sup>(2)</sup>
9	4	-	190	A10	C14
9	5	120	-	D10	D14
9	6	-	-	-	-
9	7	-	-	-	-
9	8	-	-	-	-
9	9	-	-	-	-
9	10	-	-	-	-
9	11	-	-	-	-
9	12	-	-	-	-
9	13	-	-	B11	A15
9	14	-	192	C11	B15
9	15	-	193	B12	C15
9	16	-	194	E10	A16
10	1	-	178	B8	B11
10	2	-	177	D8	C11
10	3	131 <sup>(1,2)</sup>	176 <sup>(2)</sup>	A7 <sup>(2)</sup>	D11 <sup>(2)</sup>
10	4	132	175	C8	A10
10	5	-	-	-	B10
10	6	-	-	-	-
10	7	-	-	-	-
10	8	-	-	-	-
10	9	-	-	-	-
10	10	-	-	-	-
10	11	-	-	-	-
10	12	-	-	-	-
10	13	-	-	C7	C10
10	14	-	173	B7	D10
10	15	133	172	D7	A9
10	16	134	171	A6	B9
11	1	-	-	A14	A19
11	2	-	202	E11	D17
11	3	-	201	A13	A18
11	4	-	-	D12	C17
11	5	117	199	B13	B17
11	6	-	-	-	-
11	7	-	-	-	-
11	8	-	-	-	-
11	9	-	-	-	-

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
11	10	-	-	-	-
11	11	-	-	-	-
11	12	-	-	-	-
11	13	-	198	C12	A17
11	14	-	197	A12	D16
11	15	118	196	D11	C16
11	16	119	195	A11	B16
12	1	139	163	E6	D7
12	2	-	164	A4	C7
12	3	138	-	C5	B7
12	4	137	-	B5	A7
12	5	-	166	D6	C8
12	6	-	-	-	-
12	7	-	-	-	-
12	8	-	-	-	-
12	9	-	-	-	-
12	10	-	-	-	-
12	11	-	-	-	-
12	12	-	-	-	-
12	13	136	167	A5	B8
12	14	-	168	C6	A8
12	15	-	169	B6	D9
12	16	-	170	E7	C9
13	1	61	70	N10	W13
13	2	-	69	P11	AB14
13	3	62	68	M10	AA14
13	4	63	67	R11	Y14
13	5	-	66	T12	W14
13	6	-	-	-	-
13	7	-	-	-	-
13	8	-	-	-	-
13	9	-	-	-	-
13	10	-	-	-	-
13	11	-	-	-	-
13	12	-	-	-	-
13	13	-	65	R12	AB15
13	14	65	64	N11	AA15
13	15	-	-	T13	Y15
13	16	66	-	P12	AB16
14	1	-	91	R6	AA8
14	2	47	92	M7	Y8
14	3	46	93	T5	AB7
14	4	-	-	T6	AA7
14	5	-	-	R5	Y7
14	6	-	-	-	-

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
14	7	-	-	-	-
14	8	-	-	-	-
14	9	-	-	-	-
14	10	-	-	-	-
14	11	-	-	-	-
14	12	-	-	-	-
14	13	45	95	N6	W7
14	14	44	96	T4	AB6
14	15	-	97	P5	AA6
14	16	43	98	R4	Y6
15	1	-	-	T11	Y13
15	2	-	-	-	AA13
15	3	60	71	R10	AB13
15	4	-	73	P10	W12
15	5	56	76	T10	AA12
15	6	-	-	-	-
15	7	-	-	-	-
15	8	-	-	-	-
15	9	-	-	-	-
15	10	-	-	-	-
15	11	-	-	-	-
15	12	-	-	-	-
15	13	55	77	N9	AB12
15	14	-	78	R9	Y11
15	15	-	79	P9	AA11
15	16	54	80	T9	W11
16	1	-	90	N7	AB8
16	2	48	89	T7	W9
16	3	-	88	P6	Y9
16	4	49	87	R7	AA9
16	5	-	86	P7	AB9
16	6	-	-	-	-
16	7	-	-	-	-
16	8	-	-	-	-
16	9	-	-	-	-
16	10	-	-	-	-
16	11	-	-	-	-
16	12	-	-	-	-
16	13	-	-	T8	W10
16	14	-	-	N8	Y10
16	15	-	84	R8	AA10
16	16	53	81	P8	AB11
17	1	-	147	E4	E2
17	2	-	148	D1	F3
17	3	6	149	F5	F4



表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
17	4	5	150	C2	D1
17	5	4	151	D3	D2
17	6	-	-	-	-
17	7	-	-	-	-
17	8	-	-	-	-
17	9	-	-	-	-
17	10	-	-	-	-
17	11	-	-	-	-
17	12	-	-	-	-
17	13	-	-	C1	E3
17	14	-	-	-	C2
17	15	2	153	B1	B2
17	16	1	154	B2	D3
18	1	7	146	D2	E1
18	2	8	145	E3	F2
18	3	9	144	E1	G4
18	4	10	-	F4	G3
18	5	-	-	F1	G2
18	6	-	-	-	-
18	7	-	-	-	-
18	8	-	-	-	-
18	9	-	-	-	-
18	10	-	-	-	-
18	11	-	-	-	-
18	12	-	-	-	-
18	13	-	142	G5	H3
18	14	-	141	E2	H2
18	15	11	140	F3	H1
18	16	12	139	F2	J4
19	1	-	155	C3	C4
19	2	143	156	D4	B4
19	3	-	-	A2	C5
19	4	142	-	A1	B5
19	5	141	158	B3	A4
19	6	-	-	-	-
19	7	-	-	-	-
19	8	-	-	-	-
19	9	-	-	-	-
19	10	-	-	-	-
19	11	-	-	-	-
19	12	-	-	-	-
19	13	-	159	C4	D6
19	14	-	160	A3	A5
19	15	140	161	D5	C6
19	16	-	162	B4	B6

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
20	1	14	138	G4	J3
20	2	-	137	G1	J2
20	3	-	136	G3	K4
20	4	15	135	H1	K3
20	5	-	-	H4	K2
20	6	-	-	-	-
20	7	-	-	-	-
20	8	-	-	-	-
20	9	-	-	-	-
20	10	-	-	-	-
20	11	-	-	-	-
20	12	-	-	-	-
20	13	-	-	G2	K1
20	14	16	133	H3	L4
20	15	-	132	J1	L3
20	16	18	131	J3	L2
21	1	-	99	M6	AB5
21	2	-	100	T3	W6
21	3	42	101	N5	AB4
21	4	41	102	R3	AA5
21	5	-	103	P4	Y5
21	6	-	-	-	-
21	7	-	-	-	-
21	8	-	-	-	-
21	9	-	-	-	-
21	10	-	-	-	-
21	11	-	-	-	-
21	12	-	-	-	-
21	13	40	104	T2	AA4
21	14	39	-	-	AB3
21	15	38	-	R2	Y4
21	16	37	106	N4	AA3
22	1	19	-	H2	M2
22	2	-	130	J5	M3
22	3	20	129	J2	M4
22	4	21	128	J4	N1
22	5	22 <sup>(1,2)</sup>	127 <sup>(2)</sup>	K1 <sup>(2)</sup>	N2 <sup>(2)</sup>
22	6	-	-	-	-
22	7	-	-	-	-
22	8	-	-	-	-
22	9	-	-	-	-
22	10	-	-	-	-
22	11	-	-	-	-
22	12	-	-	-	-
22	13	23	126	K3	N3

表 3 : XCR3384XL I/O ピン (続き)

ファンクションブロック	マクロセル	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
22	14	-	-	-	N4
22	15	-	124	K2	P1
22	16	25	123	L1	P2
23	1	36	108	M5	AA2
23	2	-	109	P2	Y3
23	3	-	110	P3	Y2
23	4	-	111	T1	W3
23	5	-	-	N3	W2
23	6	-	-	-	-
23	7	-	-	-	-
23	8	-	-	-	-
23	9	-	-	-	-
23	10	-	-	-	-
23	11	-	-	-	-
23	12	-	-	-	-
23	13	-	-	R1	W1
23	14	35	112	M4	V3
23	15	-	113	P1	U4
23	16	-	114	L5	V2
24	1	26	122	K4	P3
24	2	27	121	L3	P4
24	3	28	120	K5	R1
24	4	29	119	M1	R2
24	5	30	-	L2	R3
24	6	-	-	-	-
24	7	-	-	-	-
24	8	-	-	-	-
24	9	-	-	-	-
24	10	-	-	-	-
24	11	-	-	-	-
24	12	-	-	-	-
24	13	31	118	M2	T2
24	14	32	117	L4	T3
24	15	-	-	M3	U2
24	16	34	115	N2	U3

メモ :

1. XCR3384XL TQ144 JTAG ピンは、TQ144 パッケージのその他の CoolRunner XPLA3 ファミリー デバイスとは互換性はありません。
2. JTAG ピンです。

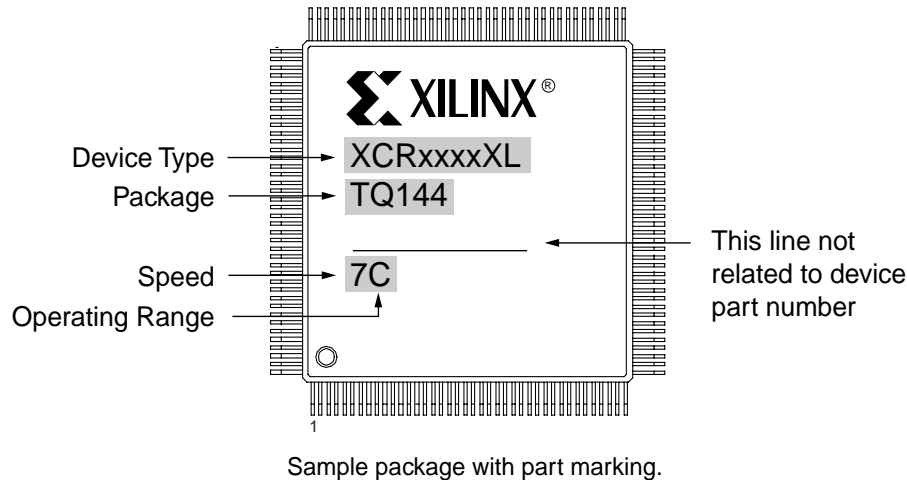
表 4 : XCR3384XL グローバル、JTAG、ポート イネーブル、電源、未接続ピン

ピン タイプ	TQ144 <sup>(1)</sup>	PQ208	FT256	FG324
IN0 / CLK0	128	181	B9	C12
IN1 / CLK1	127	182	A8	B12
IN2 / CLK2	126	183	C9	D12
IN3 / CLK3	125	184	B10	A12
TCK	86 <sup>(1)</sup>	30	J13	P20
TDI	131 <sup>(1)</sup>	176	A7	D11
TDO	121 <sup>(1)</sup>	189	C10	B14
TMS	22 <sup>(1)</sup>	127	K1	N2
PORT_EN	33 <sup>(2)</sup>	116 <sup>(2)</sup>	N1 <sup>(2)</sup>	T4 <sup>(2)</sup>
V <sub>CC</sub>	24, 50, 51, 58, 73, 76, 95, 115, 123, 130, 144	5, 23, 41, 63, 74, 83, 85, 107, 125, 143, 165, 179, 186, 191	E8, E9, F7, F8, F9, F10, G6, G11, H5, H6, H11, J6, J11, J12, K6, K11, L7, L8, L9, L10, M8, M9	A11, A13, D8, D15, H4, H19, J10, J11, J12, J13, K9, K14, L9, L14, M1, M9, M14, N9, N14, N20, P10, P11, P12, P13, R4, R19, W8, W15, Y12, AB10
GND	3, 13, 17, 52, 57, 59, 64, 85, 105, 124, 129, 135,	14, 32, 50, 72, 75, 82, 94, 134, 152, 174, 180, 185, 200	E5, F6, F11, G7, G8, G9, G10, H7, H8, H9, H10, J7, J8, J9, J10, K7, K8, K9, K10, L6, L11	D4, D5, D18, D19, E4, E19, J9, J14, K10, K11, K12, K13, L10, L11, L12, L13, M10, M11, M12, M13, N10, N11, N12, N13, P9, P14, V4, V19, W4, W5, W18, W19
未接続	108, 109	1, 2, 52, 53, 54, 105, 157, 208	-	A1, A2, A3, A6, A14, A21, A22, B1, B3, B13, B22, C1, C3, C20, C21, D20, D21, F1, G1, G20, H22, J1, J20, K20, L1, L22, M21, P21, T1, U1, V1, Y1, Y17, AA1, AA22, AB1, AB2, AB19, AB20, AB21, AB22

メモ :

1. XCR3384XL TQ144 JTAG ピンは、TQ144 パッケージのその他の CoolRunner XPLA3 ファミリー デバイスとは互換性はありません。
2. JTAG ピンが I/O として使用される場合、ポート イネーブルを High にして JTAG ピンを有効にします。詳細は、デバイス ファミリーのデータシート ([DS012](#)) を参照してください。

## デバイスのマークおよび注文情報



デバイス番号および パッケージ番号	スピード (ピン間遅延)	パッケージ シンボル	ピン数	パッケージ タイプ	動作範囲 <sup>(1)</sup>
XCR3384XL-7TQ144C	7.5ns	TQ144	144 ピン	Thin Quad Flat Pack (TQFP)	C
XCR3384XL-7TQG144C	7.5ns	TQG144	144 ピン	Thin Quad Flat Pack (TQFP)、鉛フリー	C
XCR3384XL-7PQ208C	7.5ns	PQ208	208 ピン	Plastic Quad Flat Pack (PQFP)	C
XCR3384XL-7PQG208C	7.5ns	PQG208	208 ピン	Plastic Quad Flat Pack (PQFP)、鉛フリー	C
XCR3384XL-7FT256C	7.5ns	FT256	256 ボール	Fine-Pitch BGA (FT)	C
XCR3384XL-7FTG256C	7.5ns	FTG256	256 ボール	Fine-Pitch BGA (FT)、鉛フリー	C
XCR3384XL-7FG324C	7.5ns	FG324	324 ボール	Fineline BGA Package (FG)	C
XCR3384XL-10TQ144C	10ns	TQ144	144 ピン	Thin Quad Flat Pack (TQFP)	C
XCR3384XL-10TQG144C	10ns	TQG144	144 ピン	Thin Quad Flat Pack (TQFP)、鉛フリー	C
XCR3384XL-10PQ208C	10ns	PQ208	208 ピン	Plastic Quad Flat Pack (PQFP)	C
XCR3384XL-10PQG208C	10ns	PQG208	208 ピン	Plastic Quad Flat Pack (PQFP)、鉛フリー	C
XCR3384XL-10FT256C	10ns	FT256	256 ボール	Fine-Pitch BGA (FT)	C
XCR3384XL-10FTG256C	10ns	FTG256	256 ボール	Fine-Pitch BGA (FT)、鉛フリー	C
XCR3384XL-10FG324C	10ns	FG324	324 ボール	Fineline BGA Package (FG)	C
XCR3384XL-10TQ144I	10ns	TQ144	144 ピン	Thin Quad Flat Pack (TQFP)	I
XCR3384XL-10TQG144I	10ns	TQG144	144 ピン	Thin Quad Flat Pack (TQFP)、鉛フリー	I
XCR3384XL-10PQ208I	10ns	PQ208	208 ピン	Plastic Quad Flat Pack (PQFP)	I
XCR3384XL-10PQG208I	10ns	PQG208	208 ピン	Plastic Quad Flat Pack (PQFP)、鉛フリー	I
XCR3384XL-10FT256I	10ns	FT256	256 ボール	Fine-Pitch BGA (FT)	I
XCR3384XL-10FTG256I	10ns	FTG256	256 ボール	Fine-Pitch BGA (FT)、鉛フリー	I
XCR3384XL-10FG324I	10ns	FG324	324 ボール	Fineline BGA Package (FG)	I
XCR3384XL-12TQ144C	12ns	TQ144	144 ピン	Thin Quad Flat Pack (TQFP)	C
XCR3384XL-12TQG144C	12ns	TQG144	144 ピン	Thin Quad Flat Pack (TQFP)、鉛フリー	C
XCR3384XL-12PQ208C	12ns	PQ208	208 ピン	Plastic Quad Flat Pack (PQFP)	C
XCR3384XL-12PQG208C	12ns	PQG208	208 ピン	Plastic Quad Flat Pack (PQFP)、鉛フリー	C
XCR3384XL-12FT256C	12ns	FT256	256 ボール	Fine-Pitch BGA (FT)	C
XCR3384XL-12FTG256C	12ns	FTG256	256 ボール	Fine-Pitch BGA (FT)、鉛フリー	C
XCR3384XL-12FG324C	12ns	FG324	324 ボール	Fineline BGA Package (FG)	C
XCR3384XL-12TQ144I	12ns	TQ144	144 ピン	Thin Quad Flat Pack (TQFP)	I
XCR3384XL-12TQG144I	12ns	TQG144	144 ピン	Thin Quad Flat Pack (TQFP)、鉛フリー	I
XCR3384XL-12PQ208I	12ns	PQ208	208 ピン	Plastic Quad Flat Pack (PQFP)	I

デバイス番号および パッケージ番号	スピード (ピン間遅延)	パッケージ シンボル	ピン数	パッケージ タイプ	動作範囲 <sup>(1)</sup>
XCR3384XL-12PQG208I	12ns	PQG208	208 ピン	Plastic Quad Flat Pack (PQFP)、鉛フリー	I
XCR3384XL-12FT256I	12ns	FT256	256 ボール	Fine-Pitch BGA (FT)	I
XCR3384XL-12FTG256I	12ns	FTG256	256 ボール	Fine-Pitch BGA (FT)、鉛フリー	I
XCR3384XL-12FG324I	12ns	FG324	324 ボール	Fineline BGA Package (FG)	I

メモ:

3. C = コマーシャル:  $T_A = 0 \sim +70$ 、I = インダストリアル:  $T_A = -40 \sim +85$

## 保証免責条項

これらの製品は、<http://www.xilinx.co.jp/warranty.htm> に記載する XILINX (以下「ザイリンクス」とする) 限定保証に従うものとします。当限定保証では、該時点での該当製品ザイリンクスデータシートに記載されている以外のアプリケーションまたは環境での使用については保証いたしません。更に製品はフェイルセーフ設計されたものではなく、身体的危害または人命損失などの危険性のあるアプリケーションでの使用に対して、ザイリンクスは一切の保証責任を負いません。かかるアプリケーションでの使用は、適応される法律および規制に従い、使用する側が一切の責任を負うものとします。

## 参考文献

[CoolRunner XPLA3 デバイス関連資料](#)

[『デバイスパッケージユーザーガイド』](#)

[『パッケージ仕様』](#)

## 改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	改訂内容
2001/02/08	1.0	初版リリース
2001/04/11	1.1	UMC 特性評価データを満たすため、TSUF 仕様を変更。標準的な I/V 曲線を追加 (図 2)。表 2 のユーザー I/O ピンの総数を変更し、 $V_{OH}$ 仕様を変更。324 Ball Fineline BGA のピン配置とパッケージ情報の追加
2001/04/19	1.2	標準的な I/V 曲線の変更 (図 2)。電圧レベルの追加
2001/08/10	1.3	AE 電気特性の変更、内部タイミングパラメータ、TQ144 パッケージおよびピン配置の追加
2001/01/08	1.4	ソフトウェア タイミングを満たすため、 $T_{SUF}$ 仕様を変更。AC 特性表にシングル積項セットアップタイム ( $T_{SU1}$ ) を追加し、OR アレイを通過するセットアップタイムのシンボル $T_{SU}$ を $T_{SU2}$ に変更。 $T_{INIT}$ 仕様と $T_{CONFIG}$ 仕様の変更。 $T_{HI}$ 仕様の修正。AC 負荷回路図を実際のテスト条件により近くなるよう変更し、 $T_{POD}$ 遅延値のメモを追加。ピン 34 と 35 の TQ144 ピン配置を変更
2003/01/06	1.5	Preliminary へ移行。各特性評価の AC および DC 仕様の変更。AC 特性のメモ 5 を変更: 3.6V で 10mA を 13mA へ変更。 $T_{PCO}$ の変更 ( $T_{PTCK}$ の追加)。注文情報のフォーマット変更
2003/07/15	1.6	$I_{IL}$ および $I_{IH}$ のテスト条件の変更
2003/08/21	1.7	パッケージ デバイスのピン 1 を示すマーキングの変更
2004/02/13	1.8	はんだ付け温度仕様の追加とアプリケーション ノート、データシート、およびパッケージへのリンクの追加
2005/04/08	1.9	標準 $I_{CCSB}$ および $T_{APRPW}$ 仕様の追加。 $T_{SOL}$ 仕様の削除。鉛フリー パッケージについてのメモを追加
2006/03/31	2.0	保証免責条項の追加。鉛フリー パッケージの注文情報の追加