



この通知に記載のエラーッタおよび回避策は、すべての Virtex-II Pro X のエンジニアリング サンプルおよび ステップ 0 の量産デバイス (すべてのパッケージ タイプ) のスピードグレード -7 の製品にのみ適用されます。スピードグレード -6 および -5 のエンジニアリング サンプル デバイスに該当するエラーッタに関しては、DS083-E01 をご参照下さい。

## 最新版のエラーッタ

エラーッタの内容は、最新の確認事項に基づいて常に更新されます。印刷された文書またはお手元のコンピューター保存文書としてご覧になる場合は、そのエラーッタが最新版であることを確認して下さい。[mysupport](#) にユーザー登録されているお客様は、MySupport から最新版をご確認いただけます。このエラーッタの詳細につきましては、弊社のテクニカル サポートまたは販売代理店までお問い合わせ下さい。なお、お問い合わせ先につきましては、[http://www.xilinx.co.jp/support/services/contact\\_info.htm](http://www.xilinx.co.jp/support/services/contact_info.htm) をご覧下さい。

## 該当デバイス

このエラーッタは、次の表に示すデバイスのみ適用されます。

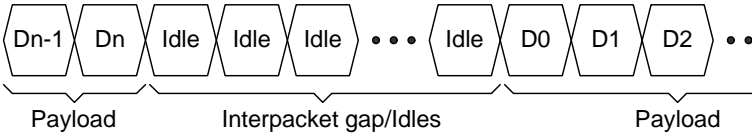
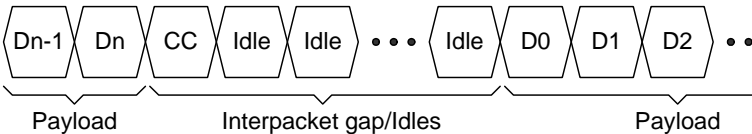
デバイス タイプ	XC2VPX20 -7
パッケージ	すべて
データコードまたは他の識別特徴	エンジニアリング サンプル デバイス

## エラーッタの内容および回避策

データ シート DS083 の仕様に対するエラーッタを次に示します。これらのエラーッタは、デザインに影響を与える場合と与えない場合があります。

回避策の詳細についても示します。

エラーッタ	デバイスの仕様	エラーッタの内容および回避策	デザインへの影響
1	最大速度	-7 スピード グレードのデータシートの仕様におけるトランシーバの最大速度は、10.3125 Gb/s と規定されておりますがエンジニアリング サンプル デバイスでは、最大 10.0 Gb/s までしか検証されておられません。	なし
2	AVCCAUXRX	AVCCAUXRX を 1.8V±3% に設定して下さい。	なし
3	VCCINT	VCCINT を 1.65V±3% に設定して下さい。	規定値が高い VCCINT 値（例：1.5V ±5% から 1.65V ±3%）が信頼性に与える影響は完全に保証されておられません。限定された条件下において、エンジニア サンプルを用いて得られたデータからは、確認可能な劣化は認められませんでした。
4	BREFCLK	BREFCLK は 400MHz 以下に設定して下さい。	なし
5	チャンネルボンディング機能	<p>チャンネル ボンディング一致検出ロジックは、常にアクティブであり、ディスエーブルにできません。</p> <p><b>回避策：</b></p> <p>チャンネル ボンディングの機能を使用しない場合は、一致シーケンスを、実際のデータ ストリームで発生しない不正シーケンスに設定する必要があります。</p> <p>たとえば、最大ラン レンクスが 80 未満のシステムの場合、データ ストリームで再生されない不正シーケンスとして、次の設定が有効です。</p> <pre> CHAN_BOND_SEQ_1_1 = 11'b0111111111 CHAN_BOND_SEQ_1_2 = 11'b0111111111 CHAN_BOND_SEQ_1_3 = 11'b0111111111 CHAN_BOND_SEQ_1_4 = 11'b0111111111 CHAN_BOND_SEQ_2_1 = 11'b0111111111 CHAN_BOND_SEQ_2_2 = 11'b0111111111 CHAN_BOND_SEQ_2_3 = 11'b0111111111 CHAN_BOND_SEQ_2_4 = 11'b0111111111  CHAN_BOND_SEQ_1_MASK = 4'b0000 CHAN_BOND_SEQ_2_MASK = 4'b0000  CHAN_BOND_SEQ_2_USE = FALSE  CHAN_BOND_SEQ_LEN = 8 </pre> <p>チャンネル ボンディング機能を使用する場合には、データシートに従ってご使用下さい。</p>	回避策を適用して下さい。

エラーッタ	デバイスの仕様	エラーッタの内容および回避策	デザインへの影響
6	クロック コレクション モード	<p>パケット間で受信されたアイドル データに複数のアイドル シンボルが含まれる場合、パケット データが破損する可能性があります。</p> <p><b>回避策 #1 :</b></p> <p>クロック コレクション シンボルは、最低 12 バイト離す必要があります。特別なクロック コレクション シンボルを標準アイドル パターンで使用する事で、この問題を確実に回避できます。特定のプロトコルが使用されている場合、またはユーザーが NON-IDLE 文字をデータに挿入できる場合に、この回避策は有効です。</p> <p>さらに、クロック コレクションがチャンネル ボンディングと共に使用される場合には、クロック コレクション キャラクタは、チャンネル ボンディング シーケンスから最低 32 バイト離す必要があります。</p> <p>標準パケットの動作 :</p> <p>&lt;packet&gt;&lt;idle&gt;&lt;packet&gt;&lt;idle&gt;&lt;packet&gt;</p> <p><b>回避策 :</b></p> <p>&lt;packet&gt;&lt;CC symbol&gt;&lt;idle&gt;&lt;packet&gt;</p> <p>クロック コレクション シンボルは、パケットの始点または終点の隣接を含むアイドル シーケンスのどこでも挿入することができます。</p> <p>Standard Mode where Idle is also clock correction character</p>  <p>Workaround where CC = Clock correction character</p>  <p><b>回避策 #2 :</b></p> <p>Virtex-II Pro X のクロック コレクションをオフにし、ザイリンクス提供のモジュールを使用してファブリック機能をインプリメントします。</p>	回避策を適用して下さい。

エラーッタ	デバイスの仕様	エラーッタの内容および回避策			デザインへの影響
7	使用可能な MGT モード および対応する PMA モード  (シリコン上で検証)  MGTモード および PMA モードの詳細は、『RocketIO X トランシーバ ユーザーガイド』を参照	MGT モード	使用する PMA モード	使用の不可	なし
		OC48 /4-2-1 [4byte-2byte-1byte]	30_16, 30_32	可	
		OC192 /8-4	13_40, 13_80 (ザイリンクス アンサー #19020 を参照して下さい)	可	
		XAUI /4-2-1	25_20, 25_40	可	
		INFINIBAND /4-2-1	28_20, 28_40	可	
		PCI-EXPRESS /4-2-1	28_20, 28_40	可	
		10GE /8-4*	13_40*	可*	
		AURORA 64B/66B /8	N/A	不可	
		AURORA /4-2-1	25_20, 25_40, 28_20, 28_40, 30_16, 30_32	可	
		CUSTOM	20_40, 20_80, 25_20, 25_40, 28_20, 28_40, 30_16, 30_32, 13_40, 13_80	可	
* これらのデバイスは、10.0 Gb/s の動作で検証済みです。10GE をサポートするデバイスの場合、モード 13_40 を使用して下さい。ただし、この場合、10.3125 Gb/s をサポートする BREFCLK 周波数を使用して下さい。10.3125 Gb/s における 64B/66B の動作は、XAPP563『Virtex-II Pro X 10GE Fabric Based PCS』を参照して下さい。					
8	デフォルトレジスタ設定	初期化中、PMA 属性バスのレジスタ 0x0B に、デフォルト値 0x24 が書き込まれる必要があります。			なし
9	クロック要件	TX ファブリック インターフェイスのホールドタイムの問題 - ファブリック クロックと TXUSRCLK2 はコンプリメンタリである必要があります。  RX 内部ホールドタイムの問題 - RXUSRCLK と RXUSRCLK2 の立ち上がりエッジは、アラインしないようにする必要があります。つまり、RXUSRCLK と RXUSRCLK2 が同一の周波数である場合、コンプリメンタリである必要があります。そうでない場合は、これらの立ち下がりエッジがアラインする必要があります。			なし

エラー	デバイスの仕様	エラーの内容および回避策	デザインへの影響
10	TXOUTCLK (PMAINITがアクティブな場合、およびパワーダウンした場合にアクティブでなくなる)	<p>PMAINIT または POWERDOWN がアクティブのとき、TXOUTCLK はアクティブではありません。TXOUTCLK を使用して TXUSRCLK/TXUSRCLK2 を生成するクロック方法では、TXOUTCLK はアクティブになりません。また、一度パワーダウンすると、MGT はパワーダウンの状態から変わりません。</p> <p><b>回避策：</b></p> <p>(1) PMA_ATTRIBUTE レジスタ 0x0F に 0x00 と記述すると、MGT をパワーダウンします。レジスタ 0x0F に 0x0F と記述すると、パワーダウンを解除できます。</p> <p>または、</p> <p>(2) PMAINIT または POWERDOWN 信号を使用する場合には、別のクロック方法を使用して下さい。</p>	なし
11	Lock の解除	<p>レシーバのリファレンス クロックと RXRECCLK の間に周波数オフセットがある場合には、PMARXLOCK がレシーバ操作中にアクティブ解除され、エラーを引き起こす場合があります。</p> <p><b>回避策：</b></p> <p>(1) PMARXLOCKSEL を使用してレシーバを LOCK-to-DATA または LOCK-to REFERENCE のいずれかに設定して下さい。</p>	非同期アプリケーションで回避策を適用して下さい。
12	レシーバ PLL	<p>レシーバ PLL は、通常動作を実行できる状態に戻す必要がある MGT の再初期化状態に、誤って入ってしまう場合があります。レシーバ PLL がこのエラー ステートにロックされてしまうと、RXRECCLK がアクティブでなくなり、データを渡すことができなくなります。</p> <p><b>回避策：</b></p> <p>(1) ロック状態が検知された場合、PMARXLOCKSEL = 2'b11 を一時的に (10ms) 設定することで回復し、通常動作へと戻すことができます。この場合、PMA の再初期化は必要ありません。</p>	なし
13	終端インピーダンス	<p>Rx の差動終端インピーダンス = <math>115 \Omega \pm 10\%</math></p> <p>Tx の差動終端インピーダンス = <math>134 \Omega \pm 10\%</math></p> <p><b>メモ：</b> 差動特性インピーダンス 100 <math>\Omega</math> をボード設計することで最適な操作を行うことができます。</p>	なし

## お問い合わせ先

このエラッタに関しましてご質問などございましたら、弊社のテクニカル サポートまたは販売代理店までお問い合わせ下さいますようお願い致します。お問い合わせ先につきましては、  
[http://www.xilinx.co.jp/support/services/contact\\_info.htm](http://www.xilinx.co.jp/support/services/contact_info.htm) をご覧下さい。また、この通知についてのご意見などございましたら [qa\\_com@xilinx.com](mailto:qa_com@xilinx.com) まで英語にてメールをお送りいただけますようお願い致します。

この通知は、英語版資料 (DS083-E02、バージョン 1.0、2004 年 12 月 10 日発行) を翻訳したものです。