

概要

ザイリンクス Spartan™-3AN ファミリの XC3S200AN FPGA エンジニアリング サンプル デバイスをご利用頂きまして誠にありがとうございます。弊社は、デバイスの品質において万全を期しておりますが、このデバイスに以下のエラッタが確認されたのでお知らせ致します。これらのエラッタは XC3S200AN 量産デバイスには適用されません。

該当デバイス

これらのエラッタは、表 1 に示す XC3S200AN エンジニアリング サンプル デバイスに該当します。デバイスのトップマークは、図 1 を参照して下さい。

表 1：このエラッタが該当する XC3S200AN デバイス

デバイス タイプ	XC3S200AN
パッケージ	すべて
スピード グレード	-4
デート コード	すべて
ES デバイス	該当

トレーサビリティ

XC3S200AN エンジニアリング サンプル デバイスは、図 1 のようにマーキングされています。表 1 に示すその他のデバイスのマーキングも同様です。

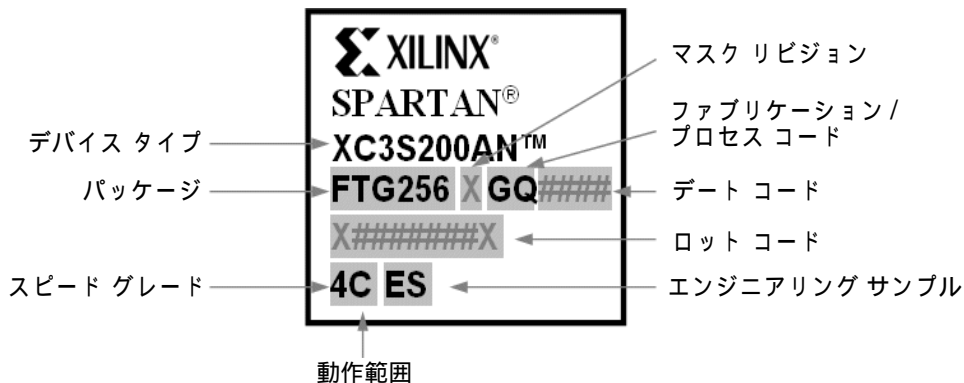


図 1：XC3S200AN FPGA のトップマーク

ハードウェア エラッタの概要

表 2 に、XC3S200AN デバイスの既知のハードウェア エラッタを示します。詳細は、[ハードウェア エラッタの詳細](#)を参照して下さい。また、表 2 には各エラッタ項目が該当するマスク リビジョンを示します。

表 2: ハードウェア エラッタの概要

エラッタの内容	重要度	エンジニアリング サンプル	量産デバイス
「インシステム Flash からコンフィギュレーション後、MultiBoot などの ICAP コマンドが使用できない」	高	該当	修正済み
「インシステム Flash があらかじめプログラムされている可能性がある」	低	該当	ブランク

ハードウェア エラッタの詳細

ハードウェアに関する既知の問題の詳細を示します。

インシステム Flash からコンフィギュレーション後、MultiBoot などの ICAP コマンドが使用できない

影響するアプリケーション

この問題は、インシステム Flash を使用してコンフィギュレーションした後、ICAP_SPARTAN3A コンポーネントで MultiBoot やリードバックなどのコマンドを実行するアプリケーションに影響します。外部メモリからコンフィギュレーションするアプリケーションでは問題ありません。

説明

インシステム Flash からコンフィギュレーションした後、ICAP_SPARTAN3A コンポーネントは使用できません。MultiBoot 機能は、ICAP_SPARTAN3A コンポーネントで REBOOT コマンドを使用するため、MultiBoot の要求は無視されて、デザインの動作が継続します。MultiBoot 機能は、外部 SPI や Platform Flash メモリなどの外部ソースからコンフィギュレーションした後にのみ使用できます。

また、インシステム Flash からコンフィギュレーションした後は、ICAP_SPARTAN3A コンポーネントを使用する MultiBoot、リードバック、およびコマンドレジスタへもアクセスできません。

回避策

MultiBoot やリードバックを実行する ICAP コマンドは、外部メモリからコンフィギュレーションした場合、使用できます。Spartan-3AN™ FPGA でインシステム Flash を使い MultiBoot を実現させるアプリケーションでは、Spartan-3A または Spartan-3AN FPGA を使用し、外部 SPI Flash メモリに置き換えることによって問題を回避できます。

この問題は、XC3S200AN デバイスの量産版では修正されています。

インシステム Flash があらかじめプログラムされている可能性がある

影響するアプリケーション

この問題は、インシステム Flash のプログラム前に FPGA を使用するアプリケーションに影響します。ボード上で使用する前にインシステム Flash を消去またはプログラムするアプリケーションでは問題ありません。

説明

インシステム Flash メモリは、ザイリンクスが行うテストの一環としてあらかじめプログラムされています。エンジニアリング サンプルはブランクではなく、このデザインがプログラムされている状態で出荷されることがあります。インシステム Flash からコンフィギュレーションするようにモードピンを設定している場合、あらかじめプログラムされているデザインが電源投入時の FPGA のコンフィギュレーションに使用されます。このデザインでは、デフォルトのコンフィギュレーション オプションを使用しており、未使用ピンにはプルダウン抵抗が付きます。また、このデザインでは I/O ピンを使用しません。DONE ピンは High に駆動され、I/O ピンには内部プルダウン抵抗が付きます。

回避策

XC3S200AN エンジニアリング サンプル デバイスでは、ボード上で使用する前にインシステム Flash をユーザーアプリケーションでプログラムするか、消去する必要があります。または、モード ピンを ISF 以外のコンフィギュレーション モードに設定してあらかじめプログラムされたデザインで FPGA がコンフィギュレーションされることを回避します。FPGA があらかじめプログラムされたデザインでコンフィギュレーションされた場合は、内部プルダウン抵抗があっても PC ボード上で問題ないか確認して下さい。必要であれば、内部プルダウン抵抗値を超越するのに十分に強力な外部プルアップ抵抗を追加します。

この問題は、XC3S200AN デバイスの量産版では修正されています。すべての量産デバイスはブランクの状態でお届けされます。

お問合せ先

その他すべての機能およびタイミングは、データシートの仕様を満たしています。

これらのエラッタに関してご質問などがございましたら、ザイリンクス テクニカル サポート

<http://japan.xilinx.com/support/clearxpress/websupport.htm> または販売代理店 <http://japan.xilinx.com/company/contact.htm> までお問い合わせ下さい。

最新版のエラッタの入手について

このエラッタを印刷した文書、またはお手元のコンピュータ保存文書としてご覧になっている場合は、最新版であることを確認して下さい。最新版のエラッタは、次のザイリンクス ウェブサイトより入手できます。尚、最新版の入手には、ユーザー 登録が必要です。

http://japan.xilinx.com/xlnx/xweb/xil_publications_index.jsp?category=Errata

エラッタ関連の資料入手および変更された場合の、e-mail 通知方法については、次のザイリンクス アンサーを参照して下さい。

http://japan.xilinx.com/xlnx/xil_ans_display.jsp?getPagePath=18815

エラッタ適用資料

これらのエラッタは、次の XC3S200AN 資料に適用します。

- DS557: 「Spartan-3AN FPGA ファミリー データシート」
japan.xilinx.com/bvdocs/publications/ds557.pdf
- UG331: 「Spartan-3 ジェネレーション FPGA ユーザー ガイド」
japan.xilinx.com/bvdocs/userguides/ug331.pdf
- UG332: 「Spartan-3 ジェネレーション コンフィギュレーション ユーザー ガイド」
japan.xilinx.com/bvdocs/userguides/ug332.pdf
- UG333: 「Spartan-3AN インシステム Flash ユーザー ガイド」
japan.xilinx.com/bvdocs/userguides/ug333.pdf

改訂履歴

次の表に、この通知の改訂履歴を示します。

日付	バージョン	変更内容
2007/05/21	1.0	初版リリース
2007/06/25	1.1	「インシステム Flash があらかじめプログラムされている可能性がある」を追加
2007/08/16	1.2	すべてのエラッタが量産デバイスで修正されたことを追加

この通知は、英語版資料 (EN028、バージョン 1.2、2007 年 8 月 16 日発行) を翻訳したものです。