



WP482 (v1.0) 2016 年 9 月 20 日

Zynq UltraScale+ MPSoC で 消費電力と性能を最適化

著者 : Glenn Steiner、Brian Philofsky

システム レベルのクリティカルな要件を満たすには、性能向上に伴う消費電力や放熱の問題に対応する必要があります。Zynq® UltraScale+™ MPSoC を使用することで、このバランスを容易に実現できます。

概要

近年のエンベデッド プロセッシング システムは、アプリケーション プロセッシング、リアルタイム プロセッシング、高データ帯域幅プロセッシングなどを含む、個々に複雑な要件を持つ複数コンポーネントで構成され、ペリフェラルはヒューマン マシン インターフェイス、データ I/O、およびシステム制御に対応することが求められます。これらすべての機能は、電力バジェット内で実現する必要があり、その電力バジェット自体も実行する機能によってさまざまです。通常、これらの要件を単一プロセッサで満たすことはできません。

ザイリンクスが Zynq UltraScale+ MPSoC を開発し、市場に新しい All Programmable デバイスを提供したことで、複数の処理エレメントそれぞれを、必要な機能のサブセットに特化するよう個別に設定できるようになりました。

これらの個別動作可能なエレメントをヘテロジニアス システムに統合した場合、非常に高い動作効率で、多様化したプロセッシング要件を満たすことができます。さらに、Zynq UltraScale+ MPSoC が備えている多くの電力管理機能によって、消費電力と性能の最適なバランスが実現します。

© Copyright 2016 Xilinx, Inc. Xilinx, Xilinx のロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、およびこの文書に含まれるその他の指定されたブランドは、米国およびその他の各国のザイリンクス社の商標です。AMBA、AMBA Designer、ARM、ARM1176JZ-S、CoreSight、Cortex、PrimeCell は EU およびその他の各国の ARM 社の登録商標です。PCI、PCIe、および PCI Express は、PCI-SIG の商標であり、ライセンスに基づいて使用されています。すべてのその他の商標は、それぞれの保有者に帰属します。

本資料は表記のバージョンの英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。資料によっては英語版の更新に対応していないものがあります。日本語版は参考用としてご使用の上、最新情報につきましては、必ず最新英語版をご参照ください。

WP482 (v1.0) 2016 年 9 月 20 日

japan.xilinx.com

フィードバック送信

はじめに

製品ソリューションが複雑化するにつれて、演算機能への要求が高まっています。通常、性能の向上に伴い消費電力も必然的に増加します。高性能化する演算プラットフォームには、各世代ごとに必要な消費電力削減機能が備えられています。

これまでも PC、携帯電話、タブレットなど量産製品の演算プラットフォームには、ASSP のさまざまな電力管理方法が適用され継続的に進化しています。しかし、エンベデッド アプリケーションにおいては、各アプリケーションに固有の電力管理要件があるため、このような電力管理テクニックはあまり明確に定義されていません。

エンベデッド システムの電力管理に適用される一般的なテクニックを次に示します (ただし、これらに限らない)。

- プロセッサの電力使用レベルを管理
- アクティブ/非アクティブ コアを管理
- 周波数スケールリング
- クロック ゲーティング

Zynq UltraScale+ MPSoC では、上記のテクニックを適用するだけでなく、C to HDL ツールでソフトウェア タスクをプログラマブル ロジック (PL) へ移動させることも可能です。このようにソフトウェア タスクをコプロセッサへオフロードした場合、処理性能だけでなく単位ワットあたりの性能も向上します。

ZYNQ ULTRASCALE+ MPSoC デザインの優位性

業界初 All Programmable SoC ベースの Zynq UltraScale+ MPSoC を提供するザイリンクスは、かつてないヘテロニアス マルチプロセッシング SoC で一世代先の統合とインテリジェンスを実現します。このデバイスは、タスクごとに最適なエンジンを使用することで、高い安全性と信頼性を備えた柔軟でスケーラブルなプロセッシング プラットフォームを提供します。

ザイリンクスの UltraScale™ アーキテクチャを採用した Zynq UltraScale+ MPSoC は、ハードウェア、ソフトウェア、I/O をプログラムできるため、さまざまなシステム レベルの差別化や統合が可能で、柔軟性にも優れています。また、ヘテロニアス マルチプロセッシング システムにプログラマブル ロジックが組み合わさっているため、エンベデッド システムの電力管理要件を満たすことができます。

電力管理に対応できる柔軟なアーキテクチャ

プロセッシング システムは、明確な特徴がある 3 つのプロセッシング システムを利用して、消費電力と性能のスケールリングを行います。これらのプロセッシング システムとは、高性能アプリケーション プロセッサ、リアルタイム プロセッサ、エネルギー効率の高いプラットフォーム管理ユニットで、それぞれに固有の電力管理機能があります。

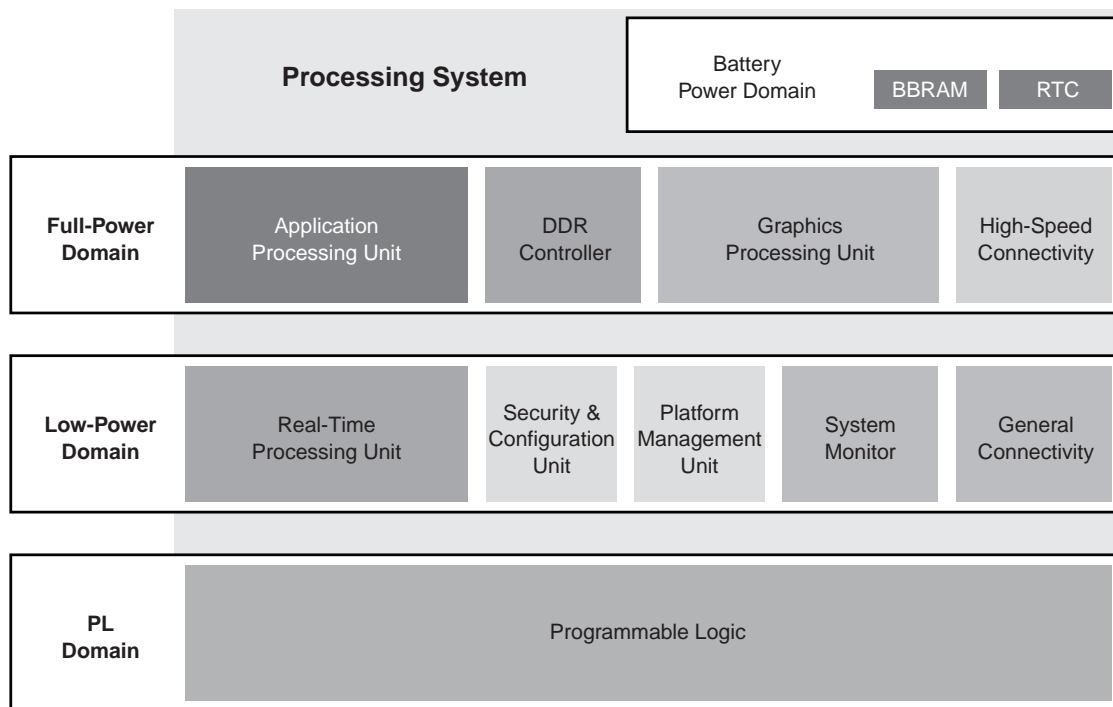
最新世代のプログラマブル ロジックは、次世代の低消費電力ハード IP や性能強化されたソフト IP を使用した独自の電力削減/電力管理機能を提供します。

ASSP とは異なり、Zynq UltraScale+ MPSoC ではソフトウェア タスクをプログラマブル ロジックへ移動可能で、ソフトウェアを飛躍的に高速化し、より高い単位ワットあたり性能を達成できます。

ユーザー レベルの電力管理を可能にするために、ザイリンクスはソフトウェアによる拡張可能な電力管理フレームワークを設計し、電力削減モードをサポートしています。電力管理の制御は、プラットフォーム管理ユニット (PMU) で実行され、三重冗長マイクロコントローラーが信頼性の高い電力管理制御を実行します。この電力管理フレームワークは、ベアメタルや Linux の電力管理を可能にするだけでなく、独自のソフトウェア インプリメンテーション向けのカスタマイズにも対応します。

電源ドメインで電源を分離

Zynq UltraScale+ MPSoC には、電力を効率的に管理するために複数の電源ドメインがあります (図 1)。各電源ドメインには、外部電圧レギュレータから電源が供給されます。電源ドメインを個別に制御する必要がない場合は、ドメイン間で電源レールを共有できます。プロセッシングシステムには 3 つの電源ドメイン (バッテリー電源ドメイン、低電力ドメイン、フル電力ドメイン) があり、低電力ドメインとフル電力ドメインには、さらに IP パワーゲーティングオプションがあります。4 つ目の電源ドメインはプログラマブルロジック (PL) です。



WP482_01_081016

図 1 : Zynq UltraScale+ MPSoC の電源ドメイン

バッテリー電源ドメイン

外部バッテリーから電力を供給できるバッテリー電源ドメインには、暗号キー用のバックアップバッテリー付き RAM (BBRAM) と、デバイスに電源が投入されていない間に時間を持続するための外部クリスタルオシレーター付きリアルタイムクロックがあります。

フル電力ドメイン

フル電力ドメインには、ARM® Cortex™-A53 プロセッサを使用するアプリケーションプロセッサユニット (APU)、GPU、DDR メモリコントローラー、および高性能ペリフェラル (PCI Express®, USB 3.0、DisplayPort、SATA) が含まれます。

低電力ドメイン

低電力ドメインには、ARM Cortex-R5 プロセッサを使用するリアルタイムプロセッサユニット (RPU)、スタティックオンチップメモリ (OCM)、プラットフォーム管理ユニット (PMU)、コンフィギュレーション/セキュリティユニット (CSU)、および低速ペリフェラルが含まれます。

プログラマブルロジック

プログラマブルロジック (PL) 電源ドメインには、ロジックセル、ブロック RAM、XADC、I/O、および高速シリアルインターフェイスが含まれます。一部のデバイスでは、このドメインにビデオコーデック、PCIe Gen-4、UltraRAM、CMAC、Interlaken が含まれます。

電源アイランドで消費電力を細かく制御

フル電力ドメインと低電力ドメインには、複数の電源アイランドがあります。各アイランドにはパワーゲーティング機能があるため、デバイス内で部分的に電源をオン/オフできます。次のアイランドのパワーゲーティングが可能です。

- フル電力ドメイン
 - 4つの ARM Cortex-A53 アプリケーションプロセッサ: 個別パワーゲーティング可能
 - Cortex-A53 プロセッサへ接続される L2 キャッシュ
 - GPU 内の 2つのピクセルプロセッサ: 個別にパワーゲーティング可能
- 低電力ドメイン
 - 2つの ARM Cortex-R5 プロセッサ: ペアとしてパワーゲーティング
 - 2つの密結合メモリ (TCM): Cortex-R5 へ接続されて、それぞれに4つの個別にパワーゲーティング可能なバンクがある
 - オンチップメモリ (OCM): 4つの個別にパワーゲーティング可能なバンクがある
 - 2つの USB: 個別にパワーゲーティング可能

その他の電力管理メカニズム

プロセッシングシステム (PS) とプログラマブルロジック (PL) 両方の電力管理に有効なメカニズムはほかにもあります。性能の低下が許容される場合は、IP の周波数を低下させることができます。たとえば、プロセッサコアを低いクロックレートで動作させると消費電力を削減できます (削減率は性能低下に比例)。ペリフェラルやサブシステムを使用する必要がなくなった場合には、クロックゲーティング機能を適用できるため、デバイスのダイナミック消費電力をすべてゼロにできます (スタティック電力のみ消費)。対象デバイスには、プロセッサコア、プロセッサペリフェラル、および PL ソフト/ハード IP コアなどがあります。

単位ワットあたりの性能を向上

ソフトウェア制御で電源ドメインや電源アイランドを管理することで、リアルタイムのアプリケーション要件に基づいて、単位ワットあたりの性能を最大にできます。

Zynq UltraScale+ MPSoC の電力モードで性能と消費電力を最適化

バッテリー電源モードは、最も消費電力が少ないモードです。その範囲は、バックアップバッテリー付きの RAM に電源を投入しただけのときの 180 ナノワットから、リアルタイムクロックが有効な場合の 3 マイクロワットまでです。

低電力ドメインと関連付けられている低電力モードでは、プロセッサのアクティビティに基づいて電力を消費するため、その範囲は約 20 ミリワットから約 400 ミリワットになります。

フル電力モードの場合は、フル電力ドメインが有効になります。プロセッサのアクティビティや有効なコア数に応じて、消費電力範囲は最大 2 ワットになります。

独立した電源ドメインとしての PL には、消費電力を抑えながらも圧倒的な性能を維持できる機能が数多くあります。その中で注目すべき機能の 1 つは、-1LI デバイスと -2LE デバイスが提供するデュアル電圧です。低い方の電圧を使用した場合は、高い性能を維持しながらダイナミック消費電力とスタティック消費電力の両方を大幅に削減できます。反対に、非常に高速動作が要求される場合には、高い方の電圧でデバイスを動作できるため、30% 以上高い性能が可能になります。このメカニズムを利用することで、設計者は最も低い消費電力での動作を維持しつつ、タスクに最適な性能特性を選択できます。これは、シリコン、IP、およびソフトウェアで利用できる機能やオプションの中の 1 つに過ぎません。

ソフトウェアの電力管理フレームワークによる効果的な電力管理

ザイリンクスは、ドメインとアイランド両方の電力を管理できるソフトウェアによる電力管理フレームワークを提供しています。このフレームワークは業界規格をベースに構築されています。電力は PMU で制御されます。プロセッサ間割り込みを使用して、フル電力ドメインのアプリケーションプロセッサユニット (APU) や低電力ドメインのリアルタイムプロセッシングユニットと PMU 間の電力管理メッセージの送受信が可能です。Linux およびベアメタルを使用する電力管理 API と、インプリメンテーションのカスタマイズ用に利用できるソースファイルが提供されています。

電力管理は分散機能であり、複数のコンポーネントで実行されます。電力管理サーバーとして機能する PMU は、電力管理の要求を受信すると、電力管理動作を開始します。PMU は、システム マスターにこれらのサービスを提供したり外部の電力管理 IC を制御するほか、電源アイランドのスイッチすべてを制御します。

システム マスター (Cortex-A53、Cortex-R5 など) に適用される PMU の電力管理ファームウェアおよび関連するソフトウェアフレームワークによって、すべての電源コマンドシーケンスが確実に実行されて完了します。フレームワークは、ウェークアップ割り込みにも対応し、サスペンド状態のシステムを必要に応じて再開させます。

電力管理マスター (Cortex-A53、Cortex-R5) 用の電力管理フレームワーク API によって、これらのマスターは動作のサスペンドを要求したり動作再開の条件を設定できるため、結果として消費電力が削減されます。

図 2 に、ユーザー アプリケーションと電力管理フレームワークで選択できる電力モードの例を示します。これらの例では、性能と消費電力削減のトレード能力を示しています。

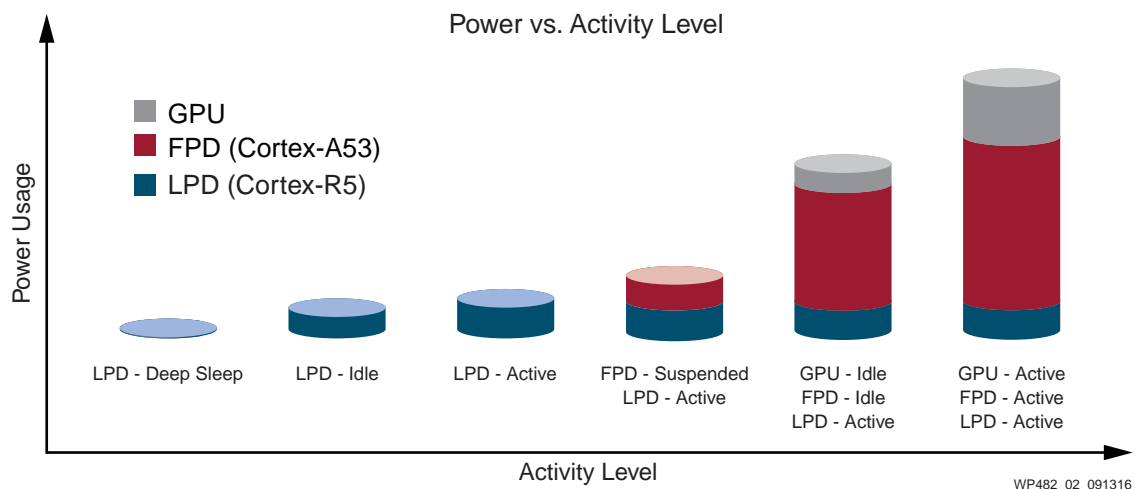


図 2: 電力モードの例

タスクごとに最適な処理エレメントを使用して消費電力を最適化

通常、データは Cortex-A53 アプリケーションプロセッサで処理されますが、低電力ドメインにあるデュアルコア Cortex-R5 プロセッサもデータ処理に使用できます。Cortex-R5 プロセッサは、通常ベアメタルまたはリアルタイムオペレーティングシステムのいずれかで動作します。特定のアプリケーションを Cortex-R5 プロセッサへオフロードした場合、APU の負荷が軽減するだけでなく、これらのアプリケーションが決定論的な動作を行うことが可能になり、結果としてリアルタイムイベントに回答するレイテンシが削減されて、スタティック消費電力を削減できる効果が期待できます。使用率 100% における相対的な消費電力の比較のとおり、2 つの Cortex-R5 プロセッサの消費電力は 4 つの Cortex-A53 プロセッサの約 1/4 となります。

Zynq デバイスの PL もプロセッサからハードウェアへのオフロードを可能にします。設計者は、HDL でコプロセッサを手動で構築できますが、ザイリンクスの SDSoC™ 開発環境を利用して演算が集中するアプリケーションを特定および分割し、プログラマブルロジックにコプロセッサを自動で作成することも可能です。

消費電力の削減効果を証明

Xilinx Power Estimator でインプリメンテーション実行前に消費電力を予測

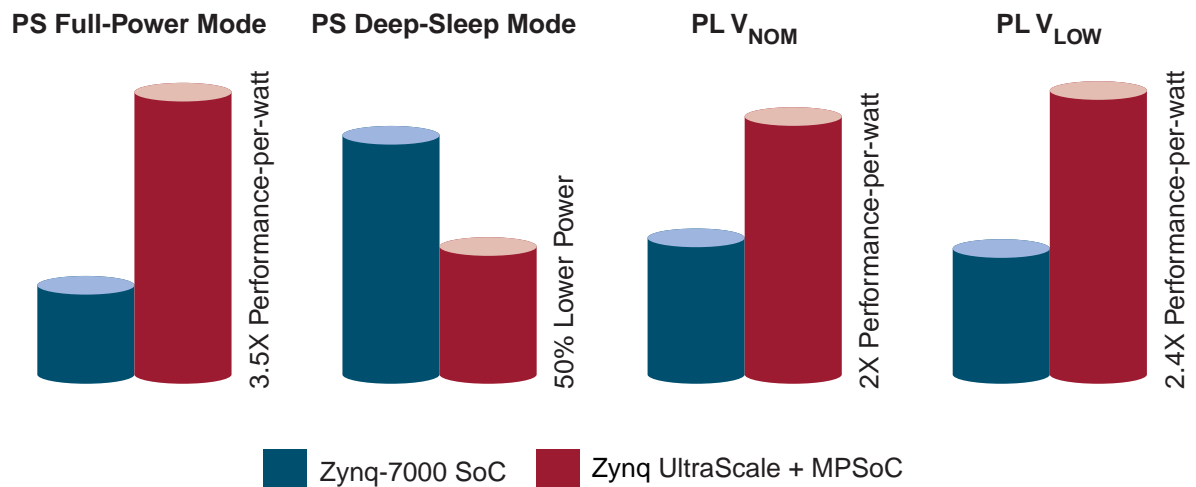
Xilinx Power Estimator (XPE) は、[ザイリックス ウェブサイト](#)の「[電力の効率化と管理](#)」ページで入手できます。このツールを使用することで、ターゲットデバイスの消費電力を素早く予測できます。ツールには、デバイスの種類、パッケージ、シリコンスピードグレード、温度グレードを選択する項目があり、必要に応じて [Typical] または [Maximum] を選択して予測することも可能です。設計者は、ターゲットとしてジャンクション温度または周辺温度のいずれかを選択できます。周辺温度を選択した場合は、さらなる環境オプションとして、システムの熱管理特性を指定する必要があります。

プロセッシングシステムに関しては、設計者がアクティブなプロセッサコアとそれらの使用レベル、使用予定のメモリの種類とその使用率、および使用ペリフェラルを選択します。ほかにも、予測を微調整するためのオプションがいくつかあります。同様に、PL についても使用リソース、それらのクロック周波数と使用率を選択します。

ツールは、ドメイン、電圧、算出されたジャンクション温度に基づいて消費電力を見積もります。このように消費電力を素早く予測できるため、設計者はシステムを最適化して目標とする消費電力要件を満たすことができます。

世代を追うごとに単位ワットあたりの性能が向上

Zynq-7000 All Programmable SoC は、Zynq ポートフォリオの一世代目であり、最大 2 つの ARM Cortex-A9 プロセッサを含むソフトウェアプログラマビリティと FPGA のハードウェアプログラマビリティを兼ね備えています。Zynq UltraScale+ MPSoC プロセッシングシステムの単位ワットあたりの性能向上を証明するにあたり、XPE を使用して消費電力を算出した結果、次の事実が証明されました (図 3)。



WP482_03_091316

図 3: 単位ワットあたりの性能比較

- 6 個の Zynq UltraScale+ MPSoC コアと GPU のスタティック消費電力は、2 個の Cortex-A9 のスタティック消費電力とほとんど変わらない
 - 4 個の Cortex-A53、2 個の Cortex-R5、GPU のスタティック消費電力は、2 個の Cortex-A9 より約 10% 高い
- ディープスリープモードの場合、スタティック消費電力は半分以下
 - ドメインとアイランドの電源がオフで、PMU はスリープ状態
- 6 個の Zynq UltraScale+ MPSoC アクティブプロセッサコアの消費電力は、2 個の Cortex-A9 コアの消費電力と同じ
 - 1GHz で動作する 4 個の Cortex-A53 コアと 600MHz で動作する 2 個の Cortex-R5 コアの消費電力は、1GHz で動作する 2 個の Cortex-A9 コアと同じ

- 同じ消費電力で 3.5 倍の SPEC2000 整数演算性能
 - 1.5GHz で動作する 4 個の Cortex-A53 コアは、1.0GHz で動作する 2 個の Cortex-A9 と同じ消費電力で性能は 3.5 倍

同様に、PL でも性能と消費電力の改善が見られました。

- 最大性能の場合、単位ワットあたりの性能が 2 倍向上
 - 0.85V コア電圧 (公称値) 動作では、Zynq-7000 AP SoC で 60% の性能向上が確認され、消費電力は 20% 削減
- 低電圧動作の場合、単位ワットあたりの性能が 2.4 倍向上
 - 0.72V の低電圧動作では、性能が 20% 向上し、消費電力は半分に削減

最後に、ソフトウェア タスクを PL へオフロードすることで、性能と消費電力の大幅な改善を図ることができます。Zynq UltraScale+ MPSoC 用のソフトウェア アクセラレーション ターゲット リファレンス デザインでは、次を証明しています。

- 高速フーリエ変換 (FFT) のシステム レベルのアクセラレーションは最大 10 倍、ワットあたりの性能は最大 6 倍向上

まとめ

Zynq UltraScale+ MPSoC には、電力を効率的に管理するために 4 つの電源ドメインがあります。プロセッシング システムには 3 つの電源ドメイン (バッテリー電源ドメイン、低電力ドメイン、フル電力ドメイン) があります。4 つ目の電源ドメインは、プログラマブル ロジック (PL) です。

システムは、柔軟な電力要件に対応できるように設計されています。デバイス ドメインは、個別に電源をオフ/オンできる上に、細かい電力管理を行うための電源アイランドもあります。

電力管理フレームワークでは、アプリケーション プロセッサ ユニットおよびリアルタイム プロセッシング ユニット用の API が定義されています。このフレームワークは業界規格をベースに構築されており、設計者は各アプリケーションに最適な電力モードを選択できます。これにより、設計者はそれぞれのエンド アプリケーション要件を満たす電源アーキテクチャを設計できます。

ヘテロジニアスなアーキテクチャによって、タスクごとに最適な処理エレメントを割り当てるだけでなく、使用しないエレメントの電源をオフにできます。このような制御が可能な Zynq UltraScale+ MPSoC は、高性能でありながら消費電および放熱要件を満たす次世代アプリケーションの要求に応えます。

Zynq UltraScale+ MPSoC の詳細は、次のリンクを参照してください。

<http://japan.xilinx.com/products/silicon-devices/soc/zynq-ultrascale-mpsoc.html>

改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	内容
2016年9月20日	1.0	初版

免責事項

本通知に基づいて貴殿または貴社（本通知の被通知者が個人の場合には「貴殿」、法人その他の団体の場合には「貴社」。以下同じ）に開示される情報（以下「本情報」といいます）は、ザイリンクスの製品を選択および使用することのためにのみ提供されます。適用される法律が許容する最大限の範囲で、(1) 本情報は「現状有姿」、およびすべて受領者の責任で (with all faults) という状態で提供され、ザイリンクスは、本通知をもって、明示、黙示、法定を問わず（商品性、非侵害、特定目的適合性の保証を含みますがこれらに限られません）、すべての保証および条件を負わない（否認する）ものとし、また、(2) ザイリンクスは、本情報（貴殿または貴社による本情報の使用を含む）に関係し、起因し、関連する、いかなる種類・性質の損失または損害についても、責任を負わない（契約上、不法行為上（過失の場合を含む）、その他のいかなる責任の法理によるかを問わない）ものとし、当該損失または損害には、直接、間接、特別、付随的、結果的な損失または損害（第三者が起こした行為の結果被った、データ、利益、業務上の信用の損失、その他あらゆる種類の損失や損害を含みます）が含まれるものとし、それは、たとえ当該損害や損失が合理的に予見可能であったり、ザイリンクスがそれらの可能性について助言を受けていた場合であったとしても同様です。ザイリンクスは、本情報に含まれるいかなる誤りも訂正する義務を負わず、本情報または製品仕様のアップデートを貴殿または貴社に知らせる義務も負いません。事前の書面による同意のない限り、貴殿または貴社は本情報を再生産、変更、頒布、または公に展示してはなりません。一定の製品は、ザイリンクスの限定的保証の諸条件に従うこととなるので、<http://japan.xilinx.com/legal.htm#tos> で見られるザイリンクスの販売条件を参照してください。IP コアは、ザイリンクスが貴殿または貴社に付与したライセンスに含まれる保証と補助的条件に従うこととなります。ザイリンクスの製品は、フェイルセーフとして、または、フェイルセーフの動作を要求するアプリケーションに使用するために、設計されたり意図されたりしていません。そのような重大なアプリケーションにザイリンクスの製品を使用する場合のリスクと責任は、貴殿または貴社が単独で負うものです。<http://japan.xilinx.com/legal.htm#tos> で見られるザイリンクスの販売条件を参照してください。

自動車用のアプリケーションの免責条項

オートモーティブ製品（製品番号に「XA」が含まれる）は、ISO 26262 自動車用機能安全規格に従った安全コンセプトまたは余剰性の機能（「セーフティ設計」）がない限り、エアバッグの展開における使用または車両の制御に影響するアプリケーション（「セーフティアプリケーション」）における使用は保証されていません。顧客は、製品を組み込むすべてのシステムについて、その使用前または提供前に安全を目的として十分なテストを行うものとし、セーフティ設計なしにセーフティアプリケーションで製品を使用するリスクはすべて顧客が負い、製品責任の制限を規定する適用法令および規則にのみ従うものとし、

この資料に関するフィードバックおよびリンクなどの問題につきましては、jpn_trans_feedback@xilinx.com まで、または各ページの右下にある [フィードバック送信] ボタンをクリックすると表示されるフォームからお知らせください。いただきましたご意見を参考に早急に対応させていただきます。なお、このメールアドレスへのお問い合わせは受け付けておりません。あらかじめご了承ください。