



WP501 (v1.0) 2017 年 4 月 13 日

# MicroBlaze ソフト プロセッサ: コスト重視のエンベデッド デザインに 優れた柔軟性と性能を提供

著者 : Joel Seely, Srikanth Erusalagandi, Jayson Bethurem

MicroBlaze ソフト プロセッサ コアは一般的なエンベデッド デザイン ソリューションに比べ格段に強力で拡張性に優れており、より高性能で長期的な柔軟性を備えたシステム開発が可能です。

## 概要

ザイリンクス MicroBlaze™ IP コアは非常に柔軟なコンフィギュレーションが可能な 32 ビット マイクロプロセッサで、ザイリンクス FPGA および SoC のプログラマブル ロジック向けに最適化されています。パワー ユーザーは、ザイリンクス Vivado® デザイン環境にシームレスに統合された MicroBlaze プロセッサを使用して、カスタマイズした高性能な SoC ベース システムを開発できます。これとは別に、ザイリンクスはコンフィギュレーション済みの MicroBlaze コアをマイクロコントローラー、リアルタイム プロセッサ、およびアプリケーション プロセッサ プリセットとして提供しており、これを使用すると無償の評価用 PC ボード上ですぐにソフトウェア開発を始めることができます。

登場から 18 年が経過した MicroBlaze プロセッサ コアは、産業、医療、自動車、民生、通信など多くの市場のアプリケーションで輝かしい実績を残しています。機能と性能の着実な向上により、メインストリーム市場で ARM® Cortex™-M CPU を置き換えるまでに成長した MicroBlaze プロセッサ コアには、開発者のカスタム ロジック デザインに完全に統合できる利点もあります。

MicroBlaze プロセッサ コアはすべてのエディションの Vivado ツールに無償で含まれており、フル機能を備えたソフトウェア開発環境であるザイリンクス SDK にも付属しています。

© Copyright 2018 Xilinx, Inc. Xilinx, Xilinx のロゴ、Artix, ISE, Kintex, Spartan, Virtex, Vivado, Zynq、およびこの文書に含まれるその他の指定されたブランドは、米国およびその他の各国のザイリンクス社の商標です。すべてのその他の商標は、それぞれの所有者に帰属します。

この資料は表記のバージョンの英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。資料によっては英語版の更新に対応していないものがあります。日本語版は参考用としてご使用の上、最新情報につきましては、必ず最新英語版をご参照ください。

## 概要

エンベデッドシステムは複雑化と洗練化が進んでおり、デザインに対する要件は時間と共に変化します。ASSP を使用した場合、アプリケーションで求められる処理性能やペリフェラルの要件を現在の ASSP で満たすことができなくなると、新しい要件を満たす ASSP にアップグレードまたは移行するしか選択肢がありません。このようなシステム変更では、まずプロセッサ周波数とペリフェラルなどの要件を満たした ASSP を選定した後、システム設計とブリングアップを行い、従来のソリューションからソフトウェアをポーティングする作業が発生するため、時間とコストがかかります。設計者の立場からは、現在から将来にわたって長期間にアプリケーション要件を満たすことのできる柔軟性とスケーラビリティを備えた低コストなソリューションが望まれます。

ザイリンクス デバイスと MicroBlaze™ プロセッサの組み合わせは柔軟性が非常に高く、1つのデバイス上でプロセッサ、ペリフェラル、メモリ、およびインターフェイスの機能を最適な形で組み合わせ、要件を過不足なく満たしたエンベデッドシステムを最小限のコストで構築できます。

このホワイトペーパーでは、MicroBlaze プロセッサプリセットを中心に、ザイリンクスのコスト重視 FPGA および SoC、リファレンス デザインおよび評価キット、充実したペリフェラル IP ライブラリ、Vivado® IP インテグレーター、ザイリンクスソフトウェア開発キット (SDK) で構成されるザイリンクスの完全なソリューションにより、ハードウェア設計とソフトウェア開発の期間が短縮される点について説明します。

## エンベデッド システムの種類

現在の市場には、ターゲット アプリケーションの分野に応じてさまざまな種類のエンベデッド プロセッサが存在します。これらを大きく分類したものを表 1 に示します。

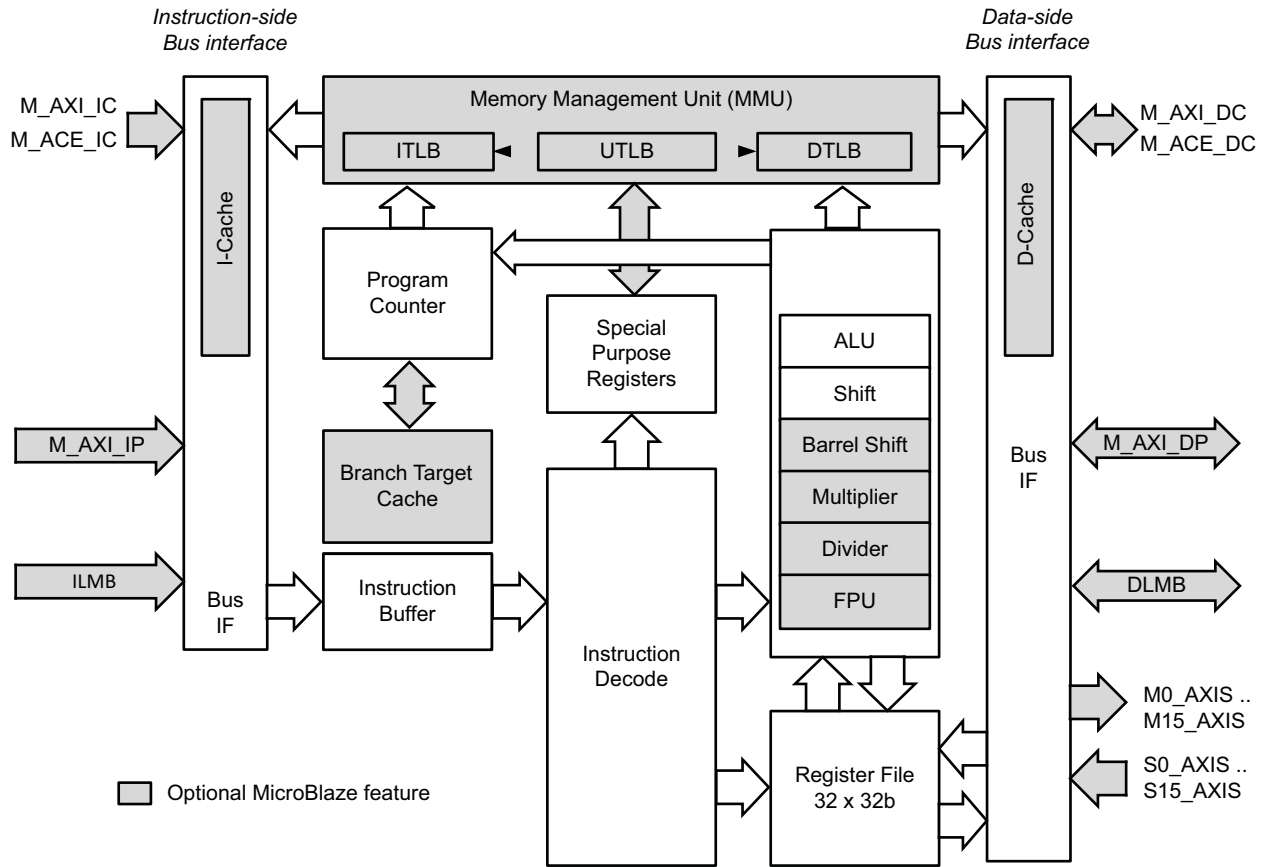
表 1: 代表的なエンベデッド システム

アプリケーション	分類名	説明
基本的な制御アプリケーション	マイクロコントローラー	通常は小規模なシングルタスク向けプロセッサを使用し、ペアメタルコードを実行します。主な用途は、プリンター、ファクシミリ、アプライアンスなどです。
リアルタイム/確定的処理	リアルタイム	RTOS を使用して高速かつ確定的にタスクスイッチングを実行します。主な用途は、制御システム、コンピューター数値制御 (CNC)、自動運転支援システム (ADAS) などです。
高性能エンベデッド システム	アプリケーション	Linux などフル機能のオペレーティングシステムを使用し、マルチタスクを実行します。主な用途は、ネットワークスイッチ、ルーター、ビデオ/イメージ処理システム、信号処理などの複雑なエンベデッドシステムです。

サイズ、速度、プロセッサ性能、メモリサブシステムの種類、およびペリフェラルはシステムによって異なります。また、各システム上で実行するソフトウェア (OS を含む) は表の下にいくほど複雑になります。上記のいずれかに分類されるプロセッサを使用した開発には多くのトレードオフが伴い、それでも多くの場合、要件を完全に満たすことは困難です。

設計者にとって、MicroBlaze プロセッサには一般的なマイクロプロセッサやマイクロコントローラーをはるかにしのぐ多くの利点があります。ザイリンクスが提供する豊富なペリフェラルを利用して、各種アプリケーションに向けたエンベデッドプロセッシングシステムを構築できます。また、ザイリンクス FPGA および SoC のプログラマビリティにより、MicroBlaze プロセッサを特定のアプリケーション要件に合わせて非常に柔軟にカスタマイズできます。

MicroBlaze CPU は柔軟なカスタマイズが可能な 32 ビット RISC マイクロプロセッサで、ザイリクス FPGA へのインプリメントに最適化されています。図 1 に、MicroBlaze プロセッサ コアのブロック図を示します。

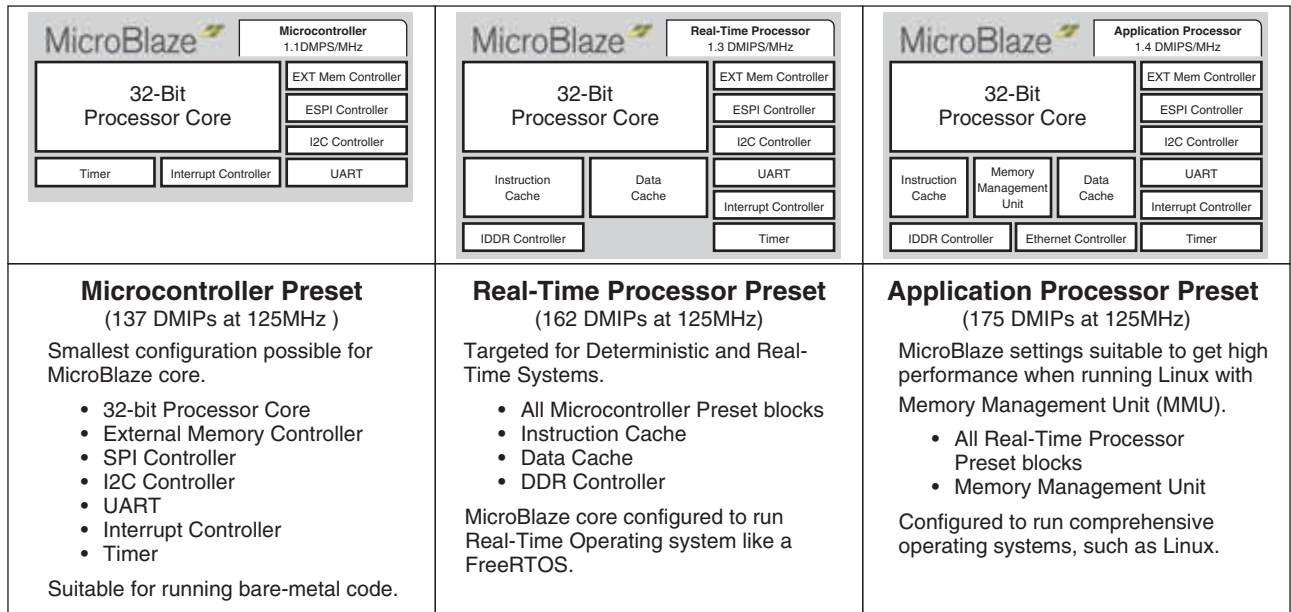


WP501\_01\_041018

図 1: MicroBlaze プロセッサのブロック図

## MicroBlaze プロセッサのプリセット

開発を容易にするため、MicroBlaze プロセッサには表 1 に示した代表的なプロセッサ分類に対応した 3 つのプリセット コンフィギュレーションが定義されています。これらプリセットは、表 1 の分類と同様にマイクロコントローラ、リアルタイム、アプリケーションの名前が付けられています。図 2 に、これらコンフィギュレーションの詳細を示します。



WP501\_02\_041018

図 2: MicroBlaze プロセッサのプリセット

これら 3 つのプロセッサプリセットは、ザイリンクス FPGA および SoC のプログラマブル ロジックですぐに使用できるブロックとして提供されています。またこれらのプロセッサプリセットを使用した、システム レベルでコンフィギュレーション可能なサンプル デザインも提供されています。

## ザイリンクスのコスト重視製品ポートフォリオと MicroBlaze プロセッサの性能

量産アプリケーションを開発する際、システム設計者が特に重視するのが開発期間と部品コストの 2 つです。ただしそれ以外に、システム BOM コスト、フィールドでのアップグレード性、派生製品の開発といった点も考慮する必要があります。

一般的なシステム BOM コストに大きく影響する部品には、次のものがあります。

- プロセッサ (例: CPU、SoC、DSP、MPU)
- デジタル ロジック コンポーネント (例: FPGA、ASSP)
- ミックスド シグナルおよびアナログ コンポーネント (例: 増幅器、ADS、DAC)
- センサー (例: 温度、圧力、湿度)
- 電源および熱管理コンポーネント
- 揮発性および不揮発性メモリ コンポーネント
- パッシブコンポーネント (例: 抵抗、キャパシタ、インダクター)
- 安全性、セキュリティ、信頼性をサポートするコンポーネント
- プロトコル PHY コンポーネント
- クロッキング コンポーネント

ザイリンクスのコスト重視製品ポートフォリオのデバイスは、これらの機能のほとんどをシングルチップに統合できます。このような高集積システム統合は BOM コストを削減するだけでなく、ボードスペースと全体的な消費電力の削減、PCB 自体のコスト削減、そしてシステムの電力/熱管理ソリューションの簡略化とコスト削減にもつながります。また、すべての機能を 1 つのデバイスに統合することにより、複数の IC を使用した場合のリードタイムとライフサイクルの問題も解消されます。

ザイリンクスのコスト重視製品ポートフォリオは、特定の機能に最適化した次のデバイス ファミリで構成されます。

- o Spartan®-7 FPGA: I/O に最適化し、単位ワットあたり最高性能を提供
- o Artix®-7 FPGA: トランシーバーに最適化し、最高の DSP 帯域幅を提供
- o Zynq®-7000 SoC: スケーラブルなプロセッサの統合によりシステム全体の最適化が可能

表 2 を参照してください。

ここで特に言及しておきたいのは、Zynq-7000 SoC では内蔵の ARM® Cortex™-A9 MPCore プロセッシング システムの処理性能を補強する目的でインプリメントした MicroBlaze を使用できるという点です。事実、1 つの SoC に複数の MicroBlaze ソフト IP コアをインプリメントしてシステムを構築することにより、どのような設計意図も実現が可能になります。

表 2: ザイリンクスのコスト重視製品ポートフォリオ一覧

	Spartan-7	Artix-7	Zynq-7000
プロセス ノード	28nm	28nm	28nm
ロジック集積度	6K ~ 102K	12K ~ 200K	28K ~ 444K
ローカル メモリ	22.5KB ~ 540KB	90KB ~ 1.6MB	481KB ~ 3.5MB
外部メモリ サポート	DDR3-800	DDR3-1066	DDR3-1066
LVDS I/O 性能	1.08Gb/s	1.25Gb/s	1.25Gb/s
トランシーバー性能	N/A	6.6Gb/s	6.25Gb/s
アプリケーション	<ul style="list-style-type: none"> <li>• Any-to-Any コネクティビティ</li> <li>• センサー フュージョン</li> <li>• 精密制御</li> <li>• 安全/セキュリティ</li> </ul>	<ul style="list-style-type: none"> <li>• Any-to-Any コネクティビティ</li> <li>• センサー フュージョン</li> <li>• 精密制御</li> <li>• 安全/セキュリティ</li> <li>• 画像処理</li> </ul>	<ul style="list-style-type: none"> <li>• Any-to-Any コネクティビティ</li> <li>• センサー フュージョン</li> <li>• 精密制御</li> <li>• 安全/セキュリティ</li> <li>• 画像処理</li> <li>• 解析/クラウド</li> </ul>

表 3 に、これら 3 つの MicroBlaze プロセッサ プリセットをザイリンクスのコスト重視 FPGA および SoC にインプリメントした場合の性能例を示します。これらの結果は、Vivado Design Suite 2017.4 を使用した場合のもので、

表 3: ザイリンクスのコスト重視製品ポートフォリオにインプリメントした MicroBlaze プリセットの性能

デバイス (スピード グレード)		マイクロコントローラー (1.1DMIPS/MHz)		リアルタイム プロセッサ (1.3DMIPS/MHz)		アプリケーション プロセッサ (1.4DMIPS/MHz)	
		F <sub>MAX</sub>	DMIPS	F <sub>MAX</sub>	DMIPS	F <sub>MAX</sub>	DMIPS
FPGA	Spartan-7 (-2)	194	260	161	216	131	140
	Artix-7 (-3)	226	303	184	247	153	164
SoC	Zynq-7000S (-2)	185	248	155	208	125	134
	Zynq-7000 (-3)	224	300	181	243	168	180

MicroBlaze プロセッサ プリセットの性能は、同等クラスのオフザシェルフ プロセッサに匹敵します。しかも、ディスクリート プロセッサ ソリューションの場合はアプリケーションで要求される処理性能やペリフェラルが変化した場合、より高性能なデバイスへの移行に多くの作業とコストが必要ですが、MicroBlaze プロセッサでは問題も生じません。MicroBlaze プロセッサなら、より高性能なプロセッサ プリセットを選択したり、プロセッサのコンフィギュレーション パラメーターを変更したり、システムで使用するペリフェラルの組み合わせを変更したりすることで対応でき、いずれの場合もデバイス パッケージや PCB の変更は不要です。

# MicroBlaze プロセッサ プリセットのカスタマイズ

新しいペリフェラルやハードウェアをデザインに追加する必要がある場合は、別のプリセットを使用するか、または現在使用しているプリセットを新しいアプリケーション要件に合わせてカスタマイズできます。プリセットを使用すると、ドライバーが用意されたペリフェラルを個々のアプリケーション要件に合わせてカタログから選ぶだけで完全なエンベデッド システムを簡単に開発できます。ドラッグ アンド ドロップ形式で利用できる主な IP としては、次のものがあります。

- マルチチャネル DMA
- イーサネット サブシステム
- CAN (Controller Area Network)
- ストリーミング FIFO
- HDMI カメラ/ディスプレイ インターフェイス
- MIPI-CSI、MIPI-DSI
- ビデオ DMA
- タイマー / ウォッチドッグ
- ミューテックス/メールボックス
- UART
- USB 2.0
- Quad SPI
- 汎用 I/O (GPIO)
- PWM (パルス幅変調)

たとえばデフォルトのプリセットとして「マイクロコントローラ」を選択した上で、ローカル メモリ量を増やしたりデザインに PWM を追加したりできます。さらにタイマー、UART、GPIO を追加して最初のデザインを開発します。その後、デザインの要求仕様が厳しくなった場合にはペリフェラルを追加するか、MicroBlaze プロセッサ自体にパイプラインの変更やキャッシュの有効化などの変更を加えることで対応できます。

また、MicroBlaze プロセッサのコンフィギュレーション可能なサンプル デザインもザイリンクスおよび多くのパートナーが提供しています。これらのサンプル デザインは MicroBlaze プロセッサ プリセットにボード固有のペリフェラルを追加したもので、そのまま完全に動作するエンベッド システムとして提供されています。これらのサンプル デザインは Vivado Design Suite で利用できるほか、ザイリンクス パートナーから提供されるプリセット パッケージと一緒にインストールすることもできます。MicroBlaze プロセッサのこのようなサンプル デザインの例は、[図 3](#) および [図 4](#) を参照してください。

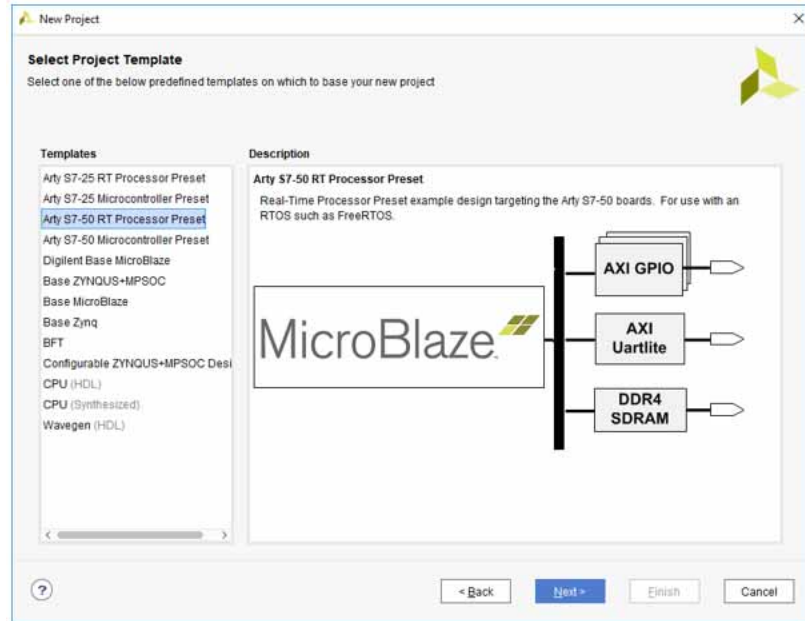
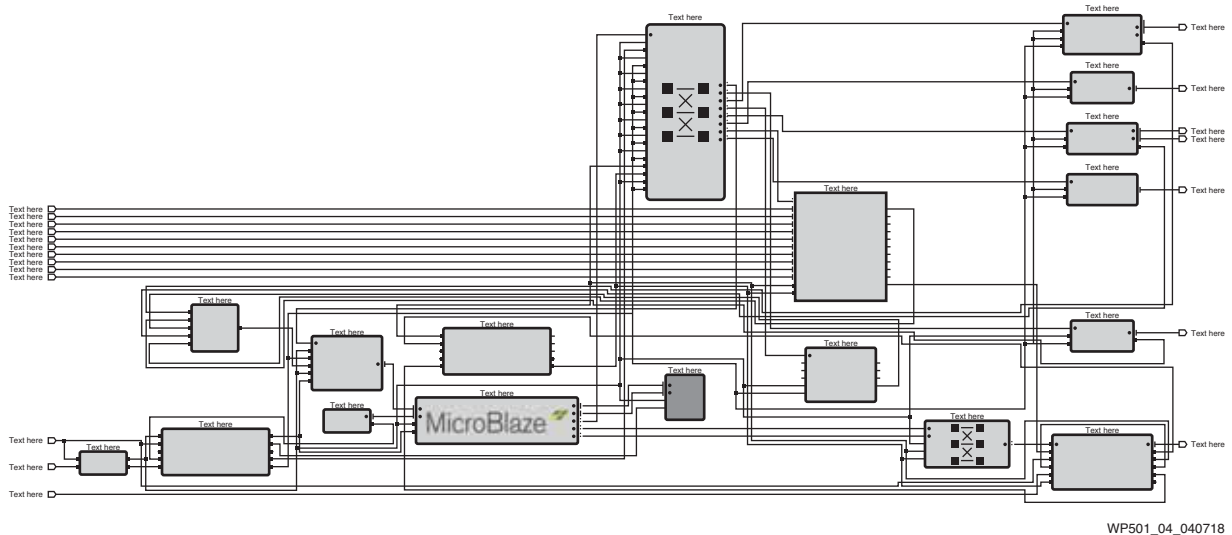


図 3: プロジェクト テンプレートとして MicroBlaze プロセッサ プリセットを選択

使用するボードに対応したプロセッサ プリセットを選択してサンプル プロジェクトを開くと、Vivado IP インテグレーター ツールで Vivado プロジェクトが作成され、コンフィギュレーションが実行されます。



WP501\_04\_040718

図 4: MicroBlaze リアルタイム プリセットのサンプル デザイン

MicroBlaze プロセッサ プリセットのコンフィギュレーション可能なサンプル デザインは、IP カタログ、C ベース アルゴリズム デザイン、またはザイリンクス System Generator ツールで作成した DSP IP からペリフェラルやブロックを追加して変更できます。図 4 に示したデザインの大抵は、IP インテグレーター ツールの各種ウィザードによって自動的に生成されます。システム デザインが完成したら、これをザイリンクス SDK にエクスポートしてすぐにソフトウェア開発を開始できます。

## 複数の MicroBlaze プロセッサ

エンベデッドシステムでは、リアルタイム処理が必要な産業用アプリケーションと没入型のユーザー インターフェイス アプリケーションなど、性格の異なる複数のワークロードを同時に処理しなければならないことがよくあります。このようなワークロードを1つのプロセッサに割り当てる際はより強力なプロセッサが必要となり、コストと消費電力が増大することが懸念されます。

ザイリンクス FPGA または SoC のプログラマビリティと MicroBlaze プロセッサを組み合わせると非常に柔軟なワークロード 分割が可能で、たとえばリアルタイム性の要求される処理は MicroBlaze マイクロコントローラーまたはリアルタイム プロセッサに割り当て、ユーザー インターフェイスやハウスキーピング処理は MicroBlaze アプリケーション プロセッサで実行できます。このようにしてシステム全体をカスタマイズすると、低コストな1つのFPGAまたはSoCだけで必要な処理をすべて実行できる上、ハードウェアおよびソフトウェア ツール チェーンによる完全なサポートも維持できます。

## MicroBlaze を Zynq®-7000 SoC のコプロセッサとして使用

エンベデッド デザインによっては、特に高いアプリケーション プロセッサ性能が求められることがあります。このような場合は Zynq-7000 SoC が最適です。この SoC には1つまたは2つの ARM Cortex-A9 プロセッサが内蔵されており、これらは独立動作させることも、協調動作させて1つの OS を実行することもできます。リアルタイム処理など、その他の機能はプログラマブル ロジックにインプリメントした MicroBlaze マイクロコントローラーまたはリアルタイム プロセッサで実行できます。

図 5 を参照してください。

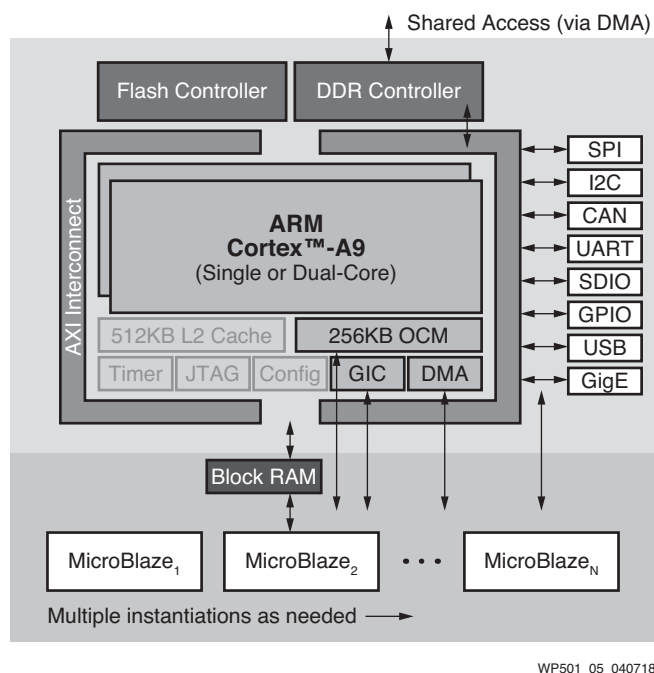


図 5: Zynq-7000 SoC のプロセッシング システム (PS) の補助 CPU として MicroBlaze コアを使用

さらに MicroBlaze プロセッサをプログラマブル ロジックに追加し、これらをプロセッシング システム (PS) のプログラマブル ロジック インターフェイス経由でシステムに接続すると、各 MicroBlaze コアでそれぞれのソフトウェア アプリケーションを実行しながら、共有メモリを介してほかのプロセッサと通信することもできます。オンチップ メモリや DDR メモリは、プログラマブル ロジック内の MicroBlaze プロセッサと ARM Cortex プロセッサ コアの間で共有可能です。Zynq-7000 SoC には、Cortex-A9 プロセッサと MicroBlaze プロセッサのコヒーレンシを維持するアクセラレータ コヒーレンシ ポート (ACP) があります。



## プログラマブル ロジック内のアクセラレータとして使用

プログラマブル デバイスとエンベデッド プロセッサの組み合わせには、効率と性能が最大となるようにハードウェアとソフトウェアのトレードオフを柔軟に決定できるという大きな利点があります。たとえば、あるアルゴリズムがソフトウェアのボトルネックになっていることが判明した場合、そのアルゴリズムを実行するカスタム エンジンのコプロセッサとして FPGA にインプリメントするという方法があります。このコプロセッサは、特別な低レイテンシ チャネルで FPGA のエンベデッド プロセッサに接続できます。

オフザシェルフ プロセッサのベンダーとは異なり、ザイリンクスは人手で RTL を記述しなくても C/C++ および SystemC から IP を作成できる Vivado HLS (高位合成) のような機能やフローをサポートしたデザイン ツールを提供しています。このアプローチにより、設計者やシステム アーキテクトは高品質なデザインをより短期間で確実に製品化できます。

## 安全 / 高信頼性システムでの MicroBlaze プロセッサの使用

MicroBlaze には、メモリ サブシステムのエラーを検出および訂正するフォールトトレランス機能や、ザイリンクス FPGA 上で動作する MicroBlaze プロセッサのソフト エラーを検出、訂正およびリカバリする TMR (三重モジュール冗長) 機能など、高信頼性が要求されるシステムに向けた多くのオプションが用意されています。

### フォールトトレランス

MicroBlaze プロセッサのフォールトトレランス機能を使用すると、内部ブロック RAM のエラー検出およびローカル メモリバス (LMB) ブロック RAM のエラー検出/訂正が可能です。フォールトトレランスを有効にするとブロック RAM のソフトエラーがすべて検出および訂正されるため、全体的なエラー レートが大幅に減少します。命令キャッシュおよびデータ キャッシュ保護、MMU 保護、および例外処理機能もサポートされます。

### ロックステップおよび TMR オプション

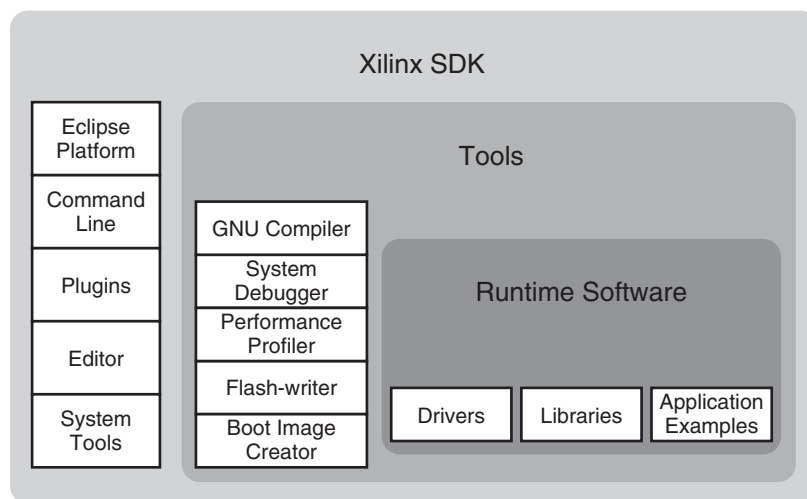
システム デザインのフォールトトレランスを高める重要な機能として、MicroBlaze プロセッサにはロックステップおよび TMR オプションを備えています。ロックステップでは、2つのまったく同じ MicroBlaze プロセッサ コアで同じプログラムを実行するようにプロセッサシステムをコンフィギュレーションします。そして2つのコアの出力を比較することにより、不正アクセスによる改ざん、過渡エラー、恒久的なハードウェア故障を検出します。出力の不一致が検出されると、エラーフラグをセットしてシステムを停止できます。これに対し、TMR ソリューションは3つの MicroBlaze コアを多数決回路で接続し、いずれか1つのコアのステートが異なることが検出された場合、残りの2つのコアのステートを使用してシステムが通常動作を継続できるようにします。詳細は、『Triple Modular Redundancy (TMR) Subsystem 製品ガイド』(PG268)を参照してください。

MicroBlaze の TMR オプションには次のような機能が含まれます。

- 5つの IP コアを組み合わせることでプロセッシングの信頼性を向上
  - TMR Manager: 冗長ステートを制御し、ソフト エラー軽減を監視
  - TMR Voter: 三重化したサブブロックにおいて本来の機能を維持できるように自己チェック方式の多数決回路とフォールト マスクを実装
  - TMR Comparator: 複数の出力を比較し、同一でない場合は不一致エラーを生成
  - TMR Inject: テスト時にフォールトを挿入
  - TMR Soft Error Mitigation (SEM) Interface: ザイリンクス SEM IP コアをカプセル化
- Vivado IP インテグレーターのブロック オートメーションにより TMR MicroBlaze プロセッサ サブシステムを作成
- TMR Manager サンプル デザイン

# エンベデッド デザイン ツールおよびソフトウェア サポート

ザイリンクス SDK (図 6) は、MicroBlaze ソフト プロセッサおよび Zynq-7000 SoC 用のエンベデッド アプリケーションを作成するための統合設計環境 (IDE) です。ザイリンクス SDK ではホモジニアス (1 つまたは複数の MicroBlaze プロセッサ) およびヘテロジニアス マルチプロセッサ (ARM Cortex-A9 + MicroBlaze プロセッサ) ソフトウェアの設計とデバッグが可能です。



WP501\_06\_041018

図 6: ザイリンクス SDK

ザイリンクス SDK はエンベデッド ソフトウェア設計用の Eclipse ベース開発プラットフォームです。SDK ではボード サポート パッケージ (BSP) をスタンドアロン ツールとして、または Vivado Design Suite に含まれる特定オペレーティング システム 向けの環境としてコンフィギュレーションおよび生成できます。後者の場合、BSP は SDK のナビゲーター ビューでプロジェクトとして表示されます。BSP は完全なソフトウェア設計/デバッグ フローをサポートしており、この中にはエディター、コンパイラ、ビルド ツール、FreeRTOS および Yocto でビルドした Linux カーネル、フラッシュ メモリ管理、JTAG システム デバッガー / GDB デバッグ統合、およびライブラリ/デバイス ドライバークラスが含まれます。

ザイリンクス SDK ではベアメタル、FreeRTOS、および Linux アプリケーションを開発できます。ザイリンクスは BSP、ブートローダー、C/C++、メモリ、およびペリフェラル テスト用のプロジェクト テンプレートを提供しており、ザイリンクス SDK は自動的にターゲットにデプロイし、デバッガーを接続してプログラム実行を開始します。ターゲットとして MicroBlaze と ARM Cortex-A9 の両方をサポートしています。図 7 を参照してください。

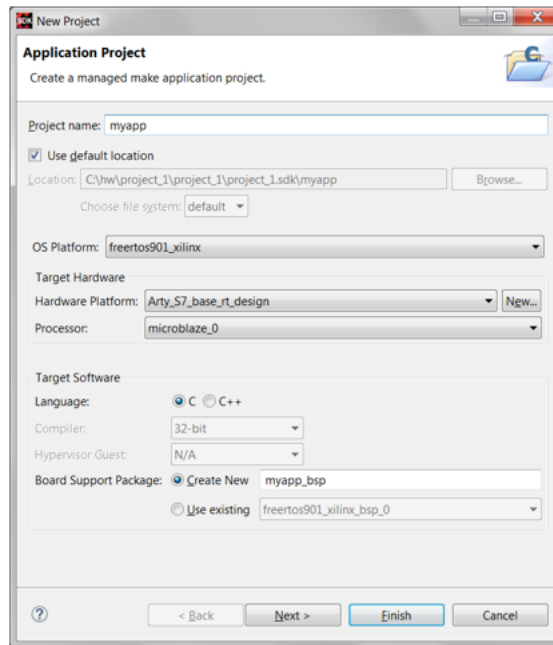


図 7: ザイリンクス SDK のアプリケーション プロジェクト

ザイリンクス SDK プラットフォームでは、ソフトウェア エンジニアはビルド済みの MicroBlaze プロセッサ ハードウェア プリセットを使用してすぐにアプリケーションのポーティングを開始できます。SDK Eclipse IDE で空のワークスペースを開いて新規アプリケーション プロジェクトを作成し、使用する開発ボードと MicroBlaze プロセッサ プリセットに対応したターゲット ハードウェアを選択するだけで作業を開始できます。

ザイリンクス SDK でアプリケーション プロジェクトを作成する際には、アプリケーションをどのオペレーティング システム上で実行するかを選択する必要があります。現在、ザイリンクス SDK でサポートされているオペレーティング システムは、ベアメタル (スタンドアロン)、FreeRTOS、および Linux の 3 つです。アプリケーション開発をさらに容易にするため、ザイリンクス SDK にはサンプルとペリフェラル テスト プログラムが付属しており、ユーザーは短時間でハードウェア システムのブリングアップとテストを実行できます。

ザイリンクス SDK は FPGA または Zynq-7000 SoC デバイス上で動作するプログラムのデバッグもサポートしています。デフォルトでは、MicroBlaze プロセッサ プリセットのデバッグ ロジックが有効に設定されており、ハードウェア ブレークポイント、メモリの読み出し/書き込み、ウォッチポイント、セーフ モード デバッグなど高度なデバッグ機能を利用できるほか、MicroBlaze プロセッサの内部ステートも完全に可視化できます。

## 利用可能な開発キット

Digilent 社や Avnet 社などザイリンクスのパートナー各社からは多くの開発キットが提供されています (図 8)。これらのボード、キット、およびモジュールはエンベデッド設計者がすぐに使えるハードウェア プラットフォームとして提供されており、開発期間の短縮と生産性の向上に役立ちます。

プロジェクトのコンセプト段階で開発ボードまたは完全なキットを探している場合でも、量産に対応したボードやモジュールを使用して開発期間の短縮とリスクの軽減を図りたい場合でも、ザイリンクスとエコシステム パートナーから提供される業界で最も充実したハードウェア プラットフォームを使用することで、短期間での収益化が可能となります。図 8 はこれらのボードの一部です。



WP501\_08\_090718

図 8: コスト重視製品ポートフォリオに向けた Digilent 社、Avnet 社の開発ボード

## まとめ

ザイリンクスは MicroBlaze プロセッサ プリセットおよびコスト重視製品ポートフォリオの FPGA および SoC で構成される包括的な低コストのエンベデッド ソリューションを提供しています。さらに、ベアメタルおよび Linux デバイスドライバーが付属する AXI4 ベースのプラグ アンド プレイ IP と Vivado IP インテグレーターおよび SDK ツールを使用することで、エンベデッド アプリケーションを短期間で開発できます。これによりハードウェア、ファームウェア、およびアプリケーション ソフトウェアの開発期間が全体的に短縮され、製品仕様を過不足なく満たした低コストシステムの設計が可能になります。

まずは Vivado WebPACK™ エディションをダウンロードし、付属するザイリンクス SDK を使用して MicroBlaze プロセッサベースのエンベデッド デザインの開発を始めてください。ザイリンクスの [コスト重視製品ポートフォリオ](#) および [MicroBlaze プロセッサ](#) の詳細は、[japan.xilinx.com](http://japan.xilinx.com) を参照してください。その他の参考情報は、「[関連情報](#)」にまとめています。

## 関連情報

詳細は、次の情報を参照してください。

1. ザイリンクス ウェブサイト: MicroBlaze ソフト プロセッサ コア  
<https://japan.xilinx.com/products/intellectual-property/microblazecore.html>
2. ザイリンクス ウェブサイト: エンベデッド デザイン ハブ - MicroBlaze ソフト プロセッサ  
<https://japan.xilinx.com/support/documentation-navigation/design-hubs/dh0020-microblaze-hub.html>
3. MicroBlaze プロセッサ クイック スタート ガイド  
[https://japan.xilinx.com/support/documentation/quick\\_start/microblaze-quick-start-guide.pdf](https://japan.xilinx.com/support/documentation/quick_start/microblaze-quick-start-guide.pdf)
4. ザイリンクス Wiki: MicroBlaze 入門  
<http://www.wiki.xilinx.com/MicroBlaze>
5. 『MicroBlaze プロセッサ コアの使用でコスト重視のエンベデッド システム開発を迅速化』 (WP469: [英語版](#)、[日本語版](#))
6. ザイリンクス ビデオ: チュートリアル  
<https://japan.xilinx.com/video/category/vivado-quicktake.html>
7. ザイリンクス SDK: ヘルプ  
[https://japan.xilinx.com/html\\_docs/xilinx2017\\_2/SDK\\_Doc/index.html](https://japan.xilinx.com/html_docs/xilinx2017_2/SDK_Doc/index.html)
8. Zedboard.org  
<http://zedboard.org/>
9. Digilent.com  
<http://store.digilentinc.com/embedded-processors/>

## 改訂履歴

次の表に、この文書の改訂履歴を示します。

日付	バージョン	内容
2018 年 4 月 13 日	1.0	初版

## 免責事項

本通知に基づいて貴殿または貴社(本通知の被通知者が個人の場合には「貴殿」、法人その他の団体の場合には「貴社」、以下同じ)に開示される情報(以下「本情報」といいます)は、ザイリンクスの製品を選択および使用することのためにのみ提供されます。適用される法律が許容する最大限の範囲で、(1)本情報は「現状有姿」、およびすべて受領者の責任で(with all faults)という状態で提供され、ザイリンクスは、本通知をもって、明示、黙示、法定を問わず(商品性、非侵害、特定目的適合性の保証を含みますがこれらに限られません)、すべての保証および条件を負わない(否認する)ものとします。また、(2)ザイリンクスは、本情報(貴殿または貴社による本情報の使用を含む)に関係し、起因し、関連する、いかなる種類・性質の損失または損害についても、責任を負わない(契約上、不法行為上(過失の場合を含む)、その他のいかなる責任の法理によるかを問わない)ものとし、当該損失または損害には、直接、間接、特別、付随的、結果的な損失または損害(第三者が起こした行為の結果被った、データ、利益、業務上の信用の損失、その他あらゆる種類の損失や損害を含みます)が含まれるものとし、それは、たとえ当該損害や損失が合理的に予見可能であったり、ザイリンクスがそれらの可能性について助言を受けていた場合であったとしても同様です。ザイリンクスは、本情報に含まれるいかなる誤りも訂正する義務を負わず、本情報または製品仕様のアップデートを貴殿または貴社に知らせる義務も負いません。事前の書面による同意のない限り、貴殿または貴社は本情報を再生産、変更、頒布、または公に展示してはなりません。一定の製品は、ザイリンクスの限定的保証の諸条件に従うこととなるので、<https://japan.xilinx.com/legal.htm#tos>で見られるザイリンクスの販売条件を参照してください。IP コアは、ザイリンクスが貴殿または貴社に付与したライセンスに含まれる保証と補助的条件に従うこととなります。ザイリンクスの製品は、フェイルセーフとして、または、フェイルセーフの動作を要求するアプリケーションに使用するために、設計されたり意図されたりしていません。そのような重大なアプリケーションにザイリンクスの製品を使用する場合のリスクと責任は、貴殿または貴社が単独で負うものです。<https://japan.xilinx.com/legal.htm#tos>で見られるザイリンクスの販売条件を参照してください。

## 自動車用のアプリケーションの免責条項

オートモーティブ製品(製品番号に「XA」が含まれる)は、ISO 26262 自動車用機能安全規格に従った安全コンセプトまたは余剰性の機能(「セーフティ設計」)がない限り、エアバッグの展開における使用または車両の制御に影響するアプリケーション(「セーフティ アプリケーション」)における使用は保証されていません。顧客は、製品を組み込むすべてのシステムについて、その使用前または提供前に安全を目的として十分なテストを行うものとします。セーフティ設計なしにセーフティ アプリケーションで製品を使用するリスクはすべて顧客が負い、製品の責任の制限を規定する適用法令および規則にのみ従うものとします。

この資料に関するフィードバックおよびリンクなどの問題につきましては、[jpn\\_trans\\_feedback@xilinx.com](mailto:jpn_trans_feedback@xilinx.com)まで、または各ページの右下にある[フィードバック送信] ボタンをクリックすると表示されるフォームからお知らせください。いただきましたご意見を参考に早急に対応させていただきます。なお、このメール アドレスへのお問い合わせは受け付けておりません。あらかじめご了承ください。